

システムを管理するデバイスは、システムのパワー・アップ、コンフィギュレーション、メンテナンス、およびパワー・ダウンを正常に行うために非常に重要です。このシステム管理デバイスの要件は、システムの複雑化に伴って増大しています。インスタント・オン、アナログ機能、柔軟性などは、システム管理デバイスとして非常に重要な要素となっています。アナログ-デジタル・コンバータ (ADC) を内蔵したインスタント・オン MAX<sup>®</sup> 10 FPGA は、高速な起動に加え、多数の電圧レールや温度センサのモニタリングが可能です。また、ソフトコア Nios<sup>®</sup> II マイクロプロセッサを組み合わせて内蔵フラッシュ・メモリをデータ・ロギング用にサポートすることにより、強力な診断・予測プラットフォームを提供できます。さらに、システム・マネージャが特定のボード要件をカスタマイズするのに必要な柔軟性も提供します。これらの特性を兼ね備えた MAX 10 FPGA は、システム管理デバイスとして最適です。

## 業界での課題

システム管理という用語は、コストを最小限に抑えると同時に実用性と信頼性を最大限に高めながら、システムの起動、コンフィギュレーション、メンテナンス、パワー・ダウンを行うために必要なさまざまなタスクや機能を指して使用されます。これらのタスクは各種アプリケーション・ボードに共通し、特に大型のデータバス FPGA/ASSP が使用される場合に当てはまります。

これらのデバイスは、プロセス・テクノロジーによるデバイスの微細化に伴い、1 個のデバイスにより多くの機能を集積できるようになっています。例えば、アルテラの Arria<sup>®</sup> 10 FPGA は卓越した集積化を実現しており、最大 115 万個のロジック・エレメント (LE) と最大 28.1 Gbps で動作する 96 個のトランシーバを搭載しています。それと同時に、Arria 10 FPGA ではそれらの新しい機能をサポートするために 9 個の電源レールを備えており、システム性能と動作可能時間を最大化するには電源レールのシーケンス制御とモニタリングが必須です。

これらの高性能データバス FPGA、CPU、または ASSP を搭載したアプリケーション・ボードは、価格が数千ドルに及ぶこともあり、開発者にとってもシステム・プロバイダにとっても大きな投資となります。この投資を保護するには、ボード・レベルの環境条件のモニタリングと制御が不可欠です。推奨条件以外でシステムを運用した場合、性能に影響するだけでなく、システムの信頼性が低下したり、推定寿命が短くなったりすることや、ボードの突発故障の原因となることもあります。

そうした複雑なボードを使用するサービス・プロバイダは、投資を最大限に活用するため、最終的な動作可能時間を最大化する必要があります。システムは自己診断テストを実行し、ボードに異常がないことを確認できなければなりません。優れたシステム管理デザインは、ボードやシステムの故障モードを表示する機能を備えており、修理依頼時に原因を特定できるため、動作不能時間を最小限に抑えられます。インテリジェントなシステムは差し迫った故障を予測することが可能で、故障が発生する前にサービス・プロバイダに注意を促し、システムの動作不能時間を完全になくすことができるでしょう。

堅牢なシステム管理デザインは、電源レール管理、環境条件管理、診断・予測のための解析をはじめとする、アナログおよびデジタル・ドメインのさまざまなタスクを統合しています。アルテラの最新 MAX 10 FPGA のようなインスタント・オン・ミックスド・シグナル FPGA は、アナログ・リソースとデジタル・リソースの適切な組み合わせをシングルチップで提供します。

## 電源レール管理

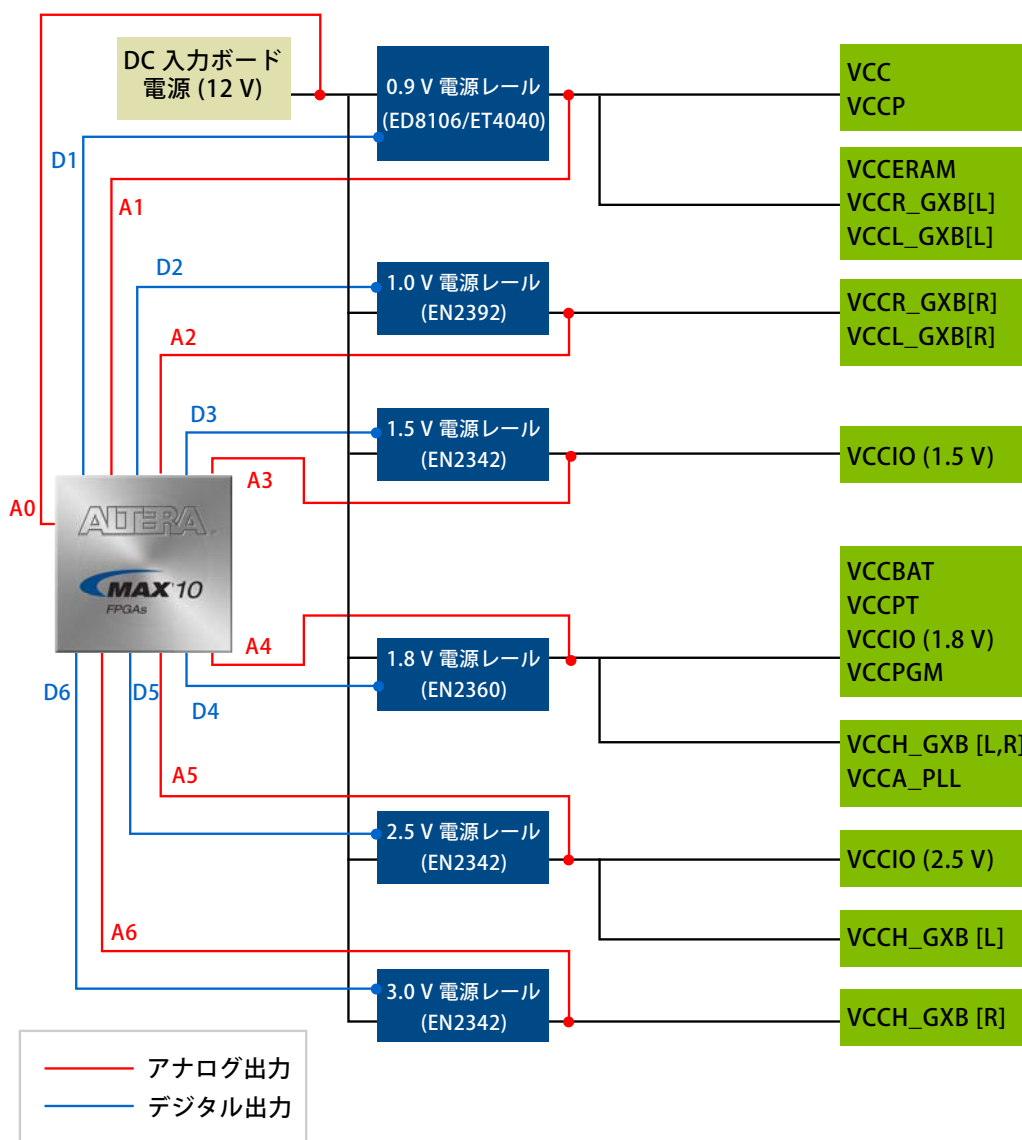
電源レール管理は、一般に最も重要なシステム管理機能の 1 つとして認識されていますが、その重要性はプロセスの微細化に伴ってさらに増しています。ボードの電力状態は単にオンか、オフかではありません。ボードの適切なパワー・コントロールには、電源を「オン」にする以上のことが関係しています。表 1 に示すように、ボードにはさまざまな電力状態があり、それぞれ固有の必須条件があります。

表 1. システム・ボードにて考慮が必要な電力状態

電力状態	説明	デザイン上の主要な考慮事項
オフ	どのレベルにおいても電源が投入されていない。	ボードによってはホット・ソケット機能が 必要。その場合、挿入時にボードを初期化 するために、システム・マネージャがホット ・ソケットをサポートできなければなら ない。
パワー・オン	主電源が投入され、安定しているが、ボ ードの電源ツリーが初期化されていない。	ボード側電力が公称動作レベルでない場 合、電圧低下状態につながったり、安定し たシステム初期化の妨げになったりする不 安定電源の兆候である可能性がある。
パワー・アップ	ボードの電源レールが規定された立ち上り 速度およびシーケンスで初期化され、安定 したボード動作が保証される。このとき、 データパス FPGA のコンフィギュレーション やマイクロコントローラ・ユニット (MCU) のブートが実行される。	適切にシーケンス制御されない電源レール は、過剰な電力消費、デバイスの不安定動 作、デバイスの動作寿命の短縮、さらには デバイスの損傷の原因となる。
動作中	正常なシステム動作。電源レールは適切な 電圧レベルを維持し、正常なシステム動作 のために十分な電流を供給しなければならない。 システムの調子およびステータスが 上位レベルのシステムに通信される。	時間と共にずれたり、公称範囲を超えて変 動したりする電源レールは、デバイスの未 知状態または不安定状態の原因となる。変 動を検出しないと、不安定な動作状態が持 続し、システムの信頼性が低下する可能性 がある。
低消費電力/ スリープ (オプション)	複雑なシステムでは、低活動状態の間、シ ステムの一部をパワー・ダウンまたはパ ワー・オフして消費電力、冷却要件、およ び運用コストを大幅に削減することが可能。	デバイスをパワー・ダウンまたはスリー プ・モードにする際、デバイスを完全にパ ワー・ダウンするか、スリープ・モードに するか、揮発性のステートを維持するかど うかによって、特定の電圧制御やシーケ ンスがあることが多い。これらの要件はデ バイスによって異なる。
パワー・ダウン	システムの電源レールを必要なシーケ ンスで切断すること。パワー・アップの逆。	デバイスの電源レールを無制御でパワー ・ダウンすると内部電位差が生じ、デバイ スの運用寿命が短くなる原因となる。

アルテラの Arria 10 FPGA のような最先端の 20nm データパス・ソリューションは、電圧レベルが異なる複数の電源レールを備えており、それぞれ特定の許容範囲やシーケンス制御条件があります。図 1 は、アルテラ Enpirion® パワー・モジュールとシステム・マネージャとして MAX 10 FPGA を使用した典型的な Arria 10 FPGA デザインのパワー・アップおよびモニタリングを示しています。MAX 10 FPGA は、1 個または 2 個の 12 ビット逐次近似レジスタ (SAR) ADC を搭載しています。ADC には 16 個のアナログ入力が多重化されるため、多数のアナログ信号をモニタリングすることが可能です。

図 1. MAX 10 FPGA による Arria 10 FPGA のパワー・シーケンス



MAX 10 FPGA は、わずか数ミリ秒 (5 ms 未満) でコンフィギュレーションが完了し、システム管理という状況においてインスタント・オン・デバイスとして利用できます。そのため、MAX 10 FPGA によってその他の部分のコンフィギュレーション、制御、および初期化を実行できます。MAX 10 FPGA のアナログ入力を使用してプライマリ電源レール (A0) のライン側をモニタリングし、動作許容範囲内でパワー・オン状態であれば、パワーアップ・ステージに入れます。MAX 10 デバイスのデジタル・ロ

ジックと汎用 I/O (GPIO) (D1 ~ D6) を制御手段として使用して Enpirion PowerSoC の電源を投入することにより、Arria 10 デバイスの正常なパワー・アップを保証します。また、MAX 10 デバイスで電源の負荷側をモニタリングすることにより、各レール (A0 ~ A6) が正常なレベルで動作していることを確認してから、Arria 10 FPGA をリセットから解放して通常動作させることができます。

最大 16 個のアナログ入力を搭載する MAX 10 FPGA は、Arria 10 FPGA の複数の電源レールをモニタリングするのに十分なアナログ・リソースを備えています。Arria 10 FPGA がリセットから解放され、動作した後も、MAX 10 FPGA はシステムの電源レールをモニタリングし続けることができます。障害が発生した電源は、必ずしもシステム・レベルで容易に診断できるとは限りません。電源レールが許容範囲より下に外れた場合、デバイス全体またはデバイスの一部が未知状態になる可能性があります。実際、これはデバイスの動作が保証できないことを意味します。デバイスの一部は正常に動作し続けるかもしれませんが、正常に動作しない部分もあり得ます。そのため、システム・マネージャが電源レールをモニタリングし続けることが重要であり、逸脱があれば必要に応じてシステムを再初期化することが可能です。MAX 10 FPGA は、1/2 マイクロ秒ごとに電源をサンプリングすることができます。つまり、モニタリングする電源レールの数にもよりますが、数マイクロ秒ごとに各電源レールをチェックできるということです。

データパス FPGA、ASSP、および CPU の消費電力の増加は、局所的熱管理、運用コスト、設備規模の冷却要件をはじめとするさまざまな領域に影響を及ぼしています。設備冷却要求を軽減するには、動作負荷が少ない時にボード上の FPGA の一部またはすべてをパワー・ダウンすると有効な場合があります。上記の例では 1 個の Arria 10 FPGA を使用していますが、複数の Arria 10 FPGA を使用したシステムでは、MAX 10 FPGA はそれらを独立制御し、アプリケーションのニーズに応じて 1 個または複数個に電源を供給することが可能です。

これらの高電力動作デバイスは、デバイスの長期的な信頼性を保証するために固有のパワー・ダウン・シーケンスを持つことが少なくありません。MAX 10 FPGA は、スタートアップ時のシステムの初期化と同様に、システムの電源を安全に制御された方法で切断するのに必要なシーケンスで PowerSoC をパワー・ダウンするためのアナログ・リソースとデジタル・リソースの適切な組み合わせを備えています。

## 熱管理

熱管理は、システム管理デザインにおける次に重要な側面と考えられています。構成部品の適切な温度範囲内で動作しないシステムは、信頼性の問題、早期の消耗、あるいは突発故障が発生しやすくなります。システム・マネージャは環境状態をモニタリングし、収集したデータを解析し、結果を評価することはもちろん、最終的には、必要に応じて不十分な状態を緩和したり、システムの損傷を防止するための手段を講じたりすることができなければなりません。

複数のデータパス・デバイスを搭載した複雑なシステムでは、ボード・レベルの局所的な温度差が存在する可能性があります。データパス FPGA 間で負荷が大きく異なることもあるため、ボード上の複数部位の温度をモニタリングするのが適切なデザイン手法です。それによってボード状態が完全にカバーされます。システム管理デバイスは、複数の温度センサをモニタリングするのに十分なアナログおよびデジタル・リソースに加え、能動冷却システム (多くの場合はファン) の制御機能を備えていなければなりません。温度センサにはさまざまなタイプのものがあり、最も一般的なインタフェースとしてはアナログ、IIC、SPI が挙げられます。ADC を搭載した MAX 10 FPGA は、アナログ・センサを接続できるだけでなく、FPGA として IIC および SPI インタフェースに容易に対応できるほか、すべてを同じデバイスでサポートすることも可能です。

## 診断／予測

堅牢なシステム管理を実装したボードでも時として障害が発生します。システム管理デザインによってボードの障害を防止できるだけでは不十分であり、システム管理デバイスは障害の発生前、発生中、および発生後のイベントを記録する必要があります。前述の Arria 10 FPGA デザインの例を使って説明しましょう。この場合、Arria 10 デバイスの横に温度センサがあり、温度の上昇を示しているとします。温度が正常動作範囲内である限り、システム・マネージャは能動冷却を強化し続けるかもしれませんが（例えば、ファン速度を上げる）。温度が上昇し続け、しきい値を超えて臨界に近づくと、システムは能動冷却の強化、モニタリング頻度の増加、イベントのロギング、あるいはデータアクセス量のリダイレクトによる当該デバイスの負荷軽減のいずれか、またはそれらを組み合わせて実行する必要があります。最終的に温度が上昇し続けて臨界しきい値に達した場合、システム管理システムは必要に応じてデバイスまたはボード全体をシャットダウンすべきでしょう。

障害によるシステム・シャットダウンの場合、各種環境変化を記録したシステム・ログが非常に重要になります。システム・ログは、システムの交換／保守を迅速に行うためにシステム・プロバイダに送信される必要があります。また、システム・プロバイダや OEM がデザインや環境の改善点を突き止めるために使用することもできます。

データ・ログは、システムの修理やシステムの事後検証を行う際に非常に役立ちます。しかし、診断にとどまらず予測を目指す場合、障害を発生前に予測するためデータ・ロギングがさらに重要になります。電源レールが下限値に達していないものの、低下しつつある場合、障害の発生寸前である可能性があります。デバイスの温度が絶えず高い場合、冷却システムが効果を失い始めているか、異物によって空気の流れが遮られていることを示している可能性があります。差し迫った障害は発生する前に把握する必要があります。そうすれば、予防対策を講じてシステムの全体的な動作可能時間を最大化することが可能になります。例えば、ネットワーク・トラフィックを障害システムから迂回させる、システムがオフラインになる前に修理を行うといった対策が可能です。データ・ロギング用の大容量の内蔵フラッシュ・メモリ・ブロックを搭載し、Nios II ソフトコア・プロセッサをサポートする MAX 10 FPGA は、システムの障害状態を収集して診断したり、発生前の潜在的な障害の挙動を解析したりするのに最適です。

## 供給状況

MAX 10 FPGA は現在出荷中です。詳細については、[www.altera.co.jp/max10](http://www.altera.co.jp/max10) をご覧ください。

## 謝辞

- Rich Howell, Sr. Product Marketing Manager, Altera Corporation

## 文書改訂履歴

表 2 に、本資料の改訂履歴を示します。

表 2. 文書改訂履歴

日付	版	変更内容
2014 年 10 月	1.0	初版