



# インテル® Quartus® Prime 開発ソフトウェア

インテル® Quartus® Prime 開発ソフトウェアは、FPGA、CPLD、および SoC 設計において、最も優れた性能と生産性をもたらすソフトウェアであり、設計コンセプトを実現する最短のパスを提供します。インテル® Quartus® Prime 開発ソフトウェアは、論理合成、スタティック・タイミング解析、ボードレベル・シミュレーション、シグナル・インテグリティ解析、フォーマル検証など、多くのサードパーティー・ツールにも対応します。

## インテル® Quartus® Prime 開発ソフトウェアのデザインフロー

インテル® Quartus® Prime 開発ソフトウェアの主な機能		利用可能状況			
		ライト・エディション (無償)	スタンダード・エディション (有償)	プロ・エディション (有償)	
デバイスのサポート	Stratix® シリーズ	II - V		✓	
		II	✓ <sup>1</sup>		
	Arria® シリーズ	II - V		✓	
		10		✓	✓
	Cyclone® シリーズ	II - V	✓	✓	
		10 LP	✓	✓	
10 GX				✓ <sup>2</sup>	
	MAX® シリーズ	✓	✓		
デザインエントリー	マルチプロセッサ・サポート(コンパイル時間をさらに短縮)			✓	✓
	IPベーススイート		有償オプション	✓	✓
	インテル® Qsysシステム統合ツール		✓	✓	
	インテル® Qsys Proシステム統合ツール				✓
	ラビット・リコンパイル			✓ <sup>3</sup>	✓
	BluePrintプラットフォーム・デザイナー				✓
機能シミュレーション	ModelSim* - Intel® FPGA Starter Editionソフトウェア		✓	✓	✓
	ModelSim* - Intel® FPGA Editionソフトウェア		✓ <sup>4</sup>	✓ <sup>4</sup>	✓ <sup>4</sup>
論理合成	デザインの移植が可能な業界標準言語				✓
配置/配線	フィッター(配置/配線)		✓	✓	✓
	インクリメンタルな最適化				✓
	ハイブリッド・プレイサー			✓ <sup>5</sup>	✓
デザインフロー	パーシャル・リコンフィグレーション			✓ <sup>6</sup>	✓
タイミングおよびパワー検証	TimeQuestスタティック・タイミング・アナライザー		✓	✓	✓
	消費電力アナライザー		✓	✓	✓
インシステム・デバッグ	シグナルタップ・ロジック・アナライザー		✓	✓	✓
	トランシーバー・ツールキット			✓	✓
	JNEyeリンク解析ツール			✓	✓
オペレーティング・システム(OS)サポート	Windows*/Linux*(64ビット)サポート		✓	✓	✓
追加ソフトウェア	インテル® FPGA SDK for OpenCL*		✓ <sup>4</sup>	✓ <sup>4</sup>	✓ <sup>4</sup>
	DSP Builder for インテル® FPGA		✓ <sup>4</sup>	✓ <sup>4</sup>	✓ <sup>4</sup>
	Nios® II エンベデッド・デザイン・スイート		✓	✓	✓
	インテル® SoC FPGA エンベデッド・デベロッパーメント・スイート		✓	✓	✓
販売価格		無償	有償 Fixed - 2,995ドル Float - 3,995ドル	有償 Fixed - 3,995ドル Float - 4,995ドル	
ダウンロード		今すぐダウンロード	今すぐダウンロード	今すぐダウンロード	

OpenCLおよびOpenCLロゴはApple Inc.の商標であり、Khronosの許諾を得て使用されています。

注:

- Arria® II FPGA - EP2AGX45 デバイスのみサポートします。
- Cyclone® 10 GX デバイスのサポートは、プロ・エディション・ソフトウェアで無償で使用可能です。
- Stratix® V, Arria® V, Cyclone® V デバイスに使用可能です。
- 別途ライセンスが必要です。
- Arria® 10, Stratix® V, Arria® V, Cyclone® V デバイスに使用可能です。
- Cyclone® V, Stratix® V デバイスにのみ使用可能です。

## インテル® Quartus® Prime 開発ソフトウェアの機能概要

デザインフロー手法	Blueprint プラットフォーム・デザイナー	リアルタイムの規則チェックを利用して、I/O デザインを迅速に作成するプラットフォーム・デザイナー・ツールです。
	ピンプランナー	高集積およびピン数の多いデザインのピン・アサインメントの割り当ておよび管理のプロセスを簡略化します。
	インテル® Qsys / Qsys Pro システム統合ツール	階層手法とネットワーク・オン・チップ・アーキテクチャーに基づく高性能インターコネクトを使用して、IP ファンクションとサブシステム (IP ファンクションの集合) を統合し、システム開発を自動化します。
	標準 IP コア	インテルとインテルのサードパーティー IP パートナーが提供する IP コアを使用して、システム・レベル・デザインの構築を可能にします。
	論理合成	System Verilog と VHDL 2008 をサポート対象の言語に追加しました。
	スクリプトサポート	グラフィカル・ユーザー・インターフェイス (GUI) デザインだけでなく、コマンドライン操作と Tcl スクリプトもサポートしています。
	ラビッド・リコンパイル	コンパイル時間を最短で 1/4 (フルコンパイル後の小規模なデザイン変更の場合) に短縮して生産性を最大限に向上します。タイミング・クローシャーも大幅に改善します。
	インクリメンタルな最適化	インテル® Quartus® Prime 開発ソフトウェア・プロ・エディションに含まれるインクリメンタル最適化機能は、デザイン完了へと収束を早める設計手法を提供します。従来のフィッターステージがさらに細かいステージに分割されて、デザインフローの制御が強化されています。
	パーシャル・リコンフィグレーション	リコンフィグレーションによって別の機能を実行できる物理領域を FPGA 上に作成します。合成、配置、配線、タイミング・クローシャー、およびコンフィグレーション・ビット・ストリームの生成を行って、領域に実装された機能を実現します。
性能およびタイミング・クローシャー手法	フィジカルシンセシス	デザインの配置配線後の遅延情報を使用して、性能を向上します。
	デザイン・スペース・エクスプローラー (DSE)	インテル® Quartus® Prime 開発ソフトウェアの設定の組み合わせを自動的に反復処理して最適結果を見つけることにより、性能を向上します。
	拡張クロスプロービング	検証ツールとデザイン・ソース・ファイル間のクロスプロービングをサポートします。
	最適化アドバイザー	性能、リソース使用率、および消費電力低減を向上するデザイン固有のアドバイスを提供します。
	チッププランナー	配置配線後のわずかなデザイン変更を数分で実装可能にすることにより、タイミング・クローシャーを維持しながら、検証時間を短縮します。
検証	TimeQuest タイミング・アナライザー	業界標準の Synopsys® Design Constraint (SDC) のサポートにより、複雑なタイミング制約の作成、管理、および解析を提供し、高度なタイミング検証を素早く実行します。
	シグナルタップ・ロジック・アナライザー	最多チャネル数、最高クロック速度、最大サンプル容量、および最新トリガー機能をサポートするエンベデッド・ロジック・アナライザーです。
	システムコンソール	リード/ライト・トランザクションを使用して、FPGA をリアルタイムで簡単にデバッグできるようにします。データのモニターや FPGA への送信に役立つ GUI も素早く作成できます。
	PowerPlay テクノロジー	ダイナミックおよびスタティック消費電力の高精度な解析と最適化を可能にします。
サードパーティーサポート	EDA パートナー	論理合成、機能およびタイミング・シミュレーション、スタティック・タイミング解析、ボードレベル・シミュレーション、シグナル・インテグリティ解析、そしてフォーマル検証用の EDA ソフトウェア・サポートを提供します。パートナーのリストについては、 <a href="http://www.altera.co.jp/eda-partners">http://www.altera.co.jp/eda-partners</a> でご確認ください。

注:

1. インテル® Quartus® Prime 開発ソフトウェア・ライト・エディションでは、Talkback 機能を有効にすることで利用可能です。

## 今すぐ設計を開始するために

ステップ 1: 無償版のインテル® Quartus® Prime 開発ソフトウェア・ライト・エディションをダウンロードする。

<http://www.altera.co.jp/download>

ステップ 2: オンライン・トレーニングで基礎から学習する。

(ソフトウェアのインストール後に、「ようこそ」画面でオンライン・トレーニングにアクセス可能)

ステップ 3: インストラクター・トレーニングを受講する。

<http://www.altera.com/training>



©2017 Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Intel Inside、Intel Inside ロゴ、Intel. Experience What's Inside、Intel. Experience What's Inside ロゴ、Altera、Arria、Cyclone、Empirion、Intel Atom、Intel Core、MAX、Nios、Quartus、Stratix および Xeon の名称およびロゴは、アメリカ合衆国および/またはその他の国における Intel Corporation またはその子会社の商標です。

\* 第三者の社名、製品名などは、一般に各所有者の表示、商標または登録商標です。