

IPTV キー・ブロードキャスト・ビルディング・ブロック

はじめに

消費者向けビデオ・コンテンツの配信を巡って、電話会社とケーブル事業者が競合しています。しかし、電話会社のインフラストラクチャにはほとんどの場合、ケーブル事業者のような高品質ビデオ配信に必要な帯域幅がありません。そのため、電話会社は直交振幅変調 (QAM) や MPEG2 ビデオ・エンコーディングなどのデジタル変調手法ではなく、インターネット・プロトコル (IP) ネットワークと MPEG4 Part 10 (H.264 AVC と呼ばれます) などの新しいエンコーディング方式を利用して消費者にビデオ・コンテンツを配信します。これは装置メーカーに対し、電話会社に新しいタイプのエンコーダとデコーダを供給する大きな市場機会を生み出します。このホワイト・ペーパーでは、新しいインターネット・プロトコル・テレビ (IPTV) 環境で利用されるテクノロジーについて見ていきます。最初にビデオ・エンコーディング方式について説明し、次に IPTV に使用されている Video-over-IP ネットワーク・デザインに焦点を当てます。

IPTV

電話会社がケーブルテレビ・プロバイダからビデオ市場のシェアを奪うべく攻勢を仕掛けています。広域ケーブルテレビ局 (MSO) は、消費者向けの音声、ビデオ、およびデータ・サービスの "トリプルプレー" をほんの数年間で実現しました。電話会社も同じトリプルプレーを実現しようとする大きな動きに応じて、音声とデータだけでなく高品質デジタル TV ビデオを、IPTV と呼ばれる新しいテクノロジーによって提供します。IPTV は、消費者がインターネットを介し、高品質デジタル TV を IPTV セットトップ・ボックスや PC で視聴できる新しいテクノロジーです。従来のケーブル事業者は、RF 信号を利用し、QAM によってデジタル・ビデオを送信しています。

テクノロジーの進歩により、同じ品質のビデオを電話会社がインターネットを介して提供することが可能になりました。送信側の主要なビルディング・ブロックは、高度なビデオ・エンコーディングと Video-over-IP です。高度なビデオ・エンコーディングは最もクリティカルなビルディング・ブロックです。電話会社は、帯域幅が制限されるツイスト・ペア銅線をまだ使用しており、ケーブルのブロードバンド能力という贅沢な機能を持たないため、高精細 (HD) コンテンツや標準 (SD) コンテンツの可用性が課題でした。標準的な HD チャンネルでは 20 Mbps、SD チャンネルでは 4 Mbps が必要です。したがって、帯域幅を効率的に使用するビデオ伝送メカニズムが要求されます。H.264 形式の MPEG4 Part 10 および Microsoft の VC-1 エンコーダは、帯域幅の効率を一般的な MPEG2 エンコーディングの 2.5 ~ 3 倍に向上させます。ほとんどの放送事業者は VC-1 規格よりも H.264 規格を採用しています。IPTV 伝送の他のビルディング・ブロックである Video-over-IP は、エンコードされたビデオ・データを配信のためにインターネット・ネットワークにマップまたはブリッジします。

H.264 エンコーダ

H.264 は MPEG4 ISO/IEC14496 10 または MPEG4/AVC としても知られています。この規格は MPEG ISO/IEC メンバと VCEG ITU T メンバで構成される JVT グループによって共同開発されました。3つのプロファイル (メイン、ベースライン、ハイ) が定義され、それぞれのプロファイルに複数のレベルがあります。メイン・プロファイルはブロードキャスト・ビデオ品質のために必要であり、ベースライン・プロファイルは一般的にモバイル・アプリケーションやビデオ会議アプリケーションで使用されます。H.264 エンコーダ・システムのブロック図 (図 1) には、"順方向" パスと "復元" あるいはフィードバック・パスの 2つのデータフローが含まれます。

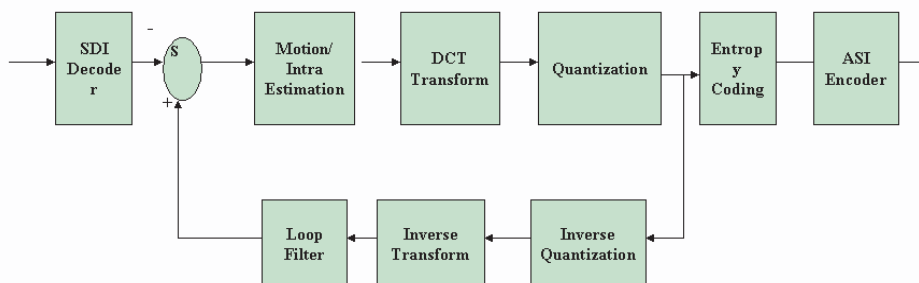


図 1. H.264 エンコーダのブロック図

H.264 エンコーディングは MPEG2 エンコーディングよりも 10 倍複雑です。H.264 は、動き探索 / 補償ブロックでは、サイズと形が異なるブロック、複数基準フレーム選択、および複数双方向モード選択を使用します。変換ブロックでは、以前の MPEG 規格で使用されていた離散コサイン変換 (DCT) に近似する整数ベースの変換を使用しますが、逆変換におけるミスマッチの問題はありません。エントロピー・コーディングは、単一の Universal Variable-Length Code (UVLC) 表と変換係数用の Context Adaptive Variable-Length Code (CAVLC) を組み合わせて使用するか、または Context-based Adaptive Binary Arithmetic Coding (CABAC) を使用して実行されます。H.264 デザインは非常に複雑で計算量が多く、パラレル処理を要求します。汎用プロセッサを使用する場合はその内部アーキテクチャによる制約を受けます (つまり、8 個の内部乗算器を持っている場合は 1 サイクルにつき 8 つの乗算を実行できます)。プログラマブル・ロジック・デバイス (PLD) は柔軟で、かつ高度にスケラブルです。アルゴリズムが 1 サイクルにつき 100 の乗算を必要とする場合、所定のタスクを実行するように PLD をプログラムできます。図 2 は、アルテラの Stratix® II デバイスを使用したシングルチップ・メイン・プロファイル H.264 エンコーダの PLD 実装を示しています。

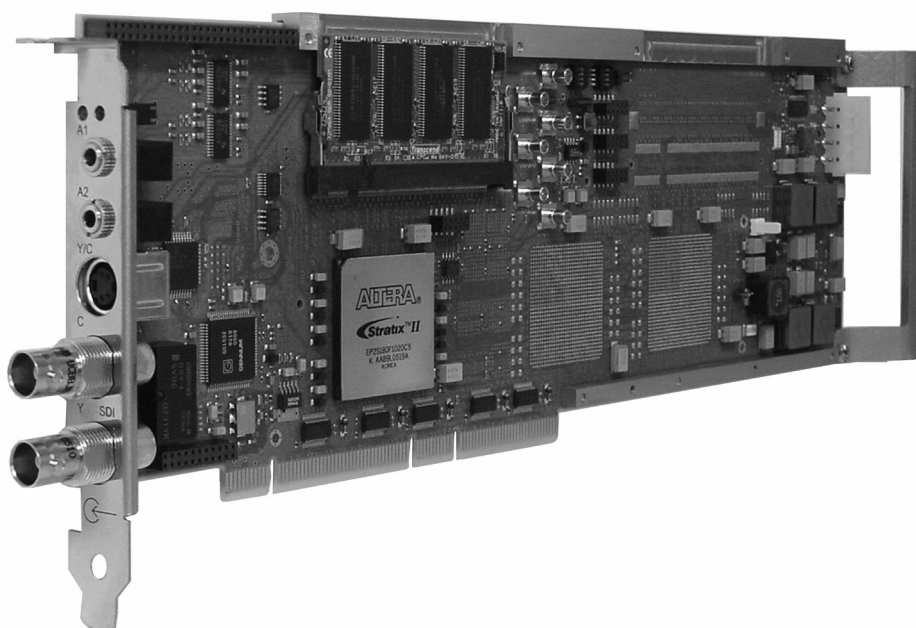


図 2. シングル・チップの H.264 エンコーダ

Video-over-IP

Video-over-IP はエンコードされたビデオのトランスポート・ストリーム (TS) データを IP ベースのネットワークによって送信します。1 つまたは複数のエンコードされたビデオ・ストリームと、100 Mbps または 1 Gbps イーサネットを介して搬送される IP パケットをブリッジします。TS データを受け取り、イーサネットを介して伝送するためにそれをカプセル化します。Real-time Transport Protocol (RTP)、MPEG ビデオ用の RTP Payload 方式、UDP/IP、Practice #3 の Pro-MPEG コード、DVB-IPI などのさまざまな規格が Video-over-IP を定義します。Video-over-IP への TS 入力 は DVB-ASI または非圧縮 SDI ビデオ・データのいずれかで、イーサネット・プロトコル・レイヤにマップされます。図 3 は、DVB-ASI TS を受け取り、さらに TS を IP に変換する Video-over-IP リファレンス・デザインのプロック図を示しています。デザインに含まれる主要なブロックは次の通りです。TS 入力ロジック、フレーム・バッファ、キュー・システム、イーサネット受信 DMA、カプセル化機能、送信チャネル情報、受信チャネル情報、タイムスタンプ、メディア・アクセス・コントロール (MAC) インタフェース、およびホスト・プロセッサ・インタフェース。

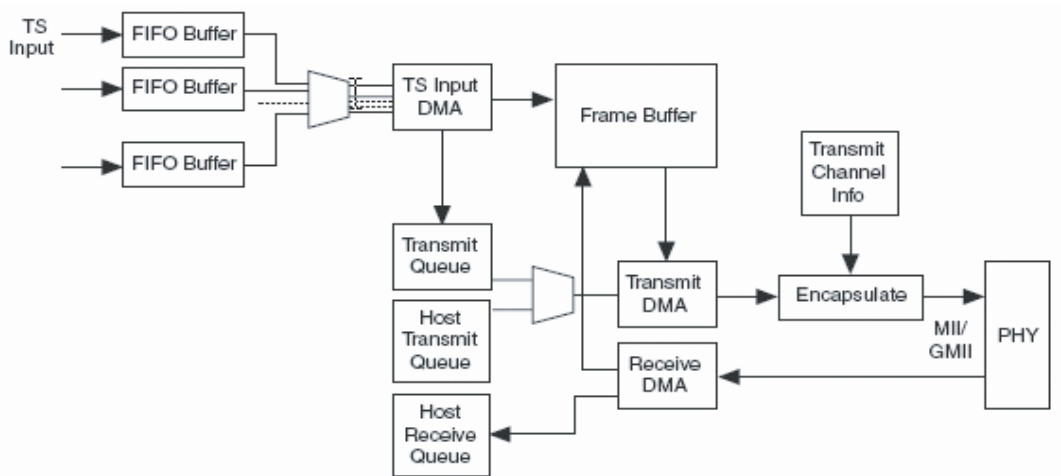


図 3. Video-over-IP リファレンス・デザインのブロック図

IPTV システムのまとめ

要約すると、高品質 Video-over-IP を提供するために、最新の H.264 ビデオ・エンコーディング・テクノロジーを使用して配信用の帯域幅が維持されます。図 4 に IPTV 伝送システム全体のブロック図を示します。ビデオ・コンテンツは、SD または HD のいずれか、非圧縮ビデオ、または以前の MPEG2 TS です。これらの形式はすべて、H.264 ビデオ形式に変換された後で送信されます。主要な機能はいずれも、システムのアップグレード可能性と柔軟性を備えた PLD を使用して効率的に実装することができます。

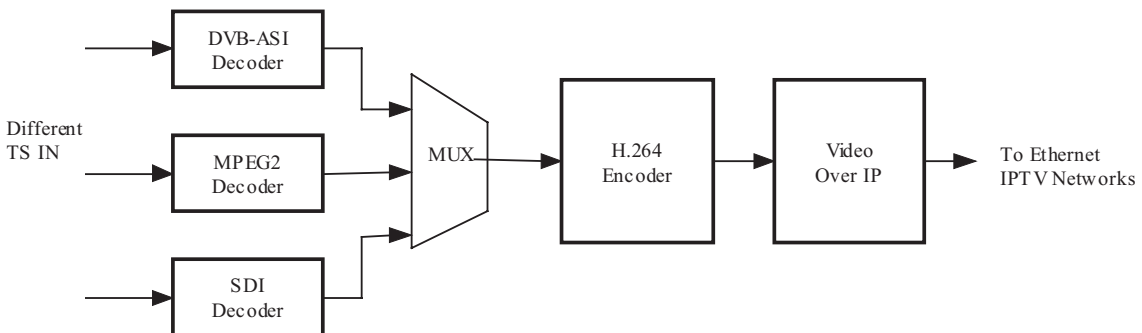


図 4. IPTV コアのブロック図

詳細情報について

- QAM に関する詳細は、International Telecommunication Union (ITU) J.83 Recommendation から入手できます。
<http://www.itu.int/rec/recommendation.asp?type=items&lang=E&parent=T-REC-J.83-199704-I>

ALTERA

101 Innovation Drive
San Jose, CA 95134
(408) 544-7000
<http://www.altera.com>

Copyright © 2006 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.