

FPGA を使用した放送ビデオ・インフラストラクチャの実装

はじめに

高精細テレビ (HDTV) ビデオ・コンテンツ作成の急増と、帯域幅が制限された放送チャネル環境におけるこれらのコンテンツの配信方法が、新しいビデオ規格と関連ビデオ画像処理アプリケーションを促進しています。従来、ビデオ配信はケーブル通信事業者や衛星通信事業者によって行われていました。現在、この分野にはテレコミュニケーション企業 (telcos) が進出してきており、最新のビデオ・コーデック/デコーデック (CODEC) とビデオ処理技術を駆使し、インターネット・プロトコル・テレビ (IPTV) により顧客にデジタル・ビデオを配信しています。

ビデオ / 画像処理のトレンド

HDTV やデジタル・シネマなどの新しい魅力的な技術革新の多くは、ビデオおよび画像処理を中心に展開しており、この技術の進化は急激です。画像キャプチャの進歩は目覚しく、この技術革新の背後でディスプレイ解像度、高度な圧縮技術、およびビデオ・インテリジェンスが原動力として働いています。表 1 に示すように、放送機器の解像度はここ数年で大幅に増加しました。

表 1. 放送エンド装置の解像度

エンド装置	解像度
HDTV	1920 × 1080 ピクセル
デジタル・シネマ	4096 × 1714 ピクセル

高度な圧縮技術によって旧世代のテクノロジーが置き換えられ、より高度なストリーミング機能と同様の拡張機能が提供され、特定の品質を達成するための高度な圧縮、および低レイテンシが提供されます。JPEG2000 もストレージ分野やデジタル・シネマ分野で採用される機会が増えています。このような新しい圧縮ソリューションが採用される中、標準規格委員会では H.264 および JPEG2000 規格の強化を継続的に進めています。

過去 10 年、デジタル・テレビ放送業界は、標準精細テレビ (SDTV) の MPEG-2 規格が大きな役割を果たしてきました。最終的には、SDTV と HDTV の両方に対するビデオ・エンコーディングとして、H.264-AVC (MPEG4-Part 10) および Microsoft の VC1 が MPEG-2 に代わって採用されることになるでしょう。放送機器製造業者は、現在および将来のニーズを満たすために、さまざまなエンコーディング規格を提供する必要があります。各種コア・ビデオ CODEC 規格に加え、画質全体を向上させるために、多様なタイプのビデオ前処理および後処理アルゴリズムも使用されています。

高解像度化と高圧縮化に伴い、迅速なアップグレードに対応できる柔軟なアーキテクチャを維持しながら、高い性能が求められます。また、テクノロジーが成熟し、生産量が増加するにつれて、コスト削減も求められます。これらのニーズに対応するソリューションを提供することにより、プログラマブル・ロジック・デバイス (PLD) は、急成長するデジタル・ビデオ放送インフラストラクチャ分野で重要な役割を果たします。

ビデオ・コンテンツの作成

ビデオ放送の一連の流れの最初にあるのは、ビデオおよび音声コンテンツをキャプチャするプロ仕様のデジタル・ビデオ・カメラです。ビデオは SD または HD のいずれでもかまいません。このデジタル・カメラは、一般的に Society of Motion Picture and Television Engineers (SMPTE) によって定義されたシリアル・データ・インタフェース (SDI) 出力を備えています。SDI は、270 Mbps (SD)、1.485 Gbps (HD)、または 2.97 Gbps (1080p HD) で動作する非圧縮ビデオ・ストリームです。アルテラの Stratix® II GX FPGA は、シリアライザ/デシリアライザ (SERDES) およびクロック/データ・リカバリ (CDR) を内蔵しており、カメラの SDI 出力へのビデオ・ストリームを処理します。

ビデオの前処理および後処理

北米の放送局で使用されるテレビ伝送規格 NTSC の場合、1 チャンネルあたりの帯域幅が 6 MHz に固定されています (ヨーロッパおよび世界の他の地域では、8 MHz PAL 規格が使用されています)。この帯域幅制限は、デジタル・テレビが登場するよりずっと以前に定められたものです。現在のデジタル・テレビ (DTV) 伝送仕様は、このアナログ帯域幅制限によって規定されています。デジタル・ビデオの品質は、従来のアナログ・ビデオよりもはるかに優れています。デジタル解像度が高くなれば、ビデオ・データを搬送または伝送するのに必要な帯域幅も広がります。高品質ビデオを配信するには、ほぼいつでもソース・ビデオの前処理が必要です。

各種のビデオ圧縮が存在するデジタル・ドメイン内で使用可能な帯域幅を制限すると、デコードされたストリームを表示する際にさまざまな形で影響が明らかになります。ビデオを圧縮し過ぎると、ブロック・ベース CODEC の DCT のために、ブロック・ノイズやブロック・アーティファクトが発生します。ビデオの前処理および後処理によって、エンコーダはより簡単にビデオを圧縮でき、また画質の向上と配信帯域幅の低減が可能となります。この能力は、狭い帯域幅の制約内で高品質を達成する必要があるケーブル、衛星、telcos (テレコミュニケーション企業)、および IPTV 放送のビジネス・モデルにとってきわめて重要です。前処理によっては、エンコーダに入る前に 2D フィルタリングを使用して高周波成分の一部を除去し、ブロック・ノイズ量を低減する必要があります。アルテラのビデオ / 画像処理スイートには、2D FIR (Finite Impulse Response) および中間値フィルタ・ファンクションが含まれています。これらのファンクションは、 3×3 、 5×5 、または 7×7 の固定係数の行列を使用して、2D FIR フィルタリング演算を柔軟かつ効率的に実行できます。したがって、前処理および後処理は、帯域幅が制限された環境で最高性能を達成するために、どのタイプのビデオ圧縮にとっても重要な差別要素です。

ビデオ圧縮

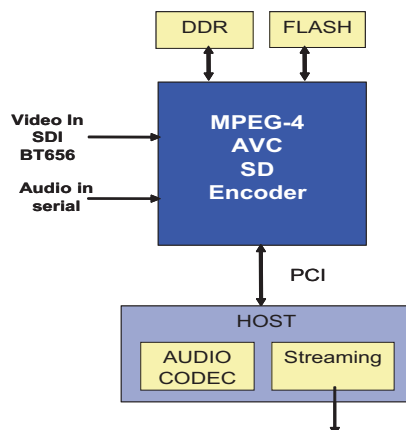
次の段階では、エンド・ユーザに送信する前に、前処理された生ビデオ・データを圧縮する方法を設定します。MPEG1 から MPEG4 まで各世代の圧縮規格があり、離散コサイン変換 (DCT)、ベクトル量子化 (VQ)、フラクタル圧縮、および Discrete Wavelet Transform (DWT) の 4 つの方式で圧縮を実行します。表 2 に、各種 MPEG 規格をまとめます。

表 2. 圧縮規格

規格	データ・レート	アプリケーション
MPEG-1	<1.5 Mbps	CD-ROM 用 VCD で、レベル 3 は MP3 オーディオ用としても一般的
MPEG-2	1.5 ~ 15 Mbps	ケーブル、衛星、および地上波放送用 DTV
MPEG-4	0.5 ~ 40 Mbps	H.264 の Part 10 によるビデオ会議、監視、および放送

MPEG-2 は DTV 用の規格として世界の主流となっており、デジタル・ケーブル、衛星、および地上波放送では、現在もこの規格が使用されています。放送業界の流れがさらに高精細コンテンツの方向に進むのに伴い、与えられた伝送帯域幅でこれらのコンテンツを所定のアナログ帯域幅スペクトラムに適合させることが求められています。従来型の遠距離通信配線システムへの IPTV 配備が開始される中、消費者へのビデオ・プログラムの配信にとって、MPEG-2 は間違いなく不経済か、実現不能なものといえます。ITU-T Video Coding Experts Group (VCEG) は、ISO/IEC Moving Picture Experts Group (MPEG) と共に、MPEG4-Part 10 (H.264 規格とも呼ばれる) 規格を発表しました。H.264 では、以前の規格よりもはるかに低いビット・レートで良質なビデオを提供できます。H.264 は、デザインが複雑になって実装が非現実的 (高価過ぎる) にならないよう工夫して実現します。もう 1 つの目的は、この規格を多種多様な用途 (低および高ビットレート、低および高解像度ビデオ) に適用できる柔軟なものにし、非常に広範なネットワークおよびシステム上で十分に機能させることです。アルテラの IP (Intellectual Property) パートナである ATEME 社は、Stratix II FPGA を使用することにより、業界初となるシングルチップ SD H.264 メイン・プロファイル・エンコーダを放送業界向けに導入しました (図 1)。

図 1. Stratix II シングルチップ H.264 エンコーダのブロック図



また、Wavelet テクノロジをベースにしたステート・テクニクを使用する JPEG2000 などの他の圧縮規格もあります。このアーキテクチャは、ポータブル・デジタル・カメラ、ビデオ・ストレージ、および高度な医療画像処理に適しています。

ビデオ配信

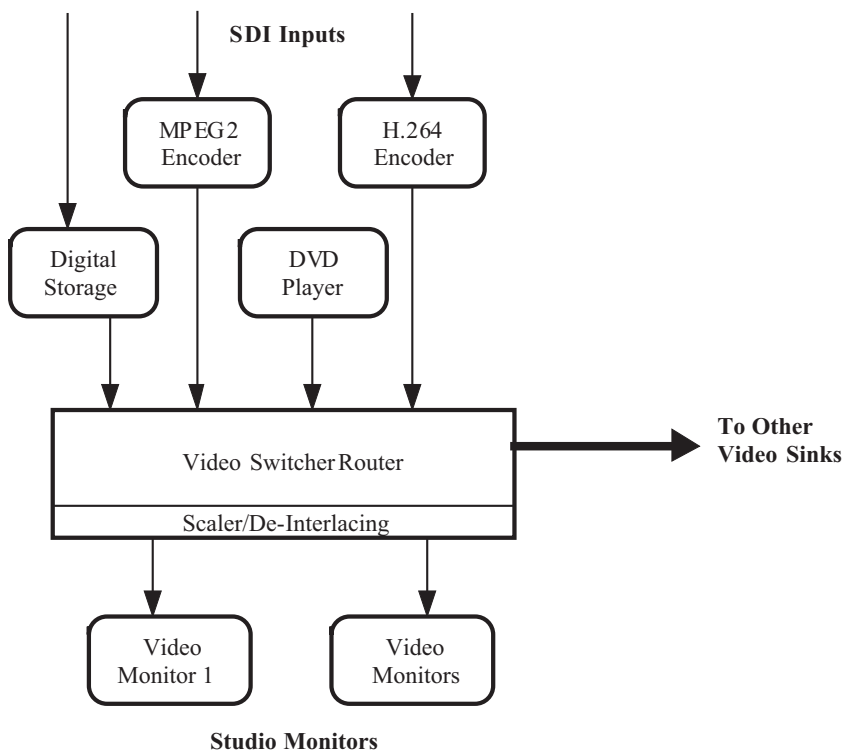
圧縮ビデオは、短距離配線用の ASI 規格を使用して、放送スタジオ施設内で転送および配信できます。業界の傾向としては、Video over IP ネットワークを使用して長距離でビデオ・データを配信することです。アルテラは、IP ベース・ネットワーク上での MPEG-2 トランスポート・ストリーム (TS) データの伝送を実証する Video over IP リファレンス・デザインを提供します。このリファレンス・デザインは、1 つまたは複数の圧縮ビデオ・ストリームと IP パケットを 100 Mbps または 1 Gbps イーサネットでブリッジします。ASI エンコードおよびデコード・リファレンス・デザインも使用できます。デジタル・ビデオ放送非同期シリアル・インタフェース (DVB-ASI) は、MPEG-2 パケットを銅線ベース・ケーブルまたは光ネットワーク上で伝送するシリアル・データ伝送プロトコルです。

ビデオ・スケーリングとデインタレーシング

製作スタジオや前処理装置は、通常 SD から HD への変換、またはその逆変換などの用途のためにビデオ・スケーリングやデインタレーシングを実行できます。また、別の用途として、エッジ検出処理用フィルタ、垂直モーション・フィルタ、フィールド間モーション・フィルタなどがあります。

多くのプロ用スタジオでの一般的な要求の 1 つは、1 台または複数台のディスプレイ装置を使用して、さまざまな標準 SDTV または HDTV 信号を表示する機能です。これらの各種ソース間での切り換えをリモート制御によって容易にコントロールできることが、プロ仕様の使いやすいシステムを構築するうえで不可欠です。したがって、図 2 に示すように、ビデオ・スケーリングとデインタレーシングは、ビデオ切り換え、転送、およびローカル・ディスプレイ用のさまざまな種類のビデオ解像度を処理できるビデオ・スイッチャ/ルータにとって重要です。

図 2. スタジオ・モニタ



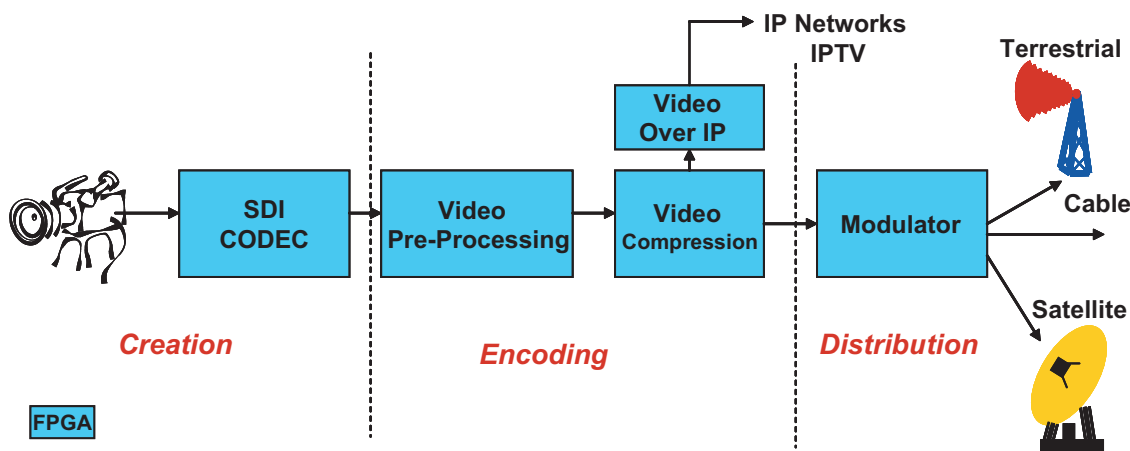
色空間変換とビデオ・フォーマット

放送局では最終的なエンド・ユーザがどの地域に存在するかに応じて、多くのビデオ・フォーマットを処理する必要があります。色空間とビデオ・フォーマットの間で変換が可能であることが必要です。色はさまざまな色空間ドメインを使用して記述されており、それぞれの色空間ドメインにはシステム要件に基づいて多彩な用途が関連付けられています。色情報は、Cb と Cr の 2 つの異なる色差信号で決定されます。これらの信号は、3 番目の信号である明度または輝度信号 Y の関数です。RGB 色空間も、赤、緑、青の 3 つの要素で定義されます。色空間変換が必要になるのは、一般に、異なる色空間モデルを使用するデバイス間でデータを転送する場合です。例えば、テレビ画像をコンピュータ・モニタに転送するには、画像を YCbCr 色空間から RGB 色空間へ変換することが必要な場合があります。逆に、画像をコンピュータ・ディスプレイからテレビ・セットに転送するには、RGB 色空間から YCbCr 色空間への変換が必要な場合があります。アルテラのカラー・スペース・コンバータ MegaCore[®] ファンクションを使用すると、さまざまな用途にこのような色変換を実行できます。

全体的な放送システム・インフラストラクチャ

全体的なデジタル放送インフラストラクチャは、テレビ・スタジオまたはモーション・ピクチャ制作スタジオからのビデオ・コンテンツ作成から始まります。作成処理インタフェースは SDI を使用して、生ビデオをストレージ・デバイスに転送したり、ビデオ編集や機能拡張のためにある種のノンリニア・エディタ (NLE) に転送します。編集された最終的なビデオは、MPEG-2、JPEG2000、または H.264 を使用して、エンコーディング処理時に圧縮されてから、ケーブル、衛星、地上波、または最新 IPTV テクノロジ・ネットワークを通して消費者に配信されます。図 3 に、放送インフラストラクチャのハイ・レベルな構成要素を示します。

図 3. 放送インフラストラクチャ



ビデオ / 画像処理システム・アーキテクチャ

システム・アーキテクチャの選択肢には、スタンダード・セル ASIC、ASSP、またはデジタル信号処理（DSP）やメディア・プロセッサおよび FPGA などのプログラマブル・ソリューションがあります。どのアプローチにも長所と短所があり、最終的にはエンド装置の要求とソリューションの可能性に応じて選択します。上記のトレンドを想定した場合、理想的なアーキテクチャの特性としては、高性能、柔軟性、容易なアップグレード、低い開発コスト、アプリケーションの成熟と生産量の増加に伴う低コスト・デバイスへの移行パスがあります。

高性能

性能は圧縮に適用されるだけでなく、前処理および後処理機能にも適用されます。実際、多くの場合、これらの機能は圧縮アルゴリズム自体よりも性能を費やします。これらの機能の例として、スケールリング、デインタレーシング、フィルタリング、色空間変換があります。

放送市場では高性能が求められるため、プロセッサのみのアーキテクチャは除外されます。このようなアーキテクチャでは、1 個のデバイスで性能要件を満たすことはできません。1 GHz で動作する最先端 DSP は H.264 HD デコーディングと H.264 HD エンコーディングを実行できず、H.264 HD エンコーディングはデコーディングよりも約 10 倍複雑です。FPGA は、この問題に対処できる唯一のプログラマブル・ソリューションです。場合によっては、FPGA と外部 DSP プロセッサの組み合わせが最良のソリューションになります。

柔軟性による「Time-to-Market」の短縮と容易なアップグレードの実現

テクノロジーが急速に進化する中、アーキテクチャには柔軟性とアップグレードの容易さが求められます。スタンダード・セル ASIC と ASSP はどちらも該当しないため、これらの用途には使用できません。一般的に、ASSP は大量生産のコンシューマ市場向けに設計されており、すぐに陳腐化することが多く、ほとんどのアプリケーションにとって ASSP の選択は高いリスクを伴います。

低い開発コスト

マスクおよびウェハ、ソフトウェア、デザイン検証、およびレイアウトのコストを加算すると、一般的な 90 nm スタンダード・セル ASIC の開発コストは 3000 万 US ドルにも達する可能性があります。このような膨大な開発コストが正当化できるのは、大量生産のコンシューマ市場に限られます。

より低いユニット・コストへの移行パス

標準規格が安定し、生産量が増加するにつれて、低コストの移行パスを持つソリューションが重要になります。通常、これは特定の市場的な絞った ASSP か、スタンダード・セルのカスタム ASIC デバイスのいずれかを意味します。ただし、カスタム・シリコンのコストの高騰により、これらのソリューションを経済的に実現できるのは、大量生産のコンシューマ・アプリケーションしかありません。大部分の半導体メーカーが、ビデオ・カムコーダ、セットトップ・ボックス、デジタル・スチル・カメラ、携帯電話やその他のポータブル製品、または LCD TV およびモニタなど、ビデオや画像をターゲットにしたアプリケーションに注目しています。したがって、生産量の少ないアプリケーションを設計する場合、必要な機能セットのみ備えた ASSP が存在する可能性はほとんどなく、最良の標準ソリューションでさえも、陳腐化の高い可能性を考慮するとリスクを伴う選択なので、最善策は FPGA を検討することです。

アルテラのビデオ / 画像処理ソリューション

前述の理由により、FPGA は、多くのビデオ / 画像処理アプリケーションの要件を満たすのに特に適しています。アルテラの FPGA には、ビデオ / 画像処理アーキテクチャにとって非常に魅力的な、以下の特性があります。

- 高性能：HD 処理は 1 個のアルテラ FPGA に実装できます。
- 柔軟性：アルテラ FPGA は迅速なアップグレードが可能で、進化する要件および規格に対応でき、また拡張性のために FPGA を低コストの高性能システムに使用することもできます。
- 低い開発コスト：アルテラのビデオ開発キットの価格は 1,095 US ドルからであり、これにはアルテラ FPGA を使用してビデオ・システムを開発するのに必要なソフトウェア・ツールが含まれています。
- 陳腐化の防止：アルテラの FPGA には、発売後多年にわたって製品を出荷している膨大なカスタム・ベースがあります。また、FPGA デザインはあるプロセス・ノードから次のプロセス・ノードに容易に移行できます。
- より低コストなストラクチャード ASIC への移行パス：アルテラのストラクチャード ASIC の場合、100 万 ASIC ゲートに対して 10 万個からスタートでき初期費用は 15 US ドルです。
- アルテラのビデオ / 画像処理ソリューションこれには、アルテラのビデオ / 画像処理スイート、最適化された DSP デザイン・フロー、インタフェース、サードパーティ・ビデオ圧縮 IP (Intellectual Property)、およびビデオ・リファレンス・デザインなどがあります。

FPGA/ ストラクチャード ASIC の ASSP ライクな機能

ソリューション数が増加する中、アルテラとパートナーは、ASSP 機能を FPGA またはストラクチャード ASIC の形で提供しています。一例として、ATEME の H.264 Main Profile Standard Definition Encoder 製品があります。この製品を組み込むことで、FPGA を ASSP の様に使用します。FPGA ソリューションが従来の ASSP アプローチよりも優れている点は、迅速に進化し陳腐化のリスクがないことです。

DSP デザイン・フロー

アルテラはカスタム開発のために、いくつかの異なる方法でデザインを表現できる最適化された DSP デザイン・フローを提供しています。これには、VHDL/Verilog、モデルベース・デザイン、C ベース・デザインなどがあります。アルテラのビデオ/画像処理ファンクション・スイートは、これらのデザイン・フロー・オプションと共に使用できます。

アルテラと The MathWorks 社は協力して、設計者が The MathWorks 社のモデル・ベース・デザイン・ツールである Simulink を利用しながら、アルテラ FPGA の価格と性能面での利点を十分に生かせる包括的な DSP 開発フローの作成にあたっています。アルテラの DSP Builder は、Simulink とアルテラの業界最先端 Quartus® II 開発ソフトウェアを接続する DSP 開発ツールです。DSP Builder はシームレスなデザイン・フローを提供しており、設計者は MATLAB ソフトウェアでのアルゴリズム・デザインおよび Simulink ソフトウェアでのシステムレベル・デザインを実行し、そのデザインを Quartus II 開発ソフトウェアで使用するために、ハードウェア記述言語 (HDL) ファイルにポーティングすることが可能です。DSP Builder ツールは SOPC Builder ツールに密接に統合されます。これにより、ユーザは Simulink デザインとアルテラのエンベデッド・プロセッサおよび IP (Intellectual Property) コアを組み込んだシステムを構築できます。この開発フローは、プログラマブル・ロジック・デザイン・ソフトウェアを使用した十分な経験がない設計者にも簡単であり、直感的に理解できます。

ビデオ / 画像処理スイート

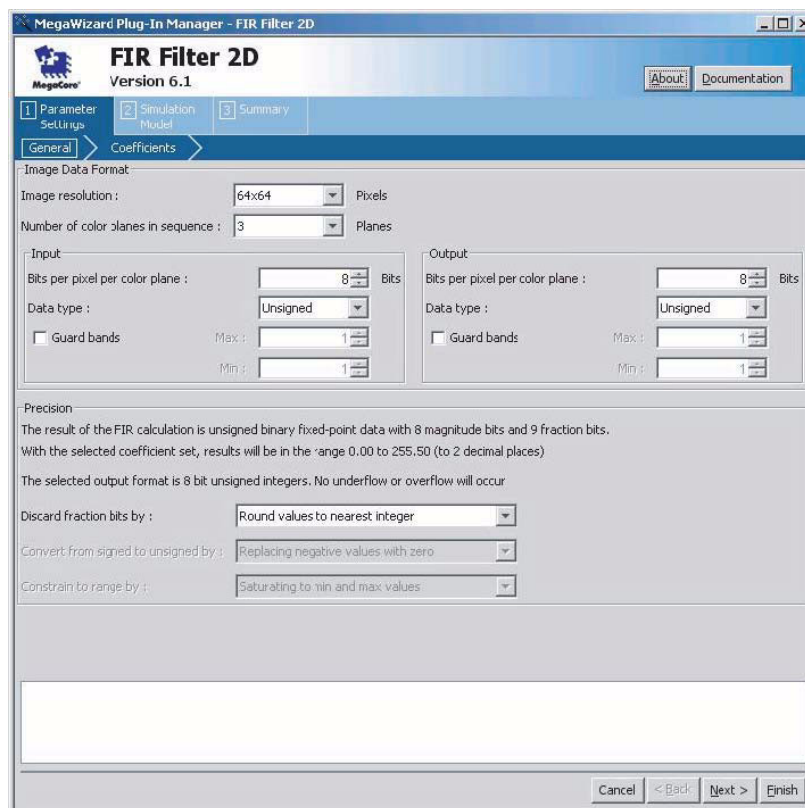
ビデオ / 画像処理スイート (Video and Image Processing Suite) は、スタティックまたは、場合によってはダイナミックに変更可能なパラメータを備えた 9 つの MegaCore ファンクションで構成されています。表 3 に、これらの MegaCore ファンクションをまとめます。

表 3. ビデオ / 画像処理スイートの IP MegaCore ファンクション

ファンクション	説明
デインタレーサ	インタレース・ビデオ・フォーマットをプログレッシブ・ビデオ・フォーマットに変換します
カラー・スペース・コンバータ	画像データを様々なカラー・スペース間で変換します
スケーラ	画像フレームをサイズ変更や切り抜きします
アルファ・ブレンディング・ミキサ	複数の画像ストリームを混合およびブレンドします
ガンマ・コレクタ	カラー・プレーン/スペースでガンマ補正を実行します
クロマ・リサンプリング	画像フレームのクロマ・データのサンプリング・レートを変更します
2D フィルタ	画像データ・ストリームに 3×3 、 5×5 、または 7×7 の FIR (Finite Impulse Response) フィルタを使用し、画像をソフトまたはシャープにします
2D メジアン・フィルタ	3×3 、 5×5 、または 7×7 フィルタを使用して、各ピクセル値を隣接ピクセルとの中間値に置換することにより、画像のノイズを除去します
ライン・バッファ・コンパイラ	画像用ライン・バッファをアルテラのオンチップ・メモリに効率的に配置します

図 4 に示す 2D フィルタ GUI は、ビデオ / 画像処理スイートで提供されるコアで使用可能なユーザ・コンフィギュレーションのタイプを示す一例です。分解能、1 サンプルあたりのビット数、FIR フィルタのサイズ、エッジの処理方法、オーバーフローの処理方法、および乗算累積器の長さは、すべて 2D フィルタ・コアでサポートされる固定のパラメータです。

図 4. 2D フィルタ GUI



ビデオ圧縮

いくつかのサードパーティは、アルテラ FPGA およびストラクチャード ASIC をターゲットにしたビデオ圧縮ソリューションを提供しています。表 4 に、一般的なビデオ圧縮規格と関連するサードパーティを示します。

表 4. サードパーティ・ビデオ圧縮ソリューション

ファンクション	企業
H.264 メインおよびハイ・プロファイル	ATEME
H.264 ベースライン・プロファイル	CAST、W&W
JPEG/JPEG2000	Barco、Broadmotion、CAST
MPEG4 SP/ASP	Barco、CAST

ビデオ・インタフェースおよびシステム IP

アルテラとパートナーは、ビデオ・システムに通常必要なインタフェース・コアも提供しています。これには、ASI、SDI、10/100/1000 イーサネット、DDR/DDR2 メモリ・コントローラなどがあります。表 5 に、これらのタイプのコアとリファレンス・デザインの一部を示します。

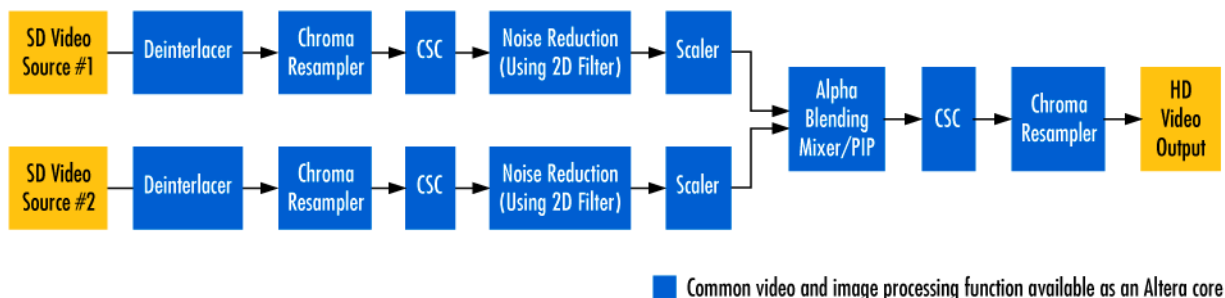
表 5. ビデオ・インタフェースおよびシステム IP

ファンクション	企業
10/100/1000 イーサネット	アルテラ、MoreThanIP
DDR/DDR2 メモリ・コントローラ	アルテラ
32 ビット RISC プロセッサ	アルテラ (Nios® II)
外部プロセッサへのシリアル RapidIO™ インタフェース	アルテラ
TI EMIF インタフェース	アルテラ・リファレンス・デザイン
ATA ハード・ディスク・ドライブ・インタフェース	Nuvation
NOR フラッシュ	アルテラ
コンパクト・フラッシュおよび SD インタフェース	アルテラ
Video Over IP	アルテラ・リファレンス・デザイン
ASI	アルテラ
SDI	アルテラ

ビデオ・デザイン例

ビデオ / 画像処理スイートを使用した標準的なビデオ・システムを図 5 に示します。

図 5. デザイン例のブロック図



ビデオ開発キット

アルテラは、2つのビデオ開発キットを提供しています。オーディオ・ビデオ開発キット Stratix II GX Edition は、2チャンネル・コンポジット・ビデオ入力、VGA 出力ポート、96-KHz オーディオ I/O、256-Mbyte DDR2 DRAM、および Cyclone II デバイスを備えています。ビデオ開発キット Stratix II GX Edition は、4チャンネル HD SDI、ASI、DVI、HDMI、USB、ギガビット・イーサネット、1394、および DDR2 SDRAM をサポートします。ビデオ / 画像処理スイート、DSP Builder、SOPC Builder 開発ツールを使用したビデオ・リファレンス・デザインが各キットに付属しています。これらのキットに加え、ビデオ・ソリューションをターゲットにしたアルテラのサードパーティ開発キットもいくつかあります。

ベンチマーク

表 6 および 7 に、ファンクション例と、実装に必要な対応する FPGA を示します。

アルテラの Cyclone III 低コスト FPGA は、最大 4 Mbits のエンベデッド・メモリ、260 MHz で 488 個の 9×9 エンベデッド乗算器、および 120,000 個のロジック・エレメント (LE) を搭載しています。Cyclone III EP3C40 はこのファミリのミッドレンジ・デバイスで、250k 個注文時の単価は 20US ドル以下です。

Stratix II 高性能、高集積デバイスは、最大 9 Mbits のエンベデッド・メモリ、450 MHz で動作する 768 個の 9×9 エンベデッド乗算器、および 179,000 個の LE を内蔵しています。これらのファンクションは、アルテラの HardCopy[®] II ストラクチャード ASIC デバイスに実装することもできます。

表 6. エンコーディング規格ベンチマーク

エンコーディング規格	FPGA 実装
H.264 ベースライン・プロファイル SD エンコーディング	Cyclone III EP3C40 (1)
H.264 ベースライン・プロファイル 1280 × 1024 エンコーディング	Stratix II EP2S30 (1)
H.264 メイン・プロファイル SD エンコーディング	Stratix II EP2S130
H.264 ハイ・プロファイル 720p エンコーディング	複数の Stratix II FPGA
JPEG2000 デジタル・シネマ・エンコーディング (2k)	Stratix II EP2S130

注：

(1) 大量のロジック、メモリ、および DSP リソースが前処理および後処理ファンクション用に残されています。

表 7. 前処理および後処理ベンチマーク

前 / 後処理	FPGA 実装
720p 用 5 × 5 2D フィルタ	Cyclone III EP3C10
720p 用 5 × 5 2D 中間値フィルタ	Cyclone III EP3C10
720p に対する SD 用線形補間スケーラ	Cyclone III EP3C5

まとめ

PLD は、放送業界のインフラストラクチャをデジタル面で強化する上で、今後ますます重要な役割を果たすことになるでしょう。PLD の重要な使命は、装置メーカーに業界で競争力を持つためのフレキシビリティおよびアップグレードビリティを提供することです。アルテラの製品ポートフォリオは、シリコン・ハードウェアだけでなく、コンテンツの作成からエンコーディングおよび配信チェーンに至るまで、全体的なシステム・ソリューションの実装に必要な IP (Intellectual Property) も提供しています。

詳細情報について

- アルテラのビデオ / 画像処理ソリューション：
www.altera.co.jp/video_imaging
- アルテラの画像処理リファレンス・デザイン：
www.altera.co.jp/end-markets/refdesigns/sys-sol/broadcast/ref-post-processing.html

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。



101 Innovation Drive
San Jose, CA 95134
(408) 544-7000
<http://www.altera.com>

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.