

## ポータブル・アプリケーションで消費電力を大幅に削減する ゼロ・パワー CPLD の使用

### はじめに

従来、「低消費電力」と「プログラマブル・ロジック」という言葉は、同じ背景で使われることはありませんでした。しかし、ゼロ・パワー CPLD の登場により、低消費電力電子機器の設計者がプログラマブル・ロジックの多くの利点を利用できるようになったため、同じ背景で使われるようになりました。ゼロ・パワー CPLD は、汎用アプリケーションで示された CPLD の優れた能力の他に、ポータブル製品で全体の消費電力を削減することができるようになりました。

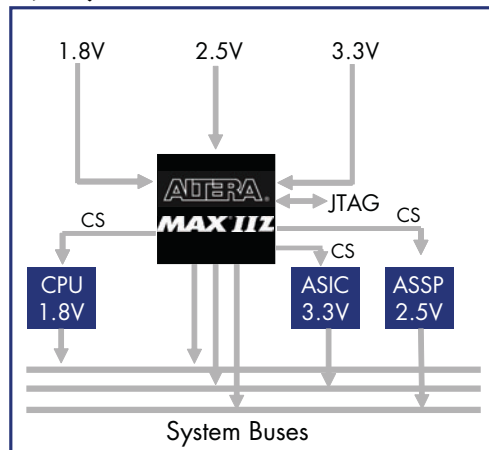
### 汎用 CPLD アプリケーション

この最初のグループのアプリケーションは、CPLD の方が優れている機能を表しています。特定の電力削減があるというわけではありませんが、低消費電力 CPLD を使用することでそれを実現すると、総合的な電力消費において有利な効果が得られます。例えば、一般的な CPLD 機能は、ディスクリット・ロジックを集約することです。これにより、PCB のスペースが節約され、部品コストが削減され、全体の消費電力が削減されます。次の各項では、幾つかの一般的な汎用 CPLD アプリケーションについて説明します。

### パワー・シーケンス

多くの製品では、種々のデバイスのパワーアップ順序が重要であるため、パワー・シーケンスが不可欠な機能になっています。CPLD はシステムのパワーアップでマイクロ秒内に動作を開始するため、マイクロプロセッサやマイクロコントローラなどのシステム内で種々のデバイスのパワーアップ順序を制御する優れた選択肢になっています(図 1)。このパワー・シーケンス機能は、低消費電力 CPLD が実現できる多くのシステム機能の内の 1 つにすぎません。プログラマブル・ロジックから最高の価値を得るということは、複数の機能を 1 つのデバイスに組み込むことによって可能になります。

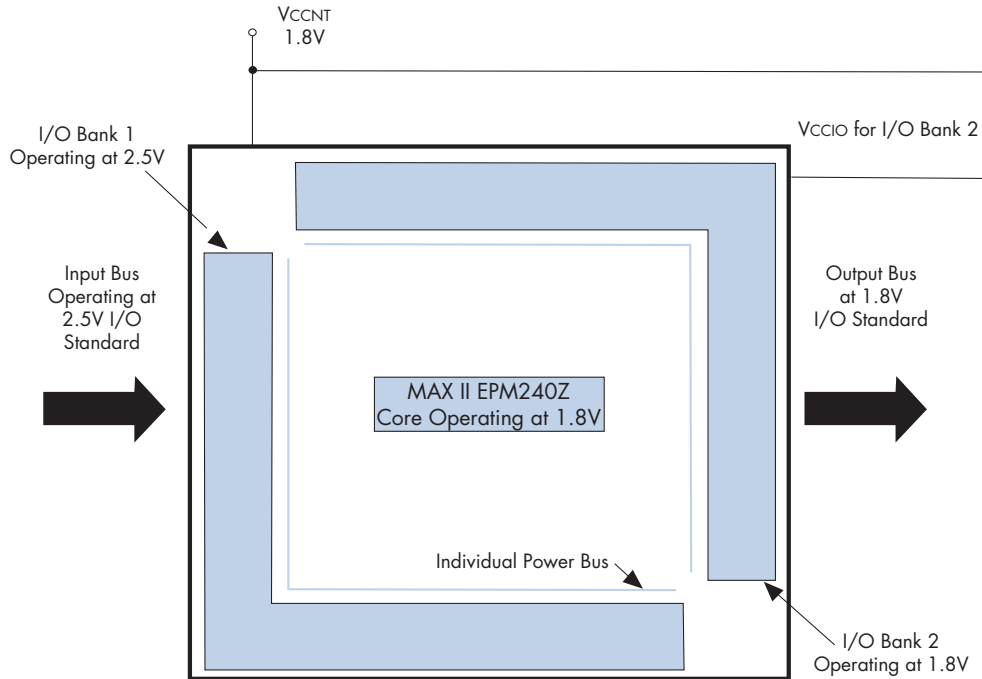
図 1. CPLD を使用したパワー・シーケンス



### 電圧レベルの変換

多くの製品で、様々な電圧のロジック・デバイスを使用することが必要とされています。複数電圧のアプリケーションをサポートするために、異なる電圧レベルのデバイスを接続することが頻繁に要求されます。CPLD の I/O 数は多く、複数バンクにグループ化されています。このため、各 I/O バンクを独自の電圧源に割り当てることができます。したがって、電圧レベル・シフタを作成するという事は、2つの電圧を使用するすべての I/O を 1つのバンクにグループ分けして、対応する基準電圧をこれらの I/O に必要とされる電源レールに接続するだけで達成されます(図 2)。CPLD を使用してレベル・シフト機能を実現できるという利点の他に、さらに大きな利点をレベル・シフト機能と組み合わせたプログラム性から得ることができます。例えば、ホスト・プロセッサでサポートされず、また電圧レベルが異なる LCD ディスプレイをアプリケーションが必要としている場合、CPLD はホスト・プロセッサと LCD ディスプレイの間で、電圧レベル・シフトとタイミング制御のために使用することができます。

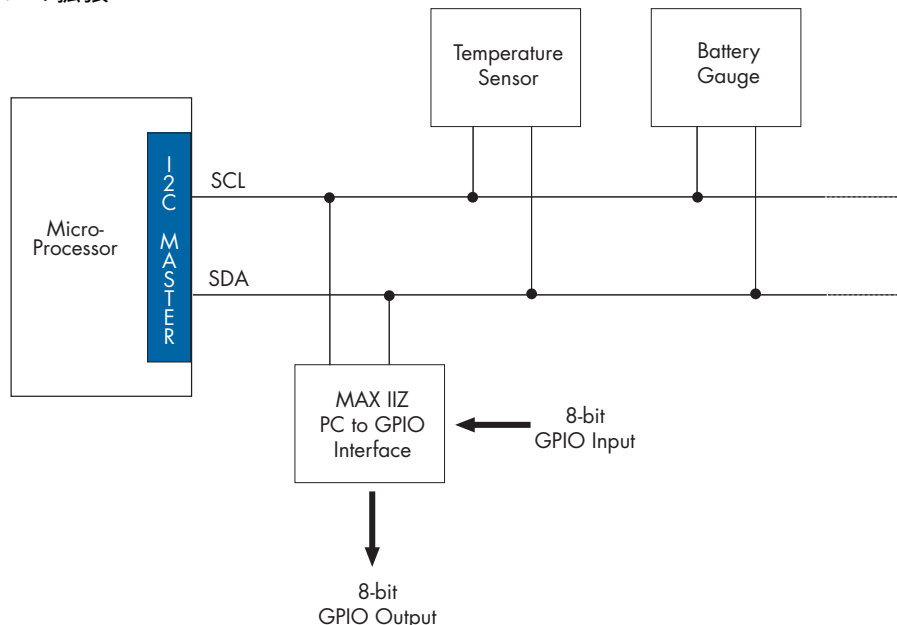
図 2. 電圧レベル・シフト機能にアルテラの MAX IIZ CPLD を使用



### 汎用 I/O ピンの拡張

CPLD がマイクロコントローラ、ASSP、または ASIC と優れた協調動作を行う多くのケースが存在します。例えば、汎用 I/O (GPIO) ピンの拡張と呼ばれている一般的なアプリケーションでは、小型で安価なマイクロコントローラのプログラミング機能と CPLD の GPIO リソースを組み合わせ使用しています。CPLD を使用して、I<sup>2</sup>C や SPI などの使用可能なシリアル・ポートを経由してマイクロコントローラからアクセスできる内部レジスタのセットを作成できるため (図 3)、マイクロコントローラは既存のシリアル・ポートを使用して合計 I/O 数を増やすことができます。CPLD で拡張した I/O は電圧レベル・シフト機能にも使用できるため、CPLD の用途を増やすことができます。(1)

図 3. GPIO ピンの拡張



この例ではマイクロコントローラを使用していますが、ASSP または ASIC にも同じように適用できます。例えば、多くの設計者は、シリアル・インタフェースを介して CPLD を駆動する小型の ASIC 方が、同じ I/O 機能を持つ大規模な 1 個の ASIC を作成するより安価なソリューションであることを知るようになりました。

### インタフェース・ブリッジ

ポータブル・アプリケーションの設計者は、異なる I/O インタフェースとデバイスを接続しなければならないことがよくあります。この機能は、異なるインタフェース間でブリッジを形成するのに CPLD を使用するため、ブリッジングと呼ばれることがあります。図 4 に、2 つの異なるシリアル・インタフェース (I<sup>2</sup>C と SPI) 間をブリッジするために CPLD を使用する方法を示します。このデザインは、アルテラの MAX<sup>®</sup> IIZ EPM240Z CPLD 内で使用することができ、使用可能なロジックの約 43% と 6 本の I/O ピンを使用しています。(2)

図 4. MAX IIZ CPLD を使用した I<sup>2</sup>C-SPI 間のインタフェース

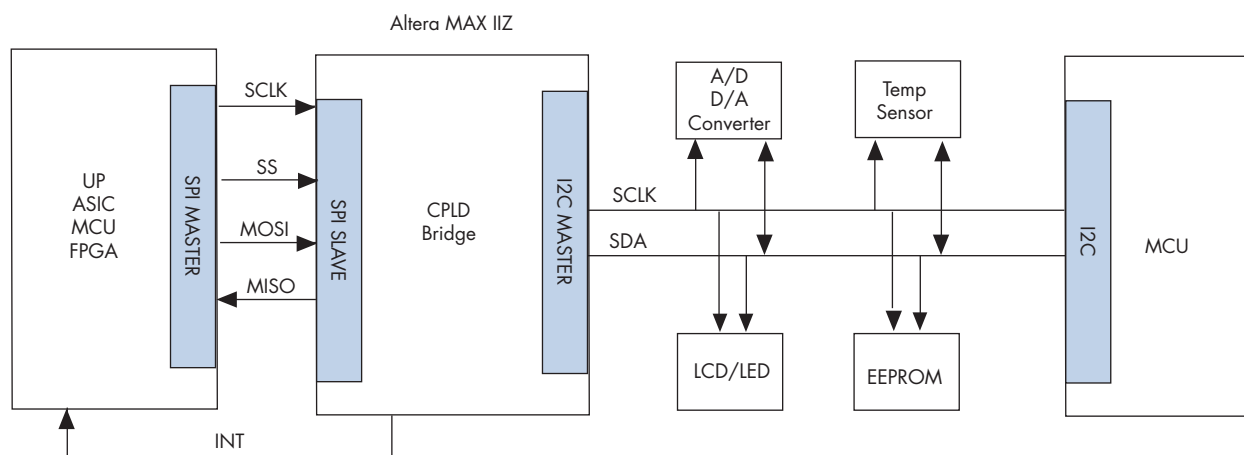


図 5 に、CPLD を使用してシリアル - パラレル・インタフェースを実装した一例として、SPI マスタにインタフェースするホスト・プロセッサを示します。この例では、ホスト・プロセッサ・バス・インタフェースと SPI マスタ全部を構成し、MAX IIZ EPM240Z CPLD 内に実装することができます。使用可能なロジックの約 30% と 25 本の I/O ピンを使用しています。(3)

図 5. MAX IIZ CPLD を使用したホスト・プロセッサ - SPI 間インタフェース

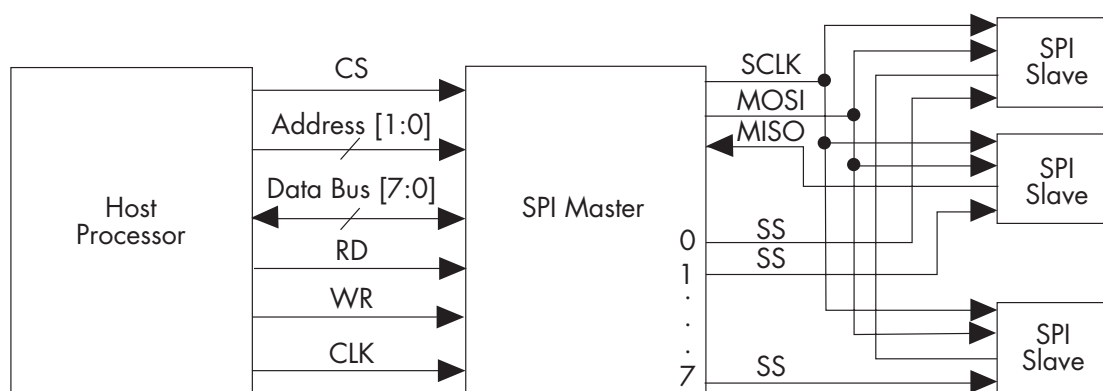
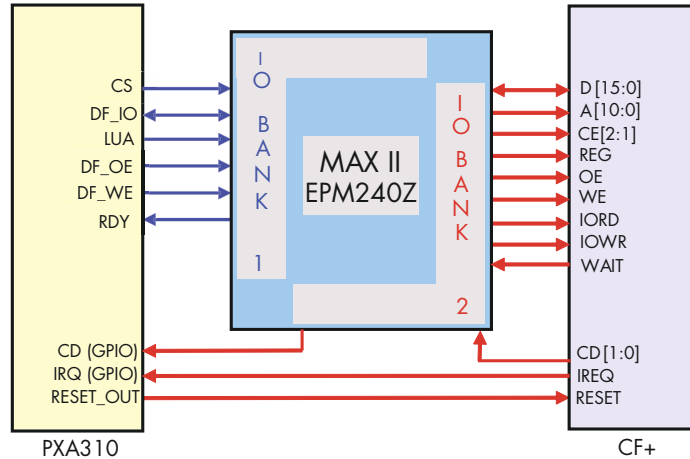


図 6 では、CPLD を使用して 2 つの異なるパラレル・インタフェース間をブリッジしています。このデザイン例では、Compact FLASH+ デバイスに対する PXA310 ホスト・プロセッサ・バス・インタフェースを実装しています。これは、使用可能ロジックの約 17% と 59 本の I/O ピンを使用して、MAX IIZ EPM240Z CPLD 内に実装することができます。(4)

図 6. MAX IIZ CPLD を使用したホスト・プロセッサ -CF+ 間インターフェース



### 消費電力を削減するアプリケーション

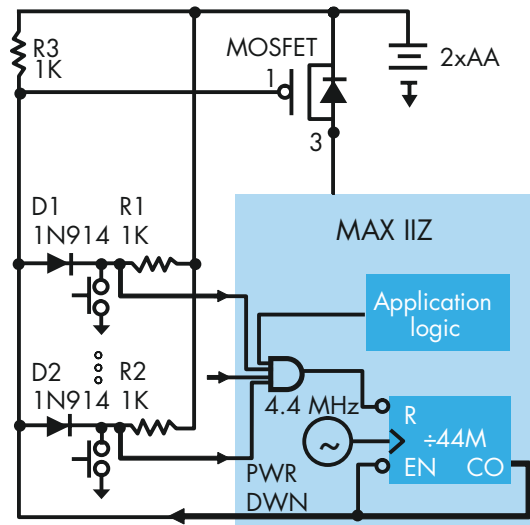
前述のアプリケーションは、ポータブル・アプリケーションに共通の多くの機能を実現するための低消費電力 CPLD の使用法を示しています。次のグループのアプリケーションは、ゼロ・パワー CPLD の独自の機能を使用してポータブル・アプリケーションの消費電力を削減する特別な方法を説明しています。

### セルフ・パワーダウンとパワーアップ

MAX IIZ CPLD は、極めて小さいスタンバイ消費電力を持つゼロ・パワー CPLD の例を提供します。例えば、EPM240Z デバイスのスタンバイ時の消費電流はわずか 29  $\mu\text{A}$  です。しかし、絶対最小消費電力を実現するためには、デバイスを使用しないときに電力を消費しないことが理想的です。驚くべきことに、これを実際来实现することが可能です。MAX IIZ デバイスは、従来型のマクロセル・ベースの CPLD とは異なり、オシレータを内蔵しているの、これを使用して自動パワーダウン機能が実現できるからです。

動作はシンプルであり、MAX IIZ CPLD へのすべての入力をカウンタの制御に使用します。アクティブな入力がある場合、カウンタはリセット状態に維持されます。すべての入力が非アクティブになると、カウンタはユーザ定義の時間が経過するまでカウントを続けます。この間すべての入力が非アクティブ状態を続けている場合、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) をディセーブルする信号が送信されて、MAX IIZ デバイスの電源が切断されます。入力がアクティブに戻ると、内部カウンタがリセットされて、電源が供給されて MAX IIZ CPLD がパワーアップします (図 7)。

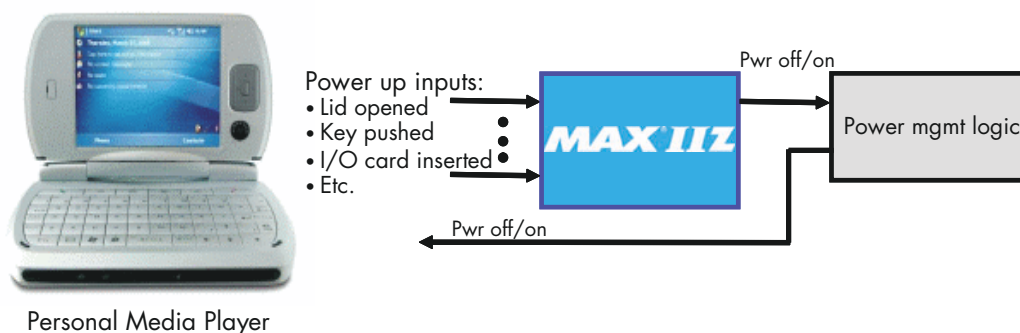
図 7. 入力が非アクティブ時の自動パワーダウンおよび自動パワーアップ



## 複数入力によるパワーアップ機能

入力を監視してセルフ・ストップまたはセルフ・スタートを容易に実行できる MAX IIZ CPLD の機能には、ポータブル・アプリケーションで消費電力を削減する直接的なアプリケーションがあります。多くのポータブル製品では、パワーアップ・ボタンを押すことにより、パワーアップが行われます。製品が一定の時間アイドルを続けると、シャットダウンまたはスタンバイ・モードが開始されて、バッテリー寿命が維持されています。ここで、多くのポータブル設計者は製品を再度アクティブにするユーザのアクションを期待します（例えば、カバーを開ける、任意のキーを押す、メモリ・カードを挿入するなど）（図 8）。ただし、多くのパワー・マネジメント・デザインでは、1 本の制御入力だけを許容しています。この場合、CPLD を使用して入力を監視することができます。設計者が決めた時間だけ製品がアイドル状態を続けると、CPLD がパワー・マネジメント・ロジックに対してパワーオフ信号を出力します。すべての入力がアクティブになると、CPLD がパワーアップして、パワー・マネジメント・ロジックに対してシステム・パワーアップ信号を出力します。

図 8. 入力動作に基づいてシステム電源をスタートおよびストップさせる MAX IIZ CPLD



## 消費電力を削減するコプロセッサとしての CPLD の使用

大規模で消費電力の大きいホスト・システム・プロセッサから小型で消費電力を節約する CPLD へ処理を分担させることが可能なシステム機能は数多く存在します。これらの内の 1 つのグループは、周期的に実行する必要のある多くのシステムマウスキーピング機能から構成されています。次の例では、低消費電力の MAX IIZ CPLD が内蔵オシレータを使用してタスクを周期的に実行している間、システム・プロセッサは省電力モードを続けることができます。必要に応じて、MAX IIZ CPLD の内蔵オシレータを外部オシレータでキャリブレーションすることができます。キャリブレーションの後、外部オシレータをパワーオフして、さらに消費電力を削減することができます（図 9）。

- システム・ステータスの監視: CPLD が周期的にシステム・ステータスをチェックします。問題がない場合にはパワーオフしますが、問題がある場合には、CPLD が問題を記録してホスト・プロセッサをウェイクアップさせます。
- Bluetooth LED の点滅: 多くのポータブル・アプリケーションで一般的に行われているように、Bluetooth LED の点滅は CPLD にとって自然なアプリケーションです。この代わりに、同じことを行うために必要なホスト・プロセッサとシステムの他の部分をウェイクアップさせると、CPLD だけを使用する場合に比べて消費電力が大きくなってしまいます。
- バッテリー残量の監視: ホスト・プロセッサがスタンバイ状態にある間、CPLD がバッテリー残量を周期的に読み出します。残量が所定のレベルを下回ると、CPLD がホスト・プロセッサをウェイクアップさせて、安全にシャットダウンさせます。



## 参考文献

1. AN 494: GPIO Pin Expansion Using I<sup>2</sup>C Bust Interface in an Altera MAX II CPLD:  
[www.altera.co.jp/literature/an/an494\\_j.pdf](http://www.altera.co.jp/literature/an/an494_j.pdf)
2. AN: 486: SPI to I<sup>2</sup>C Using MAX II CPLDs:  
[www.altera.co.jp/literature/an/an486\\_j.pdf](http://www.altera.co.jp/literature/an/an486_j.pdf)
3. AN 485: Serial Peripheral Interface (SPI) Master in Altera MAX II CPLDs:  
[www.altera.co.jp/literature/an/an485\\_j.pdf](http://www.altera.co.jp/literature/an/an485_j.pdf)
4. Design Example 200: CF+ Interface for the PXA310 Using MAX II CPLDs
5. AN 491: Auto Start Using Altera MAX II CPLDs:  
[www.altera.co.jp/literature/an/an491\\_j.pdf](http://www.altera.co.jp/literature/an/an491_j.pdf)

## 詳細情報について

- デザイン例のダウンロード:  
[www.altera.co.jp/support/examples/max/exm-max.html](http://www.altera.co.jp/support/examples/max/exm-max.html)
- MAX II CPLD を使用したポータブル・アプリケーションにおけるトータル・システム・コストの削減:  
[www.altera.co.jp/literature/wp/wp-01001-reduce-total-system-cost-in-portable-apps-using-max\\_j.pdf](http://www.altera.co.jp/literature/wp/wp-01001-reduce-total-system-cost-in-portable-apps-using-max_j.pdf)
- マイクロコントローラを CPLD で置き換える 6 通りの方法:  
[www.altera.com/literature/wp/wp-01041-six-ways-to-replace-microcontroller-with-cpld\\_j.pdf](http://www.altera.com/literature/wp/wp-01041-six-ways-to-replace-microcontroller-with-cpld_j.pdf)
- AN 422: MAX II CPLD を使用したポータブル・システムにおける消費電力の管理:  
[www.altera.co.jp/literature/an/an422\\_j.pdf](http://www.altera.co.jp/literature/an/an422_j.pdf)
- 無償の Quartus® II Web Edition デザイン・ソフトウェアのダウンロード:  
[www.altera.co.jp/support/software/download/altera\\_design/quartus\\_we/dnl-quartus\\_we.jsp](http://www.altera.co.jp/support/software/download/altera_design/quartus_we/dnl-quartus_we.jsp)
- MAX II 開発キット:  
[www.altera.co.jp/products/devkits/altera/kit-maxii-1270.html](http://www.altera.co.jp/products/devkits/altera/kit-maxii-1270.html)
- "CPLD's internal oscillator performs autocalibration," EDN, September 13, 2007:  
[www.edn.com/article/CA6475008.html](http://www.edn.com/article/CA6475008.html)

## 謝辞

- Rafael Camarota, Senior Manager, HardCopy® Product Group, Altera Corporation
- Denny Steele, Senior Manager, Low-Cost Products Group, Altera Corporation

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。



101 Innovation Drive  
San Jose, CA 95134  
[www.altera.com](http://www.altera.com)

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.