

## コンシューマ・ディスプレイ製品で要求される急速な機能拡張への対応

### はじめに

コンシューマ・ディスプレイ製品（高精細テレビ（HDTV）、モニタ、プロジェクタなど）の開発者は、デザインに関する困難な課題に直面しています。従来、これらの製品に使用される特定用途向け標準製品（ASSP）は通常3～5年のカスタム ASIC 開発サイクルに基づいて構築されてきました。しかし、消費者市場では毎年のように新しい製品と機能が要求されます。このため、コンシューマ製品の開発者は固定ファンクション ASSP のみに頼っては、顧客から頻繁に求められる技術革新に応えることはできません。現在、こうした開発者たちの中で標準的なチップセットの拡張に FPGA を活用する傾向が高まっており、最新の機能と性能をこれまでより短期間（通常6～9ヶ月）で追加することが可能になっています。FPGA にはフレーム・レート・コンバータ、アップスケーリング、およびノイズ・リダクションなどの画像高品質化機能が実装されており、コンシューマ・ディスプレイ・アプリケーションで応用されています。

本書では、このアプリケーション領域において性能、I/O、信号処理、メモリおよびコスト効率要件を満たすアルテラの Cyclone® III FPGA をこのアプローチで利用する方法について説明します。

### 利用可能な HD コンテンツの増加に伴う HDTV の普及

現在 HDTV の台数は急速に増加しており、専門家はパーセント・ベースで今年 2 桁の伸びを予測しています。このため、世界中の多くの HD 放送ネットワークが HD 放送コンテンツ量を増やしています。これにも係わらず、標準精細（SD）ケーブル、放送、衛星放送など、現在テレビで放映されている番組の大多数や DVD などのストレージ・メディアのコンテンツの画質は、いまだに高精細に遠く及ばないのが現状です。

現在放送業界では、このことが大きな問題になりつつあります。この SD コンテンツは、フリッジング、ノイズ、またはアーティファクトを発生させることなく、垂直線数 480 から 1080 にデインタレースおよびアップスケーリングする必要があります。放送業界は SD コンテンツを HD 送信に適した形式に変換する機器に多額の投資を行っています。さらに、HD サービスが全世界に広まる中、米国の大部分、日本、および韓国で採用されている 60-Hz のリフレッシュ・レートとその他の地域で採用されている 50-Hz のリフレッシュ・レートを相互に変換する必要性が高まっています。SD でこれを実現するのは困難でしたが、HD はより厳密であり、大画面ではアーティファクトがより明確に現れます。60-Hz SD から 50-Hz HD への変換はさらに困難であり、放送業界はこの課題に対処するためフレーム・レート・コンバータに大きな投資を行う必要があります。

コンシューマ分野では、コンシューマ・ディスプレイおよびホーム・シアター周辺機器メーカーは、アップスケーリングおよびフレーム・レート・コンバータ・テクノロジーを活用することで、製品を差別化する画質を実現することができます。このような機能により、高精細 HDTV の持つ可能性を引き出すことができ、現在利用可能なコンテンツの大部分を提供できるようになります。しかし、消費者を引き付けるには、効果は大きく、コストはできる限り抑える必要があります。

問題は過去 10 年の間、アップスケーリングおよびフレーム・レート・コンバータのアルゴリズムの開発が HDTV のそれに追いついてこなかったことです。双一次および双三次補間、ピクセル・フィルタリングは HD 移行への対応に苦戦しており、次世代のモーション・アダプティブ補間では、強力な処理能力および大量の高価なカスタム・チップが必要になります。図 1 に、モーション・アダプティブ・アルゴリズムをベースにした現在のモーション・アダプティブ・アップスケーリング・アルゴリズムによるギザギザのエッジの生成（表左側）と、ビデオのフル 3D 方向性解析に特化して画質を向上させるより高度なアルゴリズム（表右側）の比較を示します。

図 1. 現在のアップスケーリング・テクノロジー（左）と高度なアップスケーリング・テクノロジー（右）の比較結果



現在、空間運動の測定および予測のみ可能です。しかし、2つの閉鎖ブロックが別々の方向に移動する場合、この方法では解決することはできません。この場合は、平均運動を計算してアーティファクトを発生させます。結果を不鮮明な状態にする方法は、検出と実現に余分な処理能力を必要とするため好ましくありません。

この問題を解決し、コンテンツの品質（特に動き補償では十分に対応できないグラフィックとビデオ・オーバーレイの品質）を向上させるため、およびテキストを処理するために、多大な労力が払われています。これらの手法では画面上で動くテキストが不鮮明な状態になるか、またはHD画面上で飛び跳ねます。この効果を図2に示します。従来のアップスケーリング・アルゴリズムで作成した不鮮明な画像を左側に、同じ画像を最新アルゴリズムを使用してアップスケーリングしたものを右側に表示します。

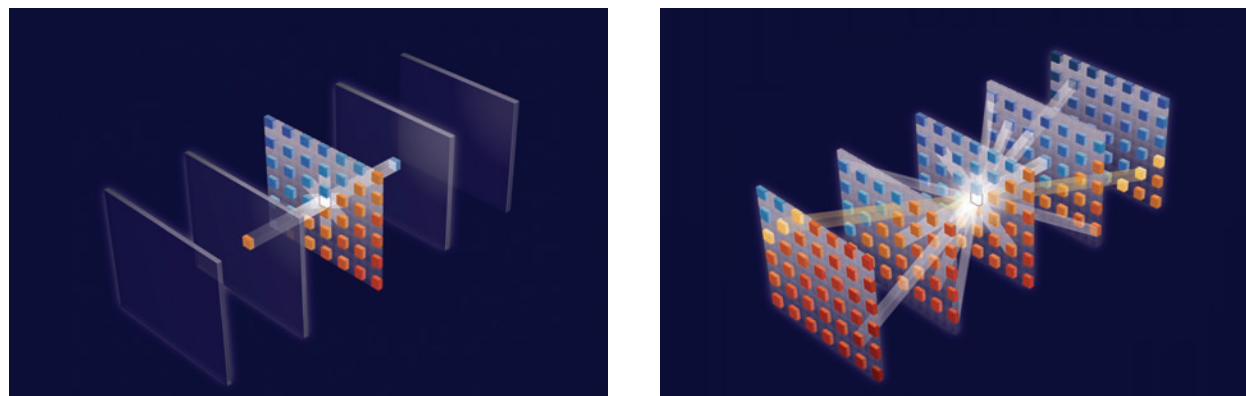
図 2. 従来のアップスケーリング・アルゴリズム（左）と最新アップスケーリング・アルゴリズム（右）の動くテキストの画質比較



### スケーリングおよびフレーム・レート変換に対する革新的アプローチ

従来のモーション・アダプティブ・アルゴリズムでは、前のピクセルと同じ位置の次のピクセルで空間的または時間的補間を行うことによって、欠落しているピクセルを計算していました。Let It Wave社はバンドレットをベースにした新たな方式を開発しました。バンドレット方式では、画像内の動きに重点を置くのではなく、空間内および前のフレームに遡ってフリッカ（時間的振動）またはジャギ（空間的振動）のない最良のピクセルを探します。図3に示すように、バンドレット方式では時空近傍全体を検索して方向補間を検出し、画像全体のバラツキを最小化します。

図 3. アップスケーリング（左）への動き補償方式とバンドレット方式（右）の比較



バンドレット方式は現在のアップスケーリングとはまったく異なり、今日入手可能なハイエンドの最先端システムを上回る結果をもたらします。したがって、バンドレット方式は比較的小型のシステム、したがって、低コストのチップに実装するのに役立ち、サイズを問わずプログレッシブ表示において最大 1080p のアップスケーリング全範囲をサポートします。バンドレット方式は、放送機器の 50 Hz ~ 60 Hz のフレーム・レート変換、および大型パネル・ディスプレイの最大 120 Hz のフレーム・レート変換に適しており、サイズが小型のため量産向け民生用アプリケーションに適用することができます。

### コンシューマ製品向けビデオ / 画像拡張アルゴリズムの実装

コンシューマ・ディスプレイ製品の開発者は、Let It Wave 社のバンドレット方式のような機能の差別化を可能にする最先端の画像拡張技術を活用し、適切な実装方法により価格重視のコンシューマ市場向けにコストを低く抑えることができます。

多くのコンシューマ製品では、アップスケーリングなどのビデオ / 画像拡張機能は、固定ファンクション ASSP で実行されることがよくあります。残念ながら、前述したように、ASSP の開発者はカスタム ASIC ベースの製品開発サイクルを上回るペースで新たな機能や性能を求めてくる、コンシューマ市場からの要望に応えなければならないという課題に直面しています。また、コンシューマ製品メーカーが開発者なら誰でも利用できる固定ファンクション・コンポーネントにのみ依存している場合は、製品を差別化することも困難です。

一部のコンシューマ・アプリケーションやその他多くのエンド・アプリケーションでは、カスタム・ビデオ / 画像拡張機能は従来からデジタル信号プロセッサに実装されていました。その理由として、これらの機能は演算を多用すること、またデジタル信号プロセッサへの実装に対して充実したサポートが用意されていることや豊富な経験があることが挙げられます。しかし、HDTV アプリケーションでは処理要件がきわめて高く、十分な処理能力を備えたデジタル信号プロセッサのコストは、コスト要求の厳しいコンシューマ製品には高すぎる可能性があります。

これらのアプリケーションでのデジタル信号プロセッサには、問題点が2つあります。1つは、デジタル信号プロセッサは本質的にシリアル・マシンであり、一度に1つの信号チェーンの要素しか処理しないことです。ハイエンド・デジタル信号プロセッサの場合、同時に少数のインストラクションを処理可能で、ある程度の並列動作を実行するものもあります。しかし、非並列バージョンと比べてコストが数倍高くなる可能性があります。他のアプリケーションでは、複数のデジタル信号プロセッサを使用して真の並列処理を実行しますが、それに伴ってハードウェアのコスト、さらには消費電力も急増します。

これらの問題から、設計者はカスケード動作セットを同等コストのデジタル信号プロセッサより高速なスループットで動作するパラレル構造に変換可能なアルテラ FPGA を使用するようになりました。処理を完全並列にしてアルゴリズムを高速化する機能こそ、プログラマブル・ロジック・テクノロジーの持つ最も大きな強みです。

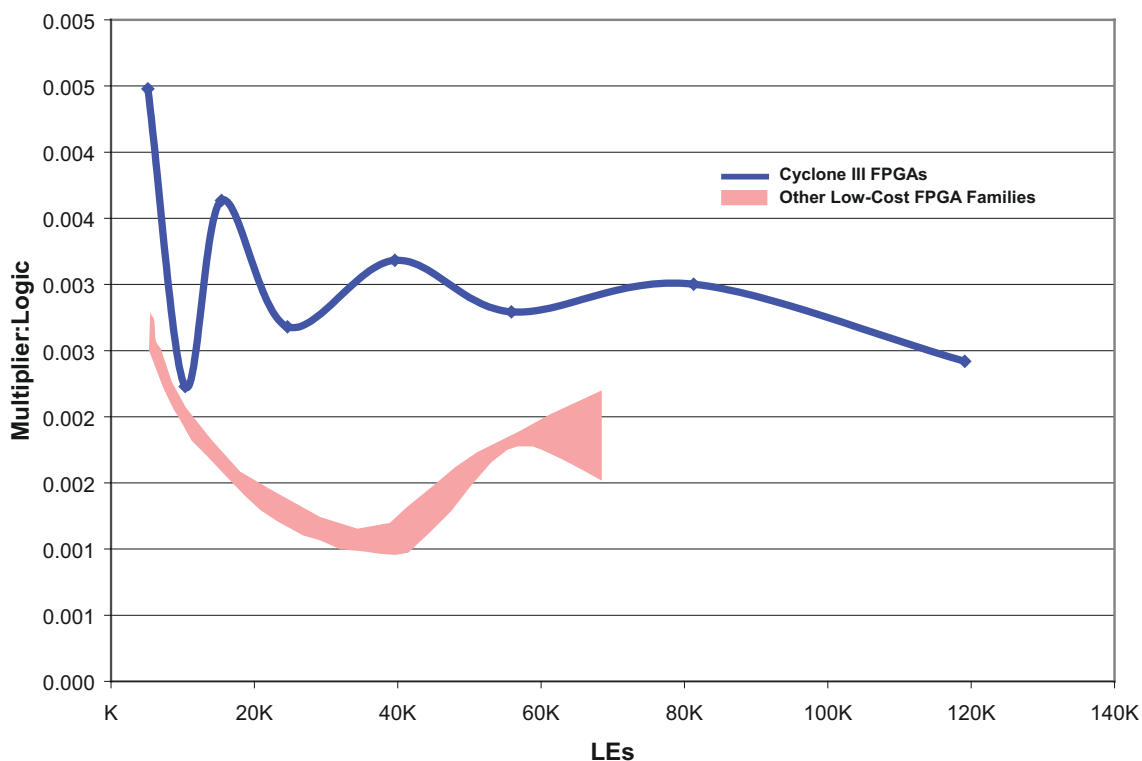
一般的なデジタル信号処理 (DSP) アプリケーションでは、エンジニアはパイプライン・アセンブリ言語を記述すること (デジタル信号プロセッサがサポートしている場合)、またはデジタル信号プロセッサをより高い周波数モデルに置き換えること以外に、性能を向上させるための選択肢を持っていません。アルテラの手法を用いることにより、ハードウェアとソフトウェアを同時に最適化することができます。これにより、設計者はコード、高性能デバイス、およびハードウェア最適化において、3次元最適化領域を利用できるようになります。

多くのハードウェア・プロセッサでは、価格対性能曲線がほぼ指数関数的になるため、通常、設計者に残された唯一の選択肢はコードの最適化です。コードを最適化した経験があるならわかるように、道はすぐにふさがってしまいます。アルテラのプログラマブル・ソリューションが提供する高い柔軟性は、製品の時間とコストの制約、または従来のデジタル信号プロセッサの処理能力を超える計算負荷のために、以前なら設計が不可能だったシステムの構築に役立ちます。アルテラの FPGA を使用すると、エンジニアはどのカスタム DSP 動作に対しても最適な価格 / 性能の組み合わせを達成可能なデザイン・プロセス（ハードウェア・アクセラレーション）において、より高い自由度を得ることができます。

最新の FPGA は、並列処理を容易に実行できるほか、DSP ファンクションを効率的に実装するエンベデッド・マルチプライヤを備えています。エンベデッド・マルチプライヤの数が十分でない場合、スケーラやフィルタなどのファンクションは、デバイス内の他のリソースよりも多くの汎用ロジックを消費するため、デバイスの使用が非効率になり、コストの上昇を招く可能性があります。したがって、高い乗算器 / ロジック比を提供する FPGA は画像 / ビデオ拡張機能により適しています。

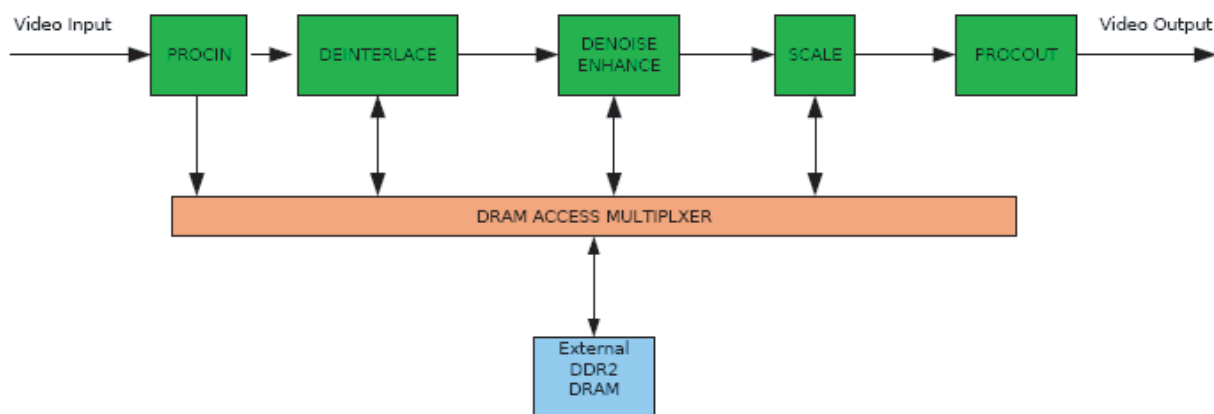
画像 / ビデオ拡張機能に最適なサポートを提供するため、アルテラ Cyclone III FPGA は最高のマルチプライヤ / ロジック比を提供します。図 4 に示すように、Cyclone III FPGA はロジック集積度の全範囲において他の低コストプログラマブル・ロジック・ファミリを上回るマルチプライヤ / ロジック比を実現しています。

図 4. 他の低コスト FPGA を上回る Cyclone III デバイスでのマルチプライヤ / ロジック比



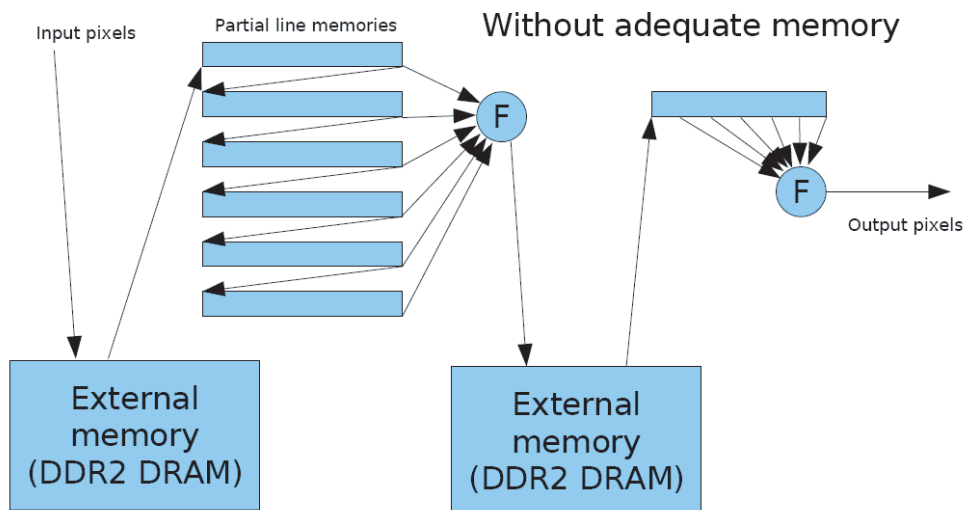
これらのファンクションに最適な FPGA アーキテクチャを実現するには、多数のエンベデッド・マルチプライヤに加えて、大容量のエンベデッド・メモリが必要になります。画像 / ビデオ処理には大容量のメモリ帯域幅が必要です。1080p HDTV を処理する場合、200MB / 秒以上が求められます。エンベデッド・メモリの利点は Let It Wave 社のテクノロジーを用いた例で説明できます。図 5 に、Let It Wave 社の画像拡張アルゴリズムを採用してデインタレーシング、ノイズ・リダクションおよびスケールを実行するシステムにおけるビデオ・データ・フローのブロック図を示します。FPGA には DRAM アクセス・マルチプレクサおよび緑色のブロックが実装されています。

図 5. デインタレーシング、ノイズ除去、およびスケールを実行する Let It Wave ベース・サブシステムのデータ・フロー



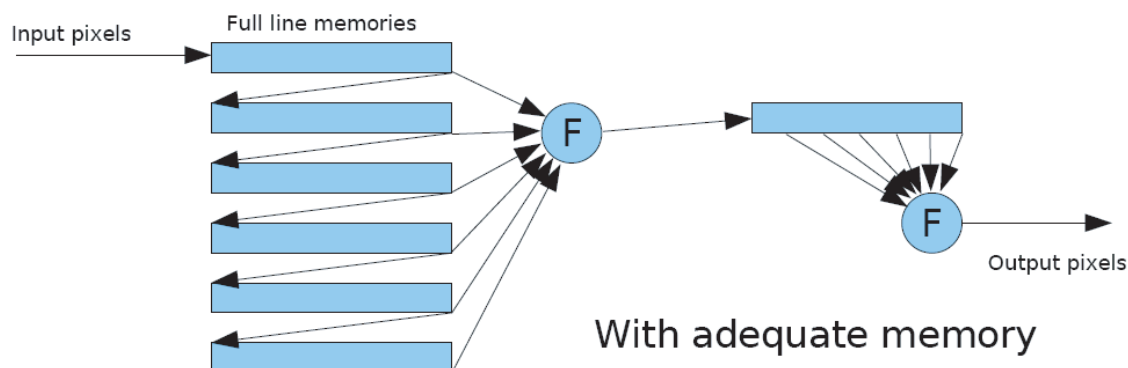
スケール・ステージでは、入力ピクセルはラスタの順に到着し、内部メモリの容量が十分でない場合、ピクセルを外部メモリを通してリオーダされ、垂直スケーラに提示する前に部分線として再読み込みする必要があります。また、ラスタの順序を復元するため、水平スケーラに送る前にピクセルを再度リオーダする必要があります (図 6 参照)。

図 6. FPGA 内のエンベデッド・メモリの容量が十分でない場合、高度スケールなどのビデオ拡張機能は外部メモリから複数のパスを要求する場合があります



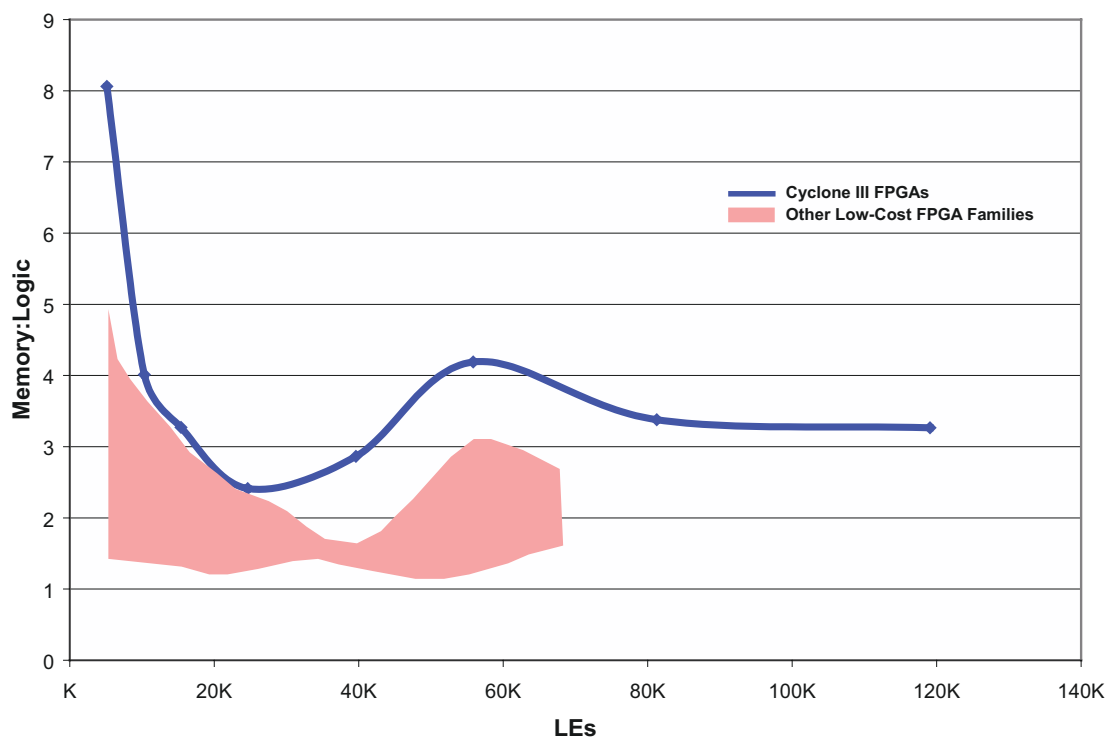
十分なエンベデッド・メモリを備えた FPGA では、フル・ラインのビデオをバッファリングできるため、外部メモリでピクセルをリオーダする必要はありません。この結果外部メモリ・デバイスが不要になるため、レイテンシが短縮され、実装コストが低下する可能性があります。図 7 に、Cyclone III FPGA に実装され、十分なエンベデッド・メモリを内蔵し外部メモリ・デバイスのパスを必要としない Let It Wave 社のスケーラにおけるピクセル・フローを示します。Let It Wave 社スケーラを Cyclone III FPGA に実装すると、エンベデッド・メモリ容量が少ない他の FPGA アーキテクチャと比べて、必要な DDR2 DRAM デバイスが 4 個から 3 個に減少し、外部メモリ要件が緩和されます。

図 7. FPGA 内に十分な容量のエンベデッド・メモリを搭載している場合、外部メモリの必要性が低くなるかまたは外部メモリが不要になります。



画像 / ビデオ拡張機能に最適なサポートを提供するため、アルテラ Cyclone III FPGA は、図 8 に示すように、ロジック集積度の全範囲において他の低コストプログラマブル・ロジック・ファミリを上回るメモリ / ロジック比を実現しています。

図 8. 他の低コスト FPGA を上回る Cyclone III デバイスのメモリ / ロジック比

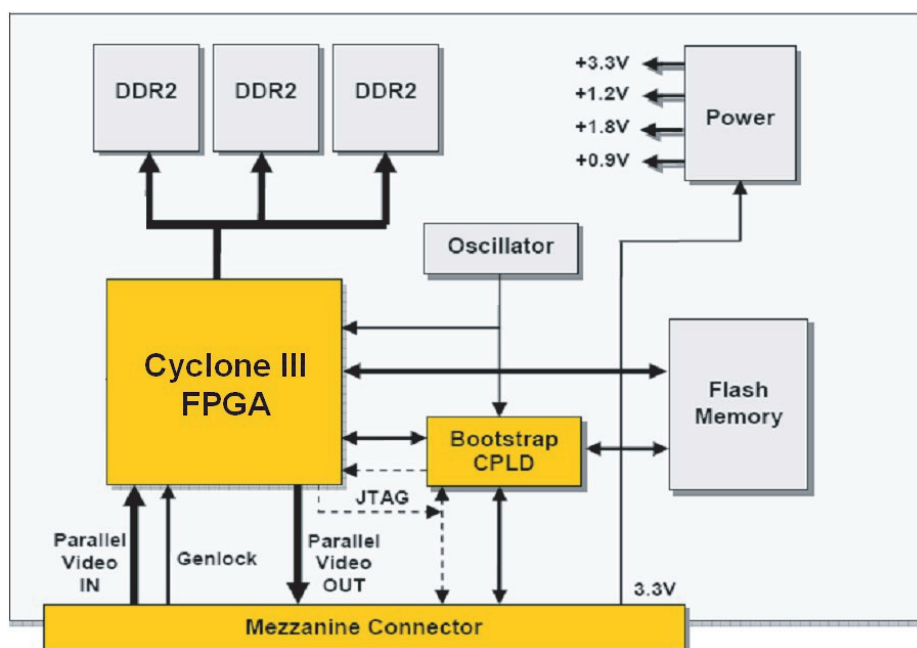


### 最もコスト効率の高い革新的な画像 / ビデオ拡張機能

Cyclone III FPGA はコンシューマ市場向けに、画像拡張アルゴリズムの実装に最適なメモリとマルチプライヤを多用するアーキテクチャを提供します。さらに、世界初の 65-nm プロセスの低コスト FPGA である Cyclone III デバイスは、このテクノロジーをテレビや LCD パネルなどでも活用できる市場を開拓するコスト構造を提供します。コンシューマ・ディスプレイ・メーカは、既に Cyclone FPGA をタイミング・コントロール用に使用しており、バンドレット・アップスケーリングおよびフレーム・レート変換との統合も可能です。これにより、パネル・メーカは HD コンシューマ・ディスプレイの実現に向けた次の一步となる 120-Hz リフレッシュ・レートを達成できます。

図9に、ビデオ拡張に Let It Wave 社のテクノロジーを採用する Cyclone III デバイスをベースにしたモジュールのブロック図を示します。モジュールは Mezzanine コネクタを使用することで顧客の最終製品に容易に統合できるよう設計されており、HDTV 動作用の大容量外部 DDR2 DRAM、FPGA コンフィギュレーション・データを保持するフラッシュ・メモリ、コンフィギュレーション・マネージメント用 CPLD、クロック生成用オンボード・オシレータ、および必要なすべての電源レールを提供する電圧レギュレータを備えています。

図9. Let It Wave のバンドレット・ベース・ビデオ拡張アルゴリズムを実装するための Cyclone III FPGA ベース・モジュール



このテクノロジーをさらに発展させたものが、追加のオン・スクリーン・ディスプレイ (OSD) 機能を必要とするアップスケーリング・ホーム・シアター・プロジェクタおよび DVD プレイヤなど“プロ仕様の製品購入者”市場向けに提供されており、FPGA に容易に実装できます。これらの製品では、FPGA のリコンフィギュラビリティによりハードウェアのコストを上昇させることなくカスタム・エレメントを追加できるため、開発者は1つのFPGA ベース・デザインで幅広い製品を開発することができます。

## まとめ

Let It Wave 社のバンドレット手法のような革新的かつ突発的な画像 / ビデオ拡張手法を、これらの機能を達成するために最適化された低コスト Cyclone III FPGA ファミリーと組み合わせることによって、コンシューマ・ディスプレイ製品の開発者およびそのサプライヤに、さまざまなビジネス・チャンスがもたらされます。フラット・パネルおよびホーム・シアター・プロジェクタ・メーカーは、製品の差別化を可能にする機能をコスト効果の高い方法、かつ最短期間で提供できます。同様に、ASSP 開発者も Cyclone III FPGA ベースのコンパニオン・デバイスで各自のチップセットを補完し、フレーム・レート変換と最高品質のアップスケーリングを提供することで、製品の差別化を図ることができます。この方法により、ASSP 開発者は初期投資を保護し、カスタム ASIC では達成不可能な開発期間内に迅速に新しい機能を提供することができます。

## 謝辞

- Stephane Mallat, President, Let it Wave
- Herve Mer, European Segment Marketing Manager for Broadcast and Consumer, Altera Corporation
- Martin S. Won, Senior Member of Technical Staff, Altera Corporation

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。



**ALTERA**®

101 Innovation Drive  
San Jose, CA 95134  
(408) 544-7000  
<http://www.altera.com>

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.