

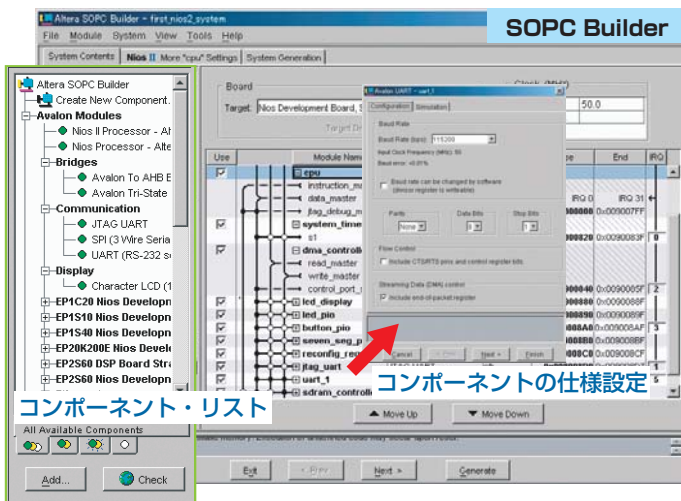
アルテラのシステム開発ツール



SOPC Builder

様々なコンポーネントを自動接続
統合にかかる時間を短縮

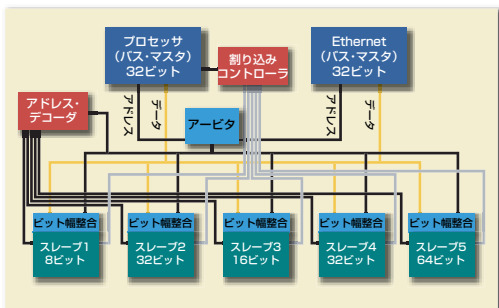
アルテラのSOPC Builderは、I/O、メモリ、ペリフェラル、プロセッサ、ユーザ IP など様々なシステム・コンポーネントを接続するロジック、システム・インタコネクト・ファブリック (Avalon® スイッチ・ファブリック) を自動生成し、コンポーネントの統合と検証の時間を大幅に削減する革新的なシステム開発ツールです。SOPC Builderは、アルテラのデバイス開発ソフトウェアQuartus® II に付属しており、作成したシステムのハードウェア実装、実機デバッグやソフトウェア開発をシームレスに実現します。



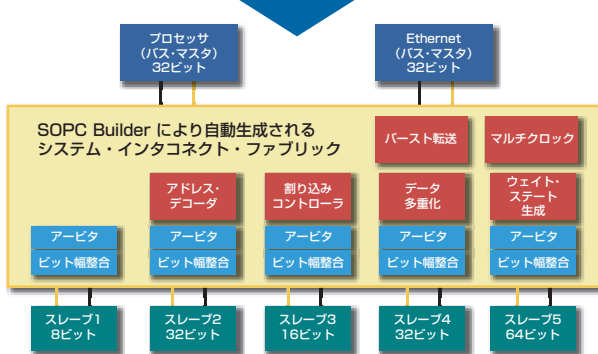
特長

- システム・レベルを自動構築
 - ・ プロセッサの有無に依存しない
 - ・ システム制御回路の自動生成
 - ・ 柔軟なコンポーネントの追加、削除が可能
 - ・ 手作業によるミスや検証時間を排除
 - ・ 設計言語の知識は不要
- 様々なコンポーネントを統合可能
 - ・ プロセッサ、ブリッジ、メモリ、ペリフェラル など
 - ・ アルテラまたはサード・パーティから提供される SOPC Builder をサポートする IP
 - ・ ユーザ・デザインのカスタム・ロジック
- 各コンポーネントの仕様設定が可能
- シミュレーション・モデル、テストベンチを自動生成
- ソフトウェア開発に必要な、ハードウェア情報を自動生成 (ヘッダ・ファイルなど)
- Quartus II でシームレスにハードウェアへ実装

単純ながら
時間がかかる
統合作業



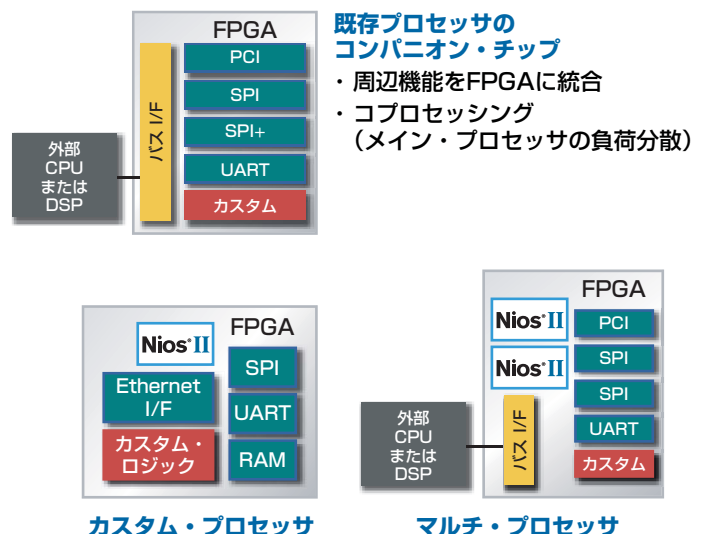
SOPC Builderを
使用すると…



自動で統合、変更があってもすぐ反映

様々なSOPCシステムを簡単に実現

SOPC : system-on-a-programmable-chip



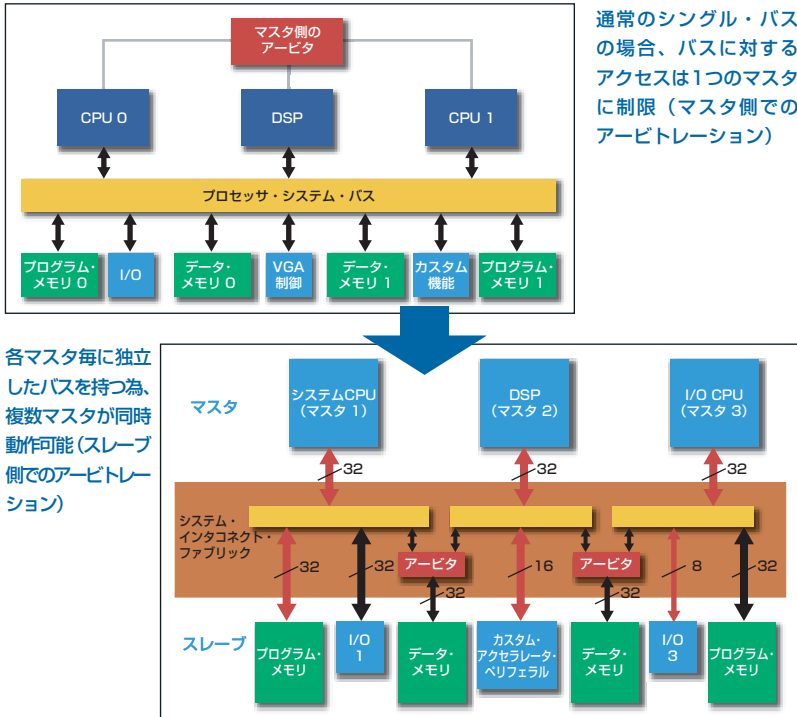
カスタム・プロセッサ

マルチ・プロセッサ

既存プロセッサの コンパニオン・チップ

- ・ 周辺機能をFPGAに統合
- ・ コプロセッシング (メイン・プロセッサの負荷分散)

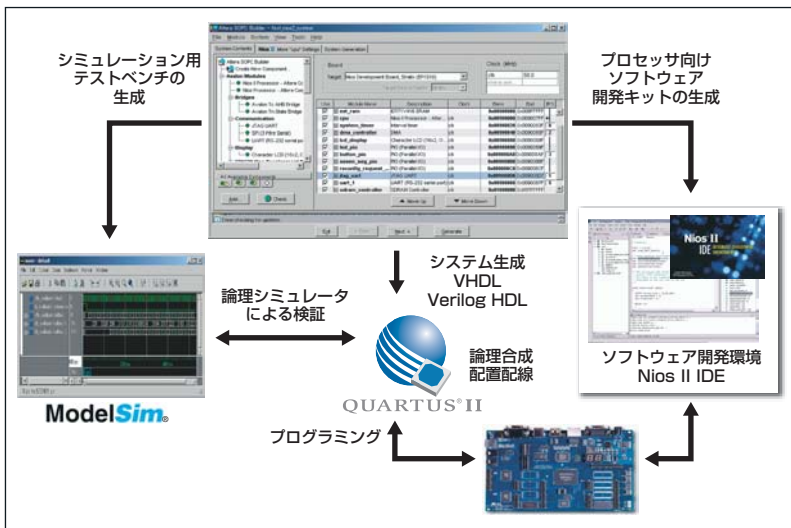
柔軟なコンポーネント接続、高いスループットを実現



システム・インタコネクティブ・ファブリックの特長

- コンポーネントの統合を考えた柔軟性の高いインタフェース（Avalon インタフェース）
 - ・ 複数のマスタ、スレーブを接続可能
 - ・ ユーザ・ロジック、カスタムIPの追加が容易
 - ・ コンポーネント間の接続に予備知識は不要
- マルチ・マスタ構成の同時処理でスループット向上
 - ・ スレーブ側のアービトレーション
- ダイナミック・バス・サイジング
 - ・ 異なるビット幅のコンポーネント間の転送を自動処理
- マルチクロック対応
 - ・ マスタ・スレーブで異なるクロックを使用可能
 - ・ システムのパフォーマンスを最適化

統合化されたエンベデッド開発環境



論理シミュレーション環境の自動生成

- Verilog HDLまたはVHDLのテストベンチ
- ModelSim® 用設定スクリプト・ファイル

ソフトウェア開発へのインタフェース

- ソフトウェア開発に必要なハードウェア情報を自動生成
 - ・ ヘッダ・ファイル、汎用ペリフェラル・ドライバ
- ハードウェアの変更をすぐにソフトウェア開発に反映

Nios® II エンベデッド・プロセッサ向けソフトウェア環境

- Nios II 統合開発環境（IDE）とリンク

Quartus II でシームレスにハードウェアへ実装

- 合成可能なシステムのRTL（Verilog/VHDL）を生成
- Quartus II を使用してシームレスに論理合成・配置配線を実行、ハードウェア実装用データを生成

SOPC Builder

SOPC Builder システム開発ツール：デザイン・ソフトウェア Quartus II（無償のWeb Edition含む）のインストールにより使用可能

SOPC Builder 用コンポーネント（評価版含む）：次の方法により無償で入手可能

- ・ アルテラWebサイトからダウンロード www.altera.co.jp/ipmegastore
- ・ Altera Complete Design Suite DVD からインストール