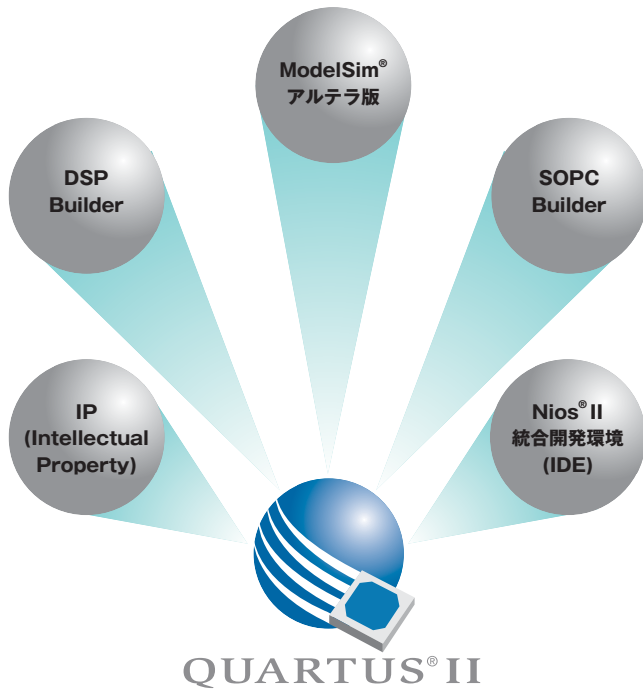


アルテラのデバイス開発ソフトウェア

PLD設計に No.1パフォーマンスと生産性



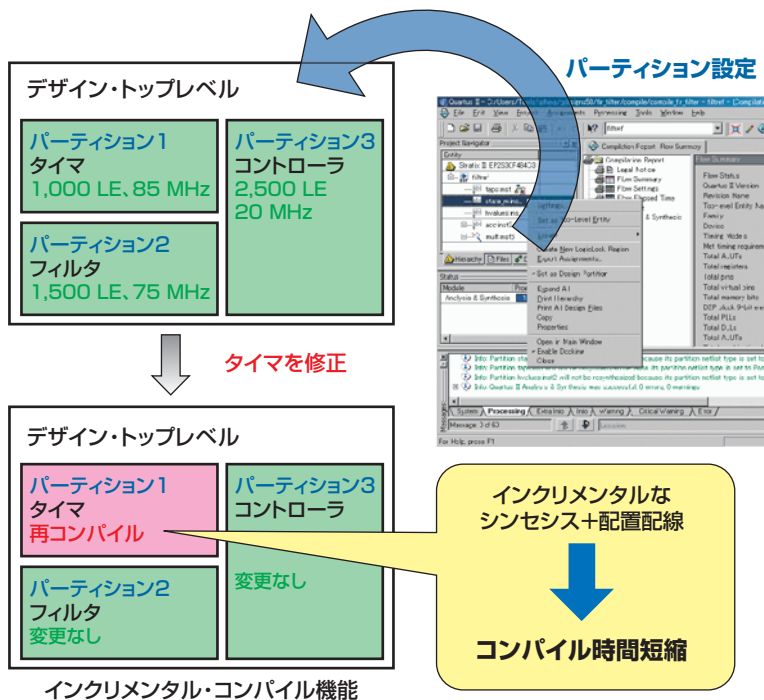
Quartus® II 開発ソフトウェアは、FPGA、CPLDおよびストラクチャードASICデザインに対し、エントリから合成、配置配線およびデバイスのプログラミングまで開発フローすべてをカバーする最も包括的な環境を提供します。業界最先端の機能を備えたQuartus IIにより、設計者は比類ない性能レベル、生産性、使いやすさを楽しみ、迅速な「Time-to-Market」を実現できます。

特長

オールインワンのデバイス開発支援環境を提供

- 高性能を実現する多様なデザイン手法
- 様々なデザイン・エントリに対応
- 最も使いやすいデザイン最適化テクノロジー
- 迅速なIPの統合
- 豊富な検証ソリューション
- 先進のサードパーティEDAツールのサポート
- アルテラの最新デバイス・ファミリーをサポート

業界初のインクリメンタル・コンパイル機能



デザイン・コンパイル時間を最大70%削減

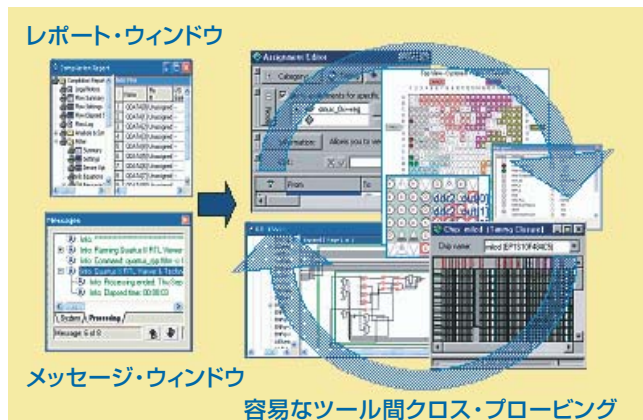
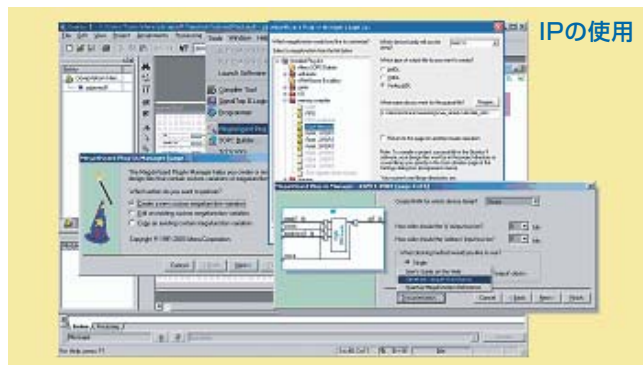
インクリメンタル・シンセシスとインクリメンタル配置配線のコンビネーションにより、高度な最適化技術を使用しながらも実行時間を大幅に短縮します。デザインの最適化や変更の際の繰り返し作業の効率を向上します。

- より迅速かつ効果的にタイミング・クロージャを改善
 - 性能を満たしたパーティションは、その性能を維持し、必要なパーティションのみを再コンパイル
 - LogicLock™機能によるブロックベース・フロアプランを使用、境界も含めて最適化
- FPGAベンダ唯一のフィジカル・シンセシス最適化技術による性能向上
- SignalTap® II エンベデッド・ロジック・アナライザにも適用
- スクリプト実行可能
- Stratix® デバイス・ファミリー、Cyclone® デバイス・ファミリーをサポート

デザインの各段階で性能 & 生産性を向上

デザイン・エントリ/コマンド入力

- 高い拡張性、豊富な標準IPコア・ライブラリを用意
 - アルテラおよびパートナーから提供
- 内蔵のSOPC Builderによるシステム自動統合
- コマンド・ライン入力およびスクリプト (Tcl) 機能
- MAX+PLUS® II と同様の操作モード

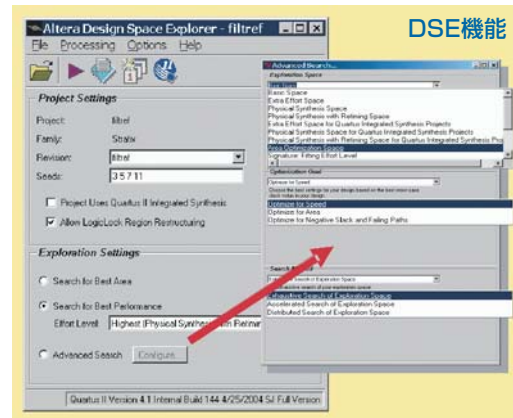


OSのサポート : 64ビットにも対応

- PC : Windows 2000, XP, Vista (32ビット & 64ビット)
- UNIX : Solaris 8/9 (32ビット & 64ビット)
- Linux : RedHat EnterpriseWS3.0 (32ビット & 64ビット)

最適化

- Design Space Explorer (DSE) 機能
 - 最適な結果を得る条件を自動検索
 - デザイン性能のさらなる向上
 - コンパイル実行の高速化 (分散処理も可能)



検証

- マルチクロック・タイミング解析機能
- ピン・プランナによる容易なI/Oピンのアサインメント、検証
- ツール間のクロス・プロービング
 - デザインの問題を迅速に特定、修正
- PowerPlay 消費電力解析および最適化機能
- SignalTap II エンベデッド・ロジック・アナライザ
 - システム内部ノードの動作・状態をレポート
- SDC フォーマットをサポートする TimeQuest タイミング・アナライザ

2種類のQuartus II

- Quartus II Web Edition (PCのみ)
 - 低コスト・デバイス・ファミリ全製品をサポート
 - Webからダウンロード、またはDVDで提供
- Quartus II サブスクリプション (PC, UNIX, Linux)
 - Quartus II 全機能使用可能
 - HardCopy® デバイス・ファミリを含む最新デバイスをすべてサポート
 - ModelSimアルテラ版、IP Core 評価版 DVD



Quartus II の最新情報

アルテラの開発支援環境 : www.altera.co.jp/software

Quartus II : www.altera.co.jp/quartus2

Quartus II オンライン資料 : www.altera.co.jp/literature/lit-qts.jsp

ダウンロード : www.altera.co.jp/download