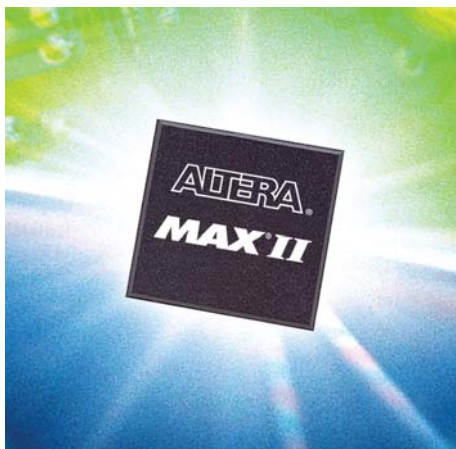


MAX® II : かつてない最も低コストな CPLD



これまでの常識を覆す革新的な CPLD

■ コスト & 高集積

◆ 新アーキテクチャの採用により、従来のCPLDに比べて高い性能を実現

- 4倍の集積度
- 2倍の内部動作周波数
- 1/2のコスト
- 1/10の消費電力

■ 小型パッケージ

- 多機能で集積化を実現、システム全体のコストを低減
- 低消費電力を実現

デバイス	ロジック エレメント (LE)	標準等価 マクロセル数	t_{pd1} (ns) ¹	t_{pd2} (ns) ²	ユーザ フラッシュ メモリ (bits)	パッケージ & ユーザ I/O 数							
						100ピン MBGA ³	100ピン FBGA ⁴	100ピン TQFP ⁵	144ピン TQFP ⁵	256ピン MBGA ³	256ピン FBGA ⁴	324ピン FBGA ⁴	
EPM240	240	192	4.7	3.7	8,192	80	80	80					
EPM570	570	440	5.4	3.7	8,192	76	76	76	116	160	160		
EPM1270	1,270	980	6.2	3.7	8,192				116	212	212		
EPM2210	2,210	1,700	7.0	3.7	8,192						204	272	

注: 1 t_{pd1} はデバイスのコーナー to コーナーのピン間遅延
 2 t_{pd2} はピン間距離が最短時の遅延
 3 Micro FineLine BGA (0.5mm ピッチ)
 4 FineLine BGA® (1.0mm ピッチ)
 5 Thin Quad Flat Pack

↑ ↓ デバイス間のパッケージ互換性を示す

小型パッケージ

項目	FBGA F100	MBGA M100	MBGA M256
パッケージ (実寸大)			
パッケージ・サイズ (mm)	11 x 11	6 x 6	11 x 11
パッケージの高さ (mm)	1.55	1.2	1.2
ボール・ピッチ (mm)	1.0	0.5	0.5
ピン数	100	100	256

- 単位面積 (mm²) あたりで最大の集積度と I/O 数を提供
 - 競合に比べ、50% 以上の I/O 数を提供
 - 競合に比べ、200% 以上のロジックを提供
- 部分配列によって 2 層 PCB 基板の使用が可能

T100	部分配列 M100	F256	部分配列 M256
0.5 mm TQFP 16 x 16 mm	0.5 mm MBGA 6 x 6 mm	1.0 mm FBGA 17 x 17 mm	0.5 mm MBGA 11 x 11 mm

1/4のサイズ!

100ピンのソリューション

1/2のサイズ!

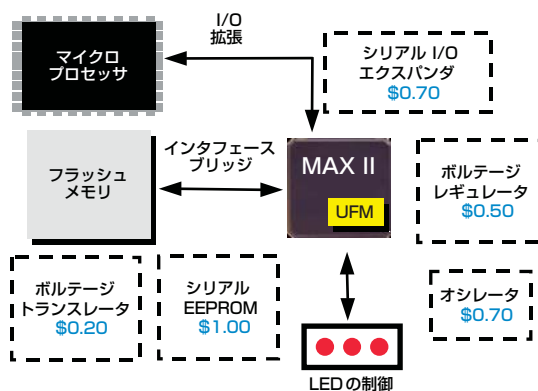
256ピンのソリューション

単位面積 (mm²) に最多の集積度と I/O !

ボード・スペースおよびコストを節約!

多機能で集積化を実現

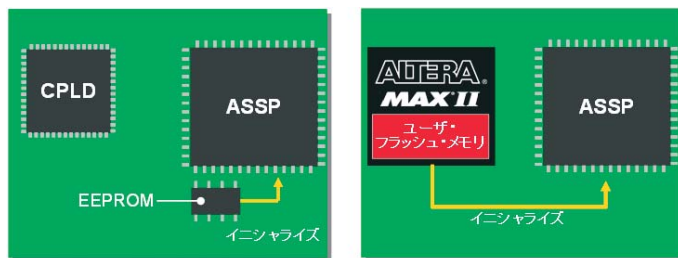
- オンチップ・レギュレータ内蔵
- オンチップ・オシレータ内蔵
- 複数の I/O 電圧を広範囲にサポート (1.5V、1.8V、2.5V、3.3V)
- JTAG 制御回路の内蔵により、システム上 JTAG 準拠しない他のデバイスへのアクセスが容易に
- 8 K ビットのユーザ・フラッシュ・メモリ (UFM)



集積化により、システム全体のコストを低減!

ユーザ・フラッシュ・メモリ

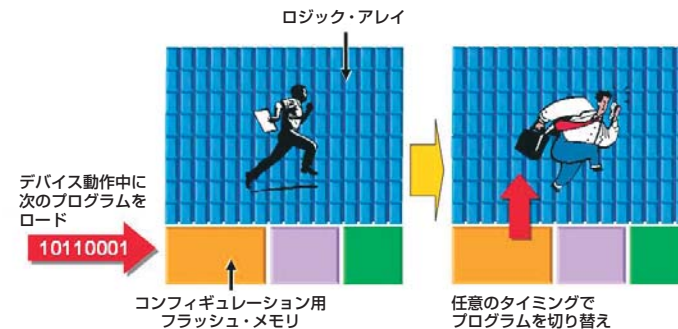
- ユーザが自由に使用可能なフラッシュ・メモリを内蔵
- 全てのデバイスに 8,192 ビットのメモリ容量
- SPI、パラレル、または独自バス・インタフェース
- 応用例: 設計リビジョン、シリアル・ナンバ、イニシャライズ・データなどの保存



外部 EEPROM デバイスを MAX II に統合

リアルタイム ISP

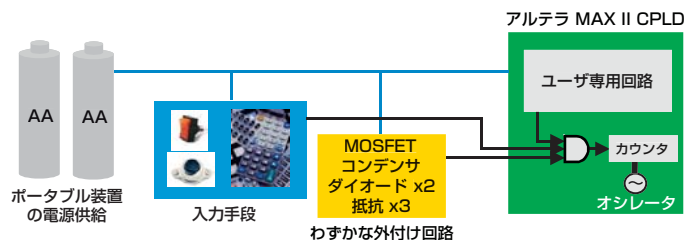
- 動作中にデバイスのプログラムをアップデート
- ISP アップデート時のシステム停止時間を短縮
- 応用例: フォルト・トレラント (無停止型) システムのフィールド・アップグレード



低消費電力を実現

- 最も低いダイナミック消費電力
 - ◆ 使用される LE 間のみ配線
 - ◆ 配線におけるダイナミック消費電力を最小化
- 従来の 1/10 以下の低スタティック消費電力
- システムにおいては最も低いスタンバイ消費電力
 - ◆ スタンバイ時入力信号が変化しても低消費電力
- 更にパワーダウン・モードによるゼロ・スタンバイ・パワーを実現

- MAX II の特長を効果的に利用した自動パワーダウン・モードを実現
 - 制御クロックとして内蔵オシレータを使用
 - ホット・ソケット対応 I/O により、パワーダウン時の電氣的ダメージと電力消費を回避
 - パワーダウン解除後のインスタント・オン (200 ~ 450µs 以内) をサポート
 - リファレンス・デザインを提供中



スタンバイ時はパワーダウン・モードでゼロ・パワー!