

コストの最適化を実現した、低消費電力なトランシーバ内蔵 40nm FPGA



3.75 Gbps を容易に実現!

- 優れたアーキテクチャで実現したトランシーバ内蔵 FPGA
 - 最大 260K LE (ロジック・エレメント) 相当の集積度
 - 最大 12M ビットのメモリ
 - 最大 16 チャンネルのトランシーバ搭載 (600Mbps - 3.75Gbps)
 - 最小消費電力のトランシーバ (チャンネルあたり 100mW 以下 @3.125Gbps)
- 広範な 3G 帯のシリアル・プロトコルをサポート
 - PCI Express (Gen1)、ギガビット・イーサネット、Serial Rapid I/O、XAUI、CPRI、OBSAI、Triple SDI、SATA、SAS、SerialLite II
 - 3.75Gbps までの独自プロトコルをサポートする 3G Basic モードも提供
- トランシーバ設計の簡素化を実現
 - PCI Express のハード IP で回路規模、設計 / 検証のコストを削減
 - 優れたトランシーバ機能で最高クラスのシグナル・インテグリティを実現
 - 単一の使い易い統合開発ツール、豊富な IP コア、リファレンス・デザイン
 - トランシーバ および ボードの設計 / デバッグに役立つツール群

トランシーバ設計の様々な課題を解決できる 優れたFPGA ソリューション

複数プロトコルのサポート

開発、システムおよびトータル・コスト

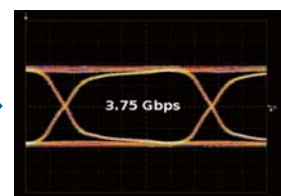
ボード設計およびシグナル・インテグリティ

複数のツールおよびデバイス・ベンダー

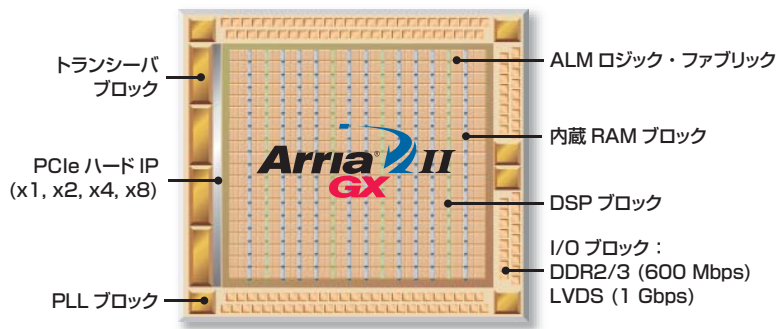
Time-to-Market



Arria II GX FPGA で
トランシーバ設計を
容易かつ 確実に実現



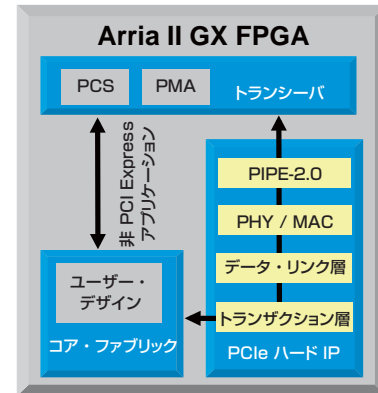
主流な3Gシリアル・プロトコル・アプリケーションに完全対応



プロトコル	データ・レート (Gbps)	プロトコル	データ・レート (Gbps)
PCI Express Gen1/ PCI Express Cable	2.5	GPON	1.244(アップリンク) 2.488(ダウンリンク)
ギガビットイーサネット	1.25	HiGig+	3.75
10G イーサネット (XAUI)	3.125	SONET OC-3 /12/48	0.155, 0.622, 2.488
SPAUI	3.125	SATA Gen1/Gen2	1.5, 3.0
SD/HD SDI	0.27 / 1.485	SAS Gen1	1.5, 3.0
3G SDI	2.97	Serial RapidIO	1.25, 2.5, 3.125
CPRI	0.6144, 1.2288 2.4576, 3.072	SerialLite II	最大3.75
OBSAI	0.768, 1.536 3.072	3G Basic (独自)	最大3.75

PCI Express ハード IP による設計の簡素化

- ▶ 開発の時間およびコストの最小化を実現
 - PCIe v1.1 に完全準拠の PCIe ハード IP を内蔵
 - MAC、データ・リンク層、トランザクション層を全て提供
 - 柔軟に x8、x4、x2、x1 をサポート
 - ルート・ポートおよびエンド・ポイントをサポート
 - 検証済みのハード IP のため、デザインのコンパイル時間を短縮
- ▶ デバイス・コストを削減
 - ソフト IP に比べ、最大 15K LE を節約
 - IP のライセンス費は不要
- ▶ Quartus II 開発ソフトウェアによる完全なサポート
 - MegaWizard でデザイン・エントリを容易に実現
 - SOPC Builder により、迅速なシステムの実装を実現
 - 業界唯一の SDC ベース・タイミング解析ツール TimeQuest で タイミング・クロージャを加速



各種プロトコルの設計、検証を迅速に実現する Arria II GX 開発キット



PCIe、ギガビット・イーサネット、CPRI、OBSAI、SDI、XAUI、SATA、GPON など主流の 3G プロトコルの検証を容易に実現

- ▶ 搭載デバイス：EP2AGX125EF35CxN
 - 125K LE、452 本のユーザ I/O、12 チャンネルのトランシーバ
- ▶ PCI Express x8 エッジ・コネクタを搭載
- ▶ ハイスピード・メザニン・コネクタ (HSMC) を搭載
 - 20 種類以上の HSMC 対応のデータカード、ケーブルおよびアダプタをオプションで提供
- ▶ HSMC ループバック&デバッグ用データカード付き
- ▶ 外部メモリ：DDR2 SO-DIMM (x72 幅) & DDR3 (x16 幅)
- ▶ 消費電力測定用の回路
- ▶ Quartus II Dev Kit Edition (1 年間ライセンス)
- ▶ 低価格* (参考価格：\$1,495) * 日本での販売価格は代理店にお問合せください

デバイス	トランシーバチャンネル	PCIe ハード IP ブロック	等価ロジックエレメント	M9K メモリ (Mビット)	トータルメモリ容量 (Mビット)	DSPブロック/ 18 x 18乗算器	汎用PLLブロック	U358 ² 17x17mm	F572 ³ 25x25mm	F780 ³ 29x29mm	F1152 ³ 35x35mm
EP2AGX20	4	1	15,950	0.7	1.0	7 / 56	4	156	252		
EP2AGX30	4	1	27,000	1.3	1.6	16 / 128	4	156	252		
EP2AGX45	4	1	45,125	2.9	3.4	29 / 232	4	156	252	364	
	8										
EP2AGX65	4	1	63,250	4.5	5.3	39 / 312	4	156	252	364	
	8										
EP2AGX95	8	1	93,675	5.5	6.7	56 / 448	6	260	260	372	
	12										
EP2AGX125	8	1	124,100	6.6	8.1	72 / 576	6	260	260	372	452
	12										
EP2AGX190	12	1	190,300	7.6	9.9	83 / 656	6			372	
	16										
EP2AGX260	12	1	256,500	8.5	11.8	92 / 736	6			372	
	16										

注：1. MLAB 分散メモリを含む

2. Ultra FineLine BGA (0.8mm ピッチ)

3. FineLine BGA (1.0mm ピッチ)

↑ ↓ デバイス間のパッケージ互換性を示す