

## エンベデッド・ソフトコア・プロセッサ



### 最も汎用性に優れたプロセッサ

- 32 ビット RISC アーキテクチャ、ハード・アーキテクチャを採用
- ロイヤリティ・フリーでのライセンス提供
- 最適なプロセッサ、ペリフェラル、メモリおよびインタフェースを実装可能
- 充実したエンベデッド・システムの構築、開発、デバッグ環境を提供
- 浮動小数点ユニットを標準装備
- HAL (Hardware Abstraction Layer) のサポート
  - ハードウェアによる依存を無くし、ユーザー・プログラムを共有化

### Nios® II プロセッサ・コア・ファミリ

3 種類のコア・ファミリ		Nios II / f Fast	Nios II / s Standard	Nios II / e Economy
性能	最大 DMIPS	300	130	50
	DMIPS / MHz	1.13	0.65	0.15
概算ロジック・エレメント数		1,800 以下	1,400 以下	700 以下
パイプライン段数		6	5	なし
分岐予測		ダイナミック	スタティック	なし
命令キャッシュ		512 バイト ~ 64 k バイト	512 バイト ~ 64 k バイト	なし
データ・キャッシュ		512 バイト ~ 64 k バイト	なし	なし
MMU / MPU 機能		無償オプション	なし	なし
カスタム命令		最大 256 個のカスタム命令		

2008年10月現在

### Nios II を用いた性能向上手法

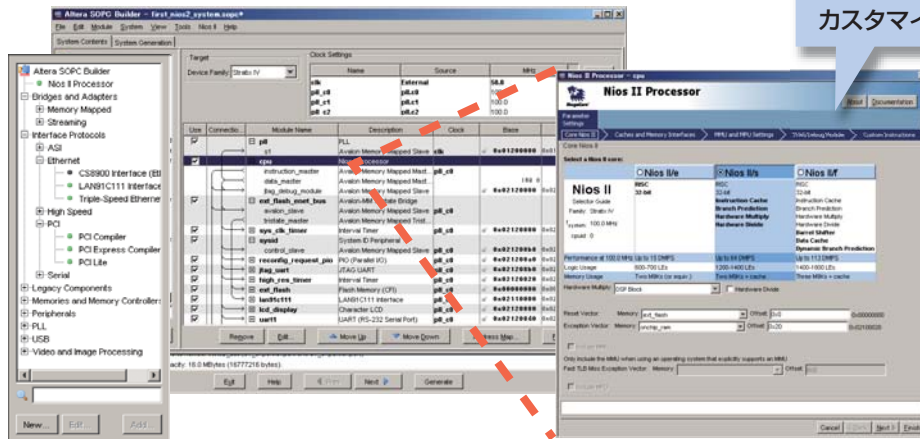
- カスタム命令：ソフトウェア処理を専用ハードウェアで高速化
- マルチプロセッサ・システム：ロイヤリティ・フリーの Nios II を複数実装し処理を分散
- ハードウェア・アクセラレーション “C2H (C-to-Hardware) アクセラレーション・コンパイラ”  
性能のボトルネックとなる C 言語サブルーチンを 1 ボタンで自動的にハードウェア化してアクセラレート

## Nios II を用いた組み込みシステムの構築方法

### ● SOPC Builder を用いて、誰でも簡単にプロセッサ・システムを実装可能

- プロセッサと様々なペリフェラル群をドラッグ & ドロップで自動的に生成
- 各種開発キットですぐに利用可能なデザイン・サンプルを提供

Nios II を  
ボタンで簡単に  
カスタマイズ



### ● 標準的なペリフェラル群

UART, DMA, JTAG UART, Timer, PIO, SPI, Tri-state Bridge, SDRAM コントローラ  
DDR コントローラ, Common Flash Interface コントローラ, Serial Flash コントローラ  
Mailbox, SG-DMA, Ethernet 他  
無償および有償の標準ペリフェラルの最新情報は、アルテラのウェブサイトをご覧ください

## Nios II 組み込みソフトウェア開発手法

- Eclipse をベースとした統合開発環境を無償で提供
- ソフトウェアの設計/デバッグからターゲット Flash メモリへの書き込みまでサポート
- ハードウェア・ブレイクポイント、リアルタイム・トレースを標準サポート
- 豊富なソフトウェア・ライブラリ、デザイン・サンプルを提供
- RTOS、ミドルウェア、開発ツール等もパートナー各社から提供

アプリケーション・  
ソフトウェアの  
開発も容易

ターゲットの  
Flash メモリへの  
書き込みサポート

