

# Cyclone FPGA シリーズのパッケージ & I/O マトリックス

65 数字はユーザ I/O ピン数を示します。

■ パーティカル・マイグレーション (同一の V<sub>CC</sub>、GND、ISP および入力ピン)。ユーザ I/O ピンは、パーティカル・マイグレーションでは記載されている数値以下になる場合があります。

注釈がない場合、すべての Cyclone シリーズ・デバイスはコマースシャルおよび工業用温度グレード、鉛フリー・パッケージに対応しています。

		Cyclone III (1.2 V) 低コスト、量産向け								Cyclone II (1.2 V) 低コスト、量産向け							Cyclone (1.5 V) 低コスト、量産向け						
		EP3C5	EP3C10	EP3C16	EP3C25	EP3C40	EP3C55	EP3C80	EP3C120	EP2C5	EP2C8	EP2C8A <sup>1</sup>	EP2C15A <sup>1</sup>	EP2C20	EP2C20A <sup>1</sup>	EP2C35	EP2C50	EP2C70	EP1C3	EP1C4	EP1C6	EP1C12	EP1C20
エンハンスド薄型クワッド・フラット・パック (E)	144 ピン EQFP <sup>2</sup>	94	94	82	82																		
薄型クワッド・フラット・パック (T)	100 ピン TQFP																		65				
	144 ピン TQFP									89	85								104		98		
プラスチック・クワッド・フラット・パック (Q)	208 ピン PQFP									142	138												
	240 ピン PQFP <sup>3</sup>			160	148	128							142								185	173	
FineLine BGA (F)	256 ピン FBGA	182	182	168	156					158	182	182	152	152	152						185	185	
	324 ピン FBGA				215	195														249		249	233
	400 ピン FBGA																			301			301
	484 ピン FBGA			346		331	327	295	283				315	315	315	322	294						
	484 ピン UFBGA <sup>4</sup>															322	294						
	672 ピン FBGA															475	450	422					
	780 ピン FBGA					534	376	428	530														
896 ピン FBGA																	622						
Ultra FineLine BGA (U)	256 ピン UFBGA	182	182	168	156																		
	484 ピン UFBGA			346		330	216	294															

<sup>1</sup> "A" デバイスは、“パワー・オン・リセット”時間を短縮します。

<sup>2</sup> EQFP は、TQFP の裏面にグラウンドにつながる露出パッドを備えたパッケージです。

<sup>3</sup> 240 ピン PQFP パッケージは、工業用温度グレードをサポートしていません。

<sup>4</sup> Ultra FineLine BGA

パッケージ・データ	E/TQFP		PQFP		FBGA						UBGA
ピン数	100	144	240	208	256	324	400	484	672	896	484
パッケージ技術	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド	ワイヤボンド
長さ x 幅 (mm) (標準値)	16 x 16	22 x 22	35 x 35	31 x 31	17 x 17	19 x 19	21 x 21	23 x 23	27 x 27	31 x 31	19 x 19
表面積 (mm <sup>2</sup> ) (最大値) <sup>1</sup>	262	493	1,215	952	296	369	449	538	740	974	369
高さ (mm) (最大値)	1.2	1.6	4.1	4.1	1.55	2.6	2.6	2.6	2.6	2.6	2.2
リード・ピッチ (mm) (標準値)	0.5	0.5	0.5	0.5	1	1	1	1	1	1	0.8
リード幅 (mm) (最大値)	0.27	0.27	0.27	0.27	0.7	0.7	0.7	0.7	0.7	0.7	0.6

<sup>1</sup> アルテラにおける高さの最大値は2.6 mmです。記載されている最大値 (3.5 mm) は、JEDECの仕様を反映させたものです。

# Cyclone FPGA シリーズの 機能一覧



## Cyclone III (1.2 V) 低コスト、量産向け

		EP3C5	EP3C10	EP3C16	EP3C25	EP3C40	EP3C55	EP3C80	EP3C120
集積度 & スピード	LE 数	5,136	10,320	15,408	24,624	39,600	55,856	81,264	119,088
	トータル RAM ビット数 (K)	414	414	504	594	1,134	2,340	2,745	3,888
	M9K ブロック (8K ビット + 512 パリティ・ビット) <sup>1</sup>	46	46	56	66	126	260	305	432
	スピード・グレード (一番左が最速) <sup>2</sup>	6, 7, 8	6, 7, 8	6, 7, 8	6, 7, 8	6, 7, 8	6, 7, 8	6, 7, 8	7, 8
アーキテクチャ機能	エンベデッド・プロセッサ	Nios II							
	18x18 ビット / 9x9 ビット・ マルチプライヤ数	23/46	23/46	56/112	66/132	126/252	156/312	244/488	288/576
	トゥルー・デュアル・ポート RAM	✓	✓	✓	✓	✓	✓	✓	✓
	グローバル・クロック・ネットワーク数	10	10	20	20	20	20	20	20
	PLL 数 / 出力クロック数	2/10	2/10	4/20	4/20	4/20	4/20	4/20	4/20
I/O 機能	I/O 電圧レベル (V)	1.5, 1.8, 2.5, 3.0, 3.3							
	標準 I/O 規格	Same as Cyclone II and PPDS							
	LVDS の最大データ・レート (Mbps) (受信 / 送信)	875/840							
	LVDS チャンネル数	66	66	136	79	223	159	177	229
	RSDS の最大データ・レート (Mbps) (送信)	360							
	Mini-LVDS の最大データ・レート (Mbps) (送信)	400							
	直列 On-Chip Termination (チップ内終端)	✓	✓	✓	✓	✓	✓	✓	✓
	プログラマブル・ドライブ能力	✓	✓	✓	✓	✓	✓	✓	✓
外部メモリ・ インタフェース	サポートされるメモリ・デバイス	QDR II, DDR2, DDR, SDR							
	クリア・テキスト・データパス対応 MegaCore <sup>®</sup> コントローラ	✓							
	システム・タイミング解析	✓							
	ボード・レイアウト・ガイドライン	✓							
コンフィギュレーション・ デバイス	コンフィギュレーション・ファイル・サイズ (Mbit)	2.8	2.8	3.9	5.5	9.1	14.2	19	27.2
	EPCS4 デバイスの必要数	1	1	1	1	-	-	-	-
	EPCS16 デバイスの必要数	1	1	1	1	1	1	1	1
	EPCS64 デバイスの必要数	1	1	1	1	1	1	1	1

<sup>1</sup> Kビット = 1,024ビット

<sup>2</sup> すべてのパッケージがすべてのスピード・グレードで対応しているわけではありません。

## Cyclone FPGA シリーズの 機能一覧 ( 続き )

		Cyclone II (1.2 V) 低コスト、量産向け						Cyclone (1.5 V) 低コスト、量産向け					
		EP2C5	EP2C8/A	EP2C15A	EP2C20/A	EP2C35	EP2C50	EP2C70	EP1C3	EP1C4	EP1C6	EP1C12	EP1C20
集積度 & スピード	LE 数	4,608	8,256	14,448	18,752	33,216	50,528	68,416	2,910	4,000	5,980	12,060	20,060
	トータル RAM ビット数 (K)	117	162	234	234	472.5	580.5	1,125	58.5	76.5	90	234	288
	M9K ブロック (4K ビット + 512 パリティ・ビット)	26	36	52	52	105	129	250	13	17	20	52	64
	スピード・グレード (一番左が最速)	-6, -7, -8						-6, -7, -8					
アーキテクチャ 機能	エンベデッド・プロセッサ	Nios II						Nios II					
	18x18 ビット / 9x9 ビット・ マルチプライヤ数	13/26	18/36	26/52	26/52	35/70	86/172	150/300	-	-	-	-	-
	トゥルー・デュアル・ポート RAM	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
	グローバル・クロック・ネットワーク数	8	8	16	16	16	16	16	8	8	8	8	8
	PLL 数 / 出カクロック数	2/6	2/6	4/12	4/12	4/12	4/12	4/12	1/3	2/6	2/6	2/6	2/6
I/O 機能	I/O 電圧レベル (V)	1.5, 1.8, 2.5, 3.3						1.5, 1.8, 2.5, 3.3					
	標準 I/O 規格	LVDS, RSDS, Mini-LVDS, LVPECL, Differential SSTL-18 (I and II), Differential SSTL-2 (I and II), 1.5-V Differential HSTL (I and II), 1.8-V Differential HSTL (I and II), SSTL-18 (I and II), SSTL-2 (I and II), 1.5-V HSTL (I and II), PCI, PCI-X, PCI Express <sup>1</sup> , LVTTTL, LVCMOS						LVDS, RSDS, Differential SSTL-2, SSTL-2 (I and II), SSTL-3 (I and II), PCI, LVTTTL, LVCMOS					
	LVDS の最大データ・レート (Mbps) (受信 / 送信)	805/640	805/640	805/640	805/640	805/640	805/640	805/640	640/640	640/640	640/640	640/640	640/640
	LVDS チャンネル数	60	79	136	136	209	197	265	34	129	72	103	129
	RSDS の最大データ・レート (Mbps) (送信)	311	311	311	311	311	311	311	311	311	311	311	311
	Mini-LVDS の最大データ・レート (Mbps) (送信)	311	311	311	311	311	311	311	-	-	-	-	-
	直列 On-Chip Termination (チップ内終端)	✓	✓	✓	✓	✓	✓	✓	-	-	-	-	-
	プログラマブル・ドライブ能力	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓

<sup>1</sup> 外部PHYデバイスを必要とします。

## Cyclone FPGA シリーズの 機能一覧 ( 続き )

		Cyclone II (1.2 V) 低コスト、量産向け						Cyclone (1.5 V) 低コスト、量産向け					
		EP2C5	EP2C8/A	EP2C15A	EP2C20/A	EP2C35	EP2C50	EP2C70	EP1C3	EP1C4	EP1C6	EP1C12	EP1C20
外部メモリ・ インタフェース	サポートされるメモリ・デバイス	QDRII, DDR2, DDR, SDR						DDR, SDR					
	クリア・テキスト・データパス対応 MegaCore コントローラ	✓						✓					
	システム・タイミング解析	✓						✓					
	ボード・レイアウト・ガイドライン	✓						✓					
コンフィギュレーション・ デバイス	コンフィギュレーション・ ファイル・サイズ (Mbit)	1.26	1.98	3.89	3.89	6.85	9.96	14.31	0.63	0.93	1.17	2.32	3.56
	EPCS1 デバイスの必要数 (1 Mbit)	1	-	-	-	-	-	-	1	1	1	-	-
	EPCS4 デバイスの必要数 (4 Mbit)	1	1	1	1	-	-	-	1	1	1	1	1
	EPCS16 デバイスの必要数 (16 Mbit)	1	1	1	1	1	1	1	-	-	-	-	-
	EPCS64 デバイスの必要数 (64 Mbit)	1	1	1	1	1	1	1	-	-	-	-	-
	EPC2 デバイスの必要数 (1.6 Mbit)	1	1	2	2	4	5	7	1	1	1	2	2
	EPC4 デバイスの必要数 (4 Mbit)	1	1	1	1	-	-	-	1	1	1	1	1
	EPC8 デバイスの必要数 (8 Mbit)	1	1	1	1	1	1	-	1	1	1	1	1
EPC16 デバイスの必要数 (16 Mbit)	1	1	1	1	1	1	1	1	1	1	1	1	