



## Stratix II GX に関する製品背景情報

### 概要

Stratix<sup>®</sup> II GX FPGAファミリは、高性能FPGAファブリックに高速シリアル・トランシーバを搭載したアルテラの第3世代FPGA製品です。Stratix II GXデバイスは、622Mbpsから6.375Gbpsの動作範囲全域で卓越したシグナル・インテグリティを提供できるよう最適化されたクロック・データ・リカバリー(CDR) 機能を内蔵した4個から20個の低消費電力トランシーバを備えています。このトランシーバは、4チャンネル・トランシーバ・ブロックにグループ化されており、低消費電力化およびダイ・サイズの小型化を目的に設計されています。アルテラは、高速シリアル・データ転送を必要とする多くのアプリケーションおよびプロトコル向けの強力なソリューションを提供するため、Stratix II GXファミリを設計しました。このファミリの高性能アーキテクチャにより、Stratix II GXデバイスは、高速バックプレーン・インタフェース、チップ間、および通信プロトコル・ブリッジング・アプリケーションに最適なソリューションです。

Stratix II GX FPGAは、アルテラにおける高速シリアル・アプリケーション向けの包括的なソリューションの基盤要素となります。設計者は、IPコア、システム・モデル、リファレンス・デザイン、シグナル・インテグリティ・ツール、および技術資料を利用することで、高速デザインを開発する際のコスト、時間、およびリスクを削減することができます。また、設計者は、アルテラの包括的なソリューションにより、Stratix II GXデバイスがサポートしている、PCI Express、シリアル・デジタル・インタフェース(SDI)、XAUI、SONET、ギガビット・イーサネット、Serial RapidIO<sup>™</sup>、SerialLite II、CEI-6G-LR/SR(Common Electrical Interface 6 Gbps Long Reach and Short Reach)などのプロトコルを容易に活用することができます。

トランシーバは現在、ワイヤレス、ネットワーク、放送、計測、ストレージなどの広範な市場で普及しています。より多くのデータを転送したいというニーズがこの傾向を後押しする中で、各企業は新しい伝送トランシーバを投入することで対応しています。アルテラは、顧客からの新しいアプリケーションに対する要望とプロトコルの業界ロードマップに基づいてStratix II GXファミリのトランシーバの動作範囲を選択しました。

### 最高水準のシグナル・インテグリティ

アルテラは最高水準のシグナル・インテグリティを提供するようにStratix II GXトランシーバを設計しました。また、第1世代Stratix GXトランシーバの特長である低いジッタ生成と卓越したジッタ・トレランスも、Stratix II GXデバイスの重要な要素です。

Stratix II GXトランシーバは、容易かつダイナミックに制御可能なプリエンファシス、イコライザ、および出力電圧制御機能を備えています。これらの機能は、特別なパッケージング、ノイズ・フィルタリング、優れたレシーバ感度、および強力なCDRデザインと相まって、最高のシグナル・インテグリティを保証します。

### 最小消費電力

Stratix II GX FPGAのアーキテクチャ設計の際、アルテラはアプリケーションとプロトコルの最適な均衡点を慎重に分析し、プロトコルのボード帯域全体に渡り消費電力を削減すると共に、最高水準のジッタ性能を維持できるようにデータ・パスとクロッキング方式を最適化しました。結果として、Stratix II GXトランシーバの消費電力は、競合する同等のFPGAトランシーバの半分以下に抑えられています。例えば、競合の同等製品の消費電力が11ワットなのに比べて、20ポート 6.375Gbps Stratix II GX FPGA製品では4.5Wしか消費しません。

### 完全なプロトコル・サポート

アルテラは、Stratix II GXファミリの特長の一つとして、デザイン・プロセスを簡素化しTime-to-Marketを短縮する完全なプロトコル・ソリューションを提供します。622Mbpsから6.375Gbpsの範囲のシリアル転送速度は、主要な標準プロトコルをサポートします。Stratix II GXトランシーバ内の物理コーディング・サブレイヤ(PCS)ブ

ロックは、貴重なリソースを節減すると共にプロトコルのサポートを簡素化することから、これらのプロトコルの設計を容易にします。各トランシーバ・ブロックは、PCI Express、CEI-6G-LR/SR、SDI、ギガビット・イーサネット、Serial RapidIO、XAUI、およびSONETをサポートするための専用回路を内蔵しています。Stratix II GXデバイスは、内蔵ワード検出およびアライメント回路、内蔵8b/10bエンコーダ/デコーダを搭載していますが、これらは不要な場合はバイパスできるため、プロトコル・ベースまたは特定用途向けのアプリケーションに最適なデバイスとなっています。また、アルテラは、特定プロトコル向けのデザイン・ソフトウェア、開発ボード、リファレンス・デザイン、およびボード・レイアウト、特性レポート、ユーザ・ガイドなどの技術資料を提供しています。

### **FPGAアーキテクチャ**

Stratix II GXデバイスは、TSMCの1.2V、90nm SRAMプロセス技術をベースに開発されており、Stratix II FPGA製品と同じ革新的なロジック構造を利用しています。このロジック構造は、性能を最大限に高め、消費電力を制御するように最適化されている一方で、設計者はより小さな領域により多くの機能を集積することでデバイス・リソースを節減することができます。Stratix II GX FPGAは、多くのメモリを必要とするアプリケーション向けに最大132,540個相当のロジック・エレメント数と6.7Mビットのオン・チップTriMatrix™ メモリを提供します。Stratix II GX FPGAは、高性能フィルタや他のDSPファンクションを効率良く実装するために、最大252個の(18ビット×18ビット)乗算器を持つ最大63個のデジタル・シグナル・プロセッシング(DSP)ブロックを搭載します。また、DDR SDRAMおよびDDR2 SDRAM、RLDRAM II、QDR II SRAM、ならびにSDR SDRAMなど、さまざまな高速外部メモリ・インタフェースがサポートされています。Stratix II GXデバイスは、ダイナミック・フェーズ・アライメント(DPA)回路を使用する際、最大1.25Gbpsで動作する多数のソース・シンクロナス差動 I/O信号標準をサポートしています。Stratix II GXデバイスは、最大500MHzの内部クロック周波数をサポートし、最大8つのフェーズ・ロック・ループ(PLL)を備える完全なクロック管理ソリューションを提供します。さらに、Stratix II GXデバイスは、デザイン・セキュリティ、オンチップ・ターミネーション、およびリモート・システム・アップグレード機能を提供します。

### **ソフトウェア・サポート**

設計者は、Quartus® II ソフトウェア・バージョン5.1を使用して、Stratix II GXデバイスの設計に着手することができます。また、設計者はデザインのシグナル・インテグリティの検証やシステム全体をシミュレートするためにCadence (Allegro SI) およびMentor Graphics (ICXと HyperLynx) から提供されているボード・デザイン・ツールを利用することができます。設計者が標準または特定プロトコルを実装する、もしくはバックプレーン、チップ間、またはオプティカル・モジュール・アプリケーション用にトランシーバを利用するいずれの場合でも、Stratix II GXファミリは最も完全なトランシーバ・ソリューションを提供できるよう設計されています。

Stratix II GX ファミリー概要						
デバイス	等価 LE 数	トランシーバ・チャンネル数	合計メモリ・ビット数	18ビット x 18ビット乗算器数	PLL 数	パッケージ
EP2SGX30C	33,880	4	1,369,728	64	4	780 ピン FBGA(1)
EP2SGX30D	33,880	8	1,369,728	64	4	780 ピン FBGA
EP2SGX60C	60,440	4	2,544,192	144	8	780 ピン FBGA
EP2SGX60D	60,440	8	2,544,192	144	8	780 ピン FBGA
EP2SGX60E	60,440	12	2,544,192	144	8	1,152 ピン FBGA
EP2SGX90E	90,960	12	4,520,448	192	8	1,152 ピン FBGA
EP2SGX90F	90,960	16	4,520,448	192	8	1,508 ピン FBGA
EP2SGX130G	132,540	20	6,747,840	252	8	1,508 ピン FBGA

**注：**

1. FBGA = FineLine BGA<sup>®</sup> パッケージ

Stratix II GXファミリの詳細情報はアルテラのWebサイト( [www.altera.com/stratix2gx](http://www.altera.com/stratix2gx), 日本語 : [www.altera.co.jp/stratix2gx](http://www.altera.co.jp/stratix2gx) )に掲載されています。

- Altera、The Programmable Solutions Company、アルテラロゴ、弊社特定デバイスの定義、およびその他の商標ならびにサービス・マークを意味する語彙は、特記されていない限り、すべてアルテラ・コーポレーションの米国及びその他の国における登録商標、商標またはサービス・マークです。その他記載されている製品名あるいはサービス名は各所有企業に帰属します。