

システム・レベル・デザインで生産性を向上させる

## キューシス Qsys システム統合ツール

Quartus® II 開発ソフトウェア・バージョン 11.0 で使用可能な Qsys システム統合ツールは、システム・レベル・デザインを新たなレベルへと高めます。Qsys により、これまでよりも迅速かつ容易な製品化が可能となります。

ネットワーク・オン・チップ (NoC) ・アーキテクチャ・ベースの Qsys インタコネクトは、従来の SOPC Builder システム・インタコネクト・ファブリックのほぼ 2 倍の  $f_{MAX}$  性能を実現します。SOPC Builder より速い FPGA ベースのシステム開発とデザインの再利用が可能のため、Qsys により貴重な時間と労力を節約できます。このツールを使用すると、自動パイプライン処理機能に加えて  $f_{MAX}$  とレイテンシの間のトレード・オフの制御機能も実現できます。

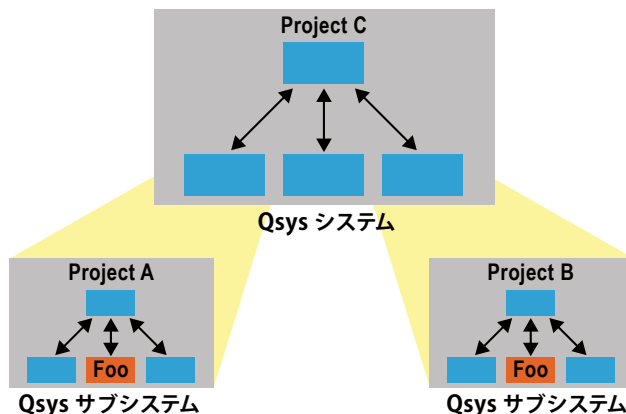
Qsys は、高速インタフェース・プロトコル、外部メモリ、ビデオおよび画像処理、エンベデッドなどの分野のさまざまな種類のアプリケーションに有用です。

### 次世代システムのデザイン・ニーズを満たす

Qsys は、SOPC Builder がシステム・レベル・デザインにもたらしたものに加え、さらに以下を提供します。

- 階層構造デザイン:** 階層デザイン・フローがスケーラブルなデザインを実現し、チーム・ベースの設計をサポートすることで、デザインの再利用性を最大化します。(図1参照)
- リアルタイムのシステム・デバッグ:** テストベンチの自動生成と検証 IP スイートにより、シミュレーションを早く開始。また、実機システムにデバッグ用の読み出し/書き込みトランザクションを送信して、ボード完成までの期間を短縮します。
- IP 管理機能:** IP 管理機能: 多数の Qsys 準拠 IP コアが提供され、既存デザインや Qsys システムのデザインの再利用を容易にします。
- 業界標準インタフェースのサポート:** さまざまなインタフェースの IP コアを接続できるようにします。Quartus II 開発ソフトウェア v11.0 がサポートするインタフェースには、Avalon® オープン・スタンダード・バス、AXI (開発中) などがあります。(図2参照)

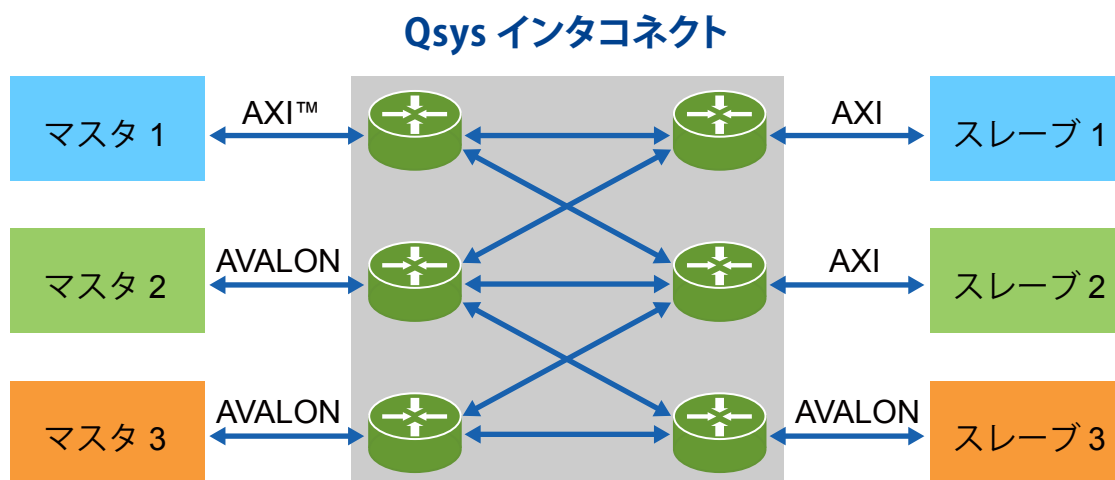
図1: 階層構造デザイン



#### Qsys のメリット: 階層のサポート

- コンポーネントが少ないほど GUI が高速化
- コンポーネントが少ないほど管理が容易
- システム拡張が可能

図 2 : 業界標準インタフェースをサポート



Qsys を使用してさまざまなインタフェースの IP コアを接続します。AXI は、将来のバージョンでサポートされます。

## SOPC Builder から Qsys への移行

Qsys は SOPC Builder でのデザインを Qsys に変換する移行フローを提供します。

詳しくは、「AN 632: SOPC Builder to Qsys Migration Guidelines」をご覧ください。

## 詳細について

Qsys の詳細については、お近くのアルテラ販売代理店にお問い合わせいただくか、[www.altera.co.jp/qsys](http://www.altera.co.jp/qsys) をご覧ください。

- Qsys オンライン・セミナー
- Qsys オンライン・ビデオ・デモ
- Qsys チュートリアル
- ホワイトペーパー：Applying the Benefits of Network on a Chip Architecture to FPGA System Design (PDF)

上記の各種資料をご用意しています。

## 日本アルテラ株式会社

〒163-1332  
東京都新宿区西新宿6-5-1  
新宿アイランドタワー32F 私書箱1594号  
TEL.03-3340-9480 FAX.03-3340-9487  
[www.altera.co.jp](http://www.altera.co.jp)  
E-mail: [japan@altera.com](mailto:japan@altera.com)