



開発期間を短縮し、システムの複雑さと認証リスクを低減する

認定済みの機能安全データ・パッケージ

産業用オートメーション、輸送、スマート・グリッドをはじめとする多くのマーケット向けの機械や製品は、機能安全を確保し、認証を受ける必要があります。安全は、国際的な安全規格への準拠が要求される機械を開発する際の最も重要な要件のひとつとなります。

安全な製品を開発するためには、安全性をシステムの中核機能と捉える必要があります。

設計上の課題としては、以下のことが挙げられます。

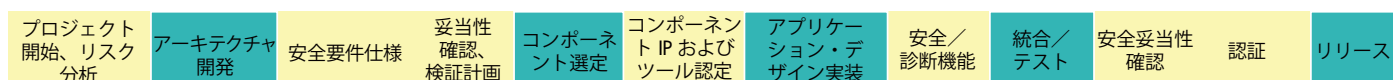
- ・「安全」の設計メソッドと安全コンセプトの採用
- ・プロジェクトへの余分な労力（時間および技術）による製品の市場投入への遅れと所有コストの増加

機能安全の影響

機能安全が要求されないアプリケーション開発における標準的なデザイン・ステップ



黄色で示した、安全なアプリケーションの設計および機能安全認証の取得に必要なステップを追加すると、プロジェクトは非常に複雑になります。



アルテラから提供される、認定済みの半導体データ、IP (Intellectual Property)、開発フロー、デザイン・ツールを利用すれば、18 ヶ月から 24 ヶ月の大幅な開発期間の短縮が可能です。



開発を加速させます

アルテラは、市場投入までの期間の短縮に向け、認証プロセスの簡素化と迅速化を実現するために、TÜV Rheinland 社と協力し、アルテラの FPGA デバイス、IP、FPGA デザイン・フロー、および開発ツールにおける、セーフティ・インテグリティ・レベル 3 (SIL3) のセーフティ・デザインに関する認定を取得しました。これは、アルテラのツール、メソッド、およびデバイスからシステムティック・エラーが十分に排除されていることを証明しています。

アルテラの機能安全データ・パッケージの内容

機能安全データ・パッケージ	利点
アルテラ FPGA 開発メソッド	認定済みセーフ・デザイン・メソッド
アルテラ FPGA 開発ツール	認定済みツール
IP	アプリケーション開発を加速させる、安全に使用できるシステム・コンポーネント
診断用 IP	セーフティ・アーキテクチャのデザイン時間を短縮
デバイス信頼性レポート、ガイドライン	リスク分析、FIT (Failure In Time) 計算を容易にします
IEC61508 準拠のフォーマット	プロジェクト文書へのシームレスな統合

機能安全データ・パッケージの内容

- アプリケーション・ノート: Silicon Integration – How to qualify devices using the reliability report
- アプリケーション・ノート: Tools and Tool Flow – How to use Quartus® II software and develop FPGAs systems according to IEC 61508
- 診断用 IP (IEC 61508 規格文書およびソース・コード付き): SEU (Single Event Upset) テスト、クロック・チェック、および CRC (Cyclic Redundancy Check) テスト・モジュール
- Quartus II ソフトウェア・バージョン 9.0 SP2
- Cyclone III/Stratix® III FPGA および MAX® II/MAX II Z CPLD までの認定済みアルテラ・デバイス
- Nios® II エンベデッド・プロセッサをはじめとする IP
- 最新の FPGA デバイス信頼性レポート

TÜV Rheinland 社認定証
No. 968/EL 693.00/10

製品注文コード:
機能安全データ・パッケージ:
IP-ABG-SafetyDP1

更新パッケージ:
IPR-ABG-SafetyDP1

柔軟なセーフティ・ソリューションを提供するアルテラの FPGA

図 1 は、標準的な工業用コントローラ・アプリケーションです。このシステムでは、アルテラの Cyclone® FPGA などの FPGA デバイスと Nios® II プロセッサなどのソフト・プロセッサ・コアを使用することで、ボード・コンポーネント数を極限まで抑えながら、標準(「非セーフ」)とセーフティ機能を統合します。この例では、3つのエンベデッド・コントローラはいずれも、カスタム・ペリフェラル・セットを個別に備えた Nios II ソフトコア・プロセッサによって実装されています。

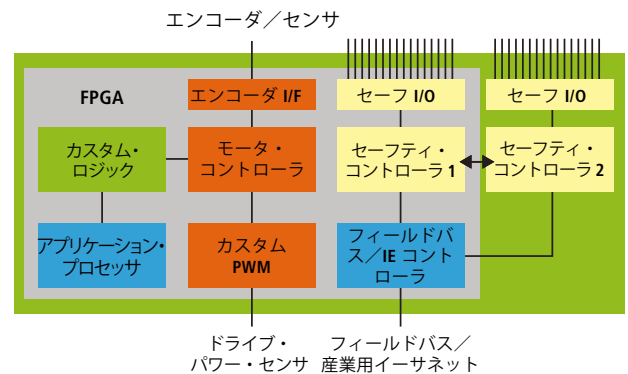
このようなセーフティ重視型のアーキテクチャに基づく SIL3 認証アプリケーションは、機能安全に関する国際的な要求事項を満たすと同時に TCO (Total Cost of Ownership: 設計資産保有の総コスト)、デザインのフットプリント、および消費電力を低減することができます。

これに対し、通常のアーキテクチャではセーフティ機能は一般には「追加機能」であり、追加のセーフティ・オプション・ボードとデュアル・マイクログルコントローラ・ユニット (MCU) を使用してシステム障害を検出する 경우가ほとんどです。しかし、オプション・カードの使用はコストの大幅な増加につながります。

認定済み FPGA による SIL3「セーフティ」ソリューションは、安全をシステムの中核機能として捉え設計されています。このソリューションとメイン・ボード上の標準アプリケーション機能を統合すれば、セーフティ・コストの低減はもちろん、システムの柔軟性の向上と開発期間の短縮も実現できます。

アルテラの FPGA は、従来のセーフティ・アーキテクチャにみられた柔軟性の欠如、長い開発期間、あるいはデバイス認証の問題を解決する、最適なソリューションを提供します。

図 1: 標準的な SIL3 産業用「安全」システム



詳細情報について

FPGA と機能安全データ・パッケージによる IEC 61508 システム開発の詳細については、お近くのアルテラ販売代理店にお問い合わせいただくか、アルテラ・ウェブサイトの「機能安全デザイン向けの TÜV 認定済み FPGA」ページ (www.altera.co.jp/safety) をご覧ください。

日本アルテラ株式会社

〒163-1332
東京都新宿区西新宿6-5-1
新宿アイランドタワー32F 私書箱1594号
TEL.03-3340-9480 FAX.03-3340-9487
www.altera.co.jp
E-mail: japan@altera.com