



1. SOPC Builder について

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。

QII54001-6.0.0

概要

SOPC Builder は、プロセッサ、ペリフェラル、およびメモリで構成されるシステムを作成するための強力なシステム開発ツールです。SOPC Builder によって、従来の手作業によるインテグレーション手法を使用する場合よりもはるかに短い時間で、完全な SOPC (system-on-a-programmable-chip) を定義し、生成することができます。SOPC Builder は、Quartus®II ソフトウェアに含まれており、すべてのアルテラ・ユーザが使用できます。

多くの設計者はすでに、Nios®II プロセッサをベースにしたシステムを作成するためのツールとして SOPC Builder を知っています。しかし、SOPC Builder は単なる Nios II 対応のシステム・ビルダではなく、SOPC デザイン (プロセッサ使用またはプロセッサなし) を作成するための汎用ツールです。

SOPC Builder は、ハードウェア・コンポーネントをより大規模なシステムに統合する作業を自動化します。伝統的な SOC (system-on-chip) デザイン手法を使用して、システムの断片を連結するトップレベルの HDL ファイルを手作業で記述する必要がありました。SOPC Builder を使用して、グラフィカル・ユーザ・インタフェース (GUI) にシステム・コンポーネントを指定すると、SOPC Builder は内部接続ロジックを自動的に生成します。SOPC Builder は、システムのすべてのコンポーネントを定義する HDL ファイルとすべてのコンポーネントを連結するトップレベルの HDL デザイン・ファイルを出力します。SOPC Builder は、Verilog HDL と VHDL を同等に生成し、一方を優先することはありません。

SOPC Builder は、ハードウェア生成ツールとしての役割のほかに、システム・シミュレーションおよびエンベデッド・ソフトウェア作成の出発点としての役割も果たします。SOPC Builder は、簡単にソフトウェアが記述でき、システム・シミュレーションを高速化する機能を提供します。

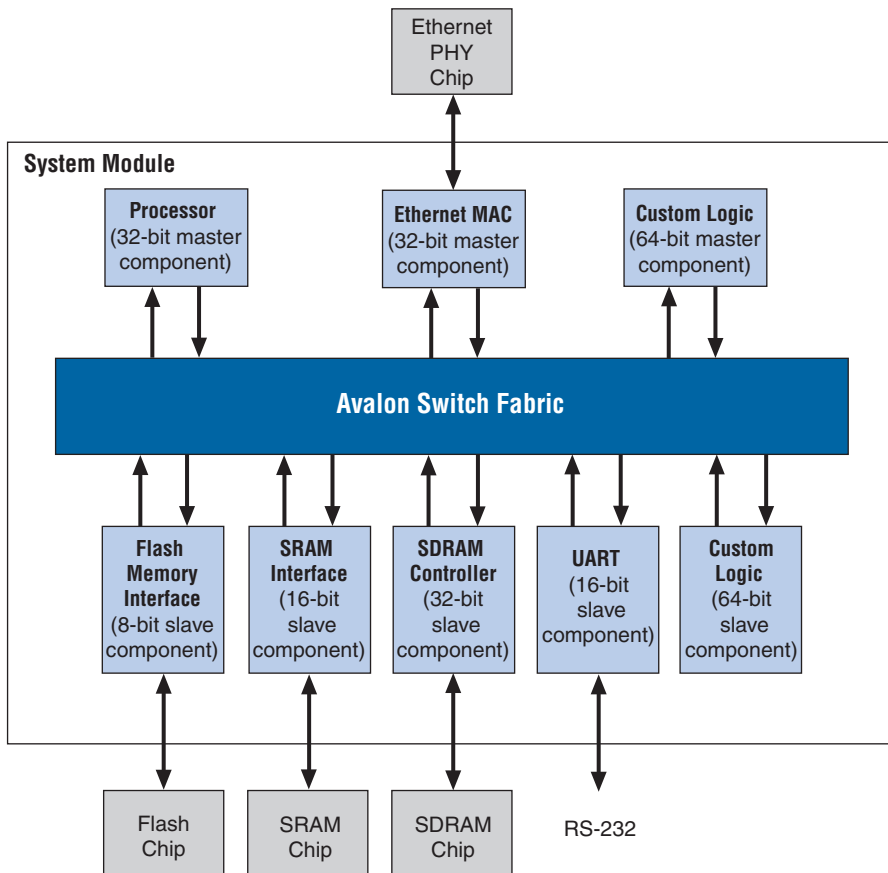
この章では、SOPC Builder で構築されたシステムのアーキテクチャ上の構造を紹介し、SOPC Builder の基本的な機能を説明します。

SOPC Builder システムの アーキテクチャ

この項では、SOPC Builder システムの基本アーキテクチャについて説明します。

SOPC Builder コンポーネントは、SOPC Builder が認識し、自動的にシステムに統合できるデザイン・モジュールです。SOPC Builder は、複数のコンポーネントを連結して、システム・モジュールと呼ばれるトップレベルの HDL ファイルを作成します。SOPC Builder は、システム内のすべてのコンポーネントの接続を管理するロジックを内蔵した *Avalon*[®] スイッチ・ファブリックを生成します。図 1-1 に、複数のマスタ・コンポーネントおよびスレーブ・コンポーネントを接続する *Avalon* スイッチ・ファブリックを備えたマルチ・マスタ・システム・モジュールの一例を示します。

図 1-1. SOPC Builder で生成されるシステム・モジュールの例



SOPC Builder コンポーネント

SOPC Builder コンポーネントは、システム・モジュールのビルディング・ブロックです。SOPC Builder コンポーネントは、コンポーネントの物理的接続に Avalon インタフェースを使用しており、ユーザは SOPC Builder を使用して Avalon インタフェースを備えた任意の論理デバイス（オンチップまたはオフチップ）を接続できます。Avalon インタフェースではアドレス・マップド・リード/ライト・プロトコルが使用されており、これによりマスタ・コンポーネントは任意のスレーブ・コンポーネントを読み書きできます。



Avalon インタフェースについて詳しくは、www.altera.co.jp で *Avalon* インタフェースを参照してください。

コンポーネントは、1-2 ページの図 1-1 にあるプロセッサ・コンポーネントなど、全体がシステム・モジュール内に含まれる論理デバイスが考えられます。あるいは、コンポーネントは、1-2 ページの図 1-1 の SRAM インタフェース・コンポーネントなど、オフチップ・デバイスへのインタフェースとして動作できます。Avalon インタフェースに加えて、コンポーネントはシステム・モジュール外のロジックに接続される他の信号を持つことができます。Avalon 以外の信号は、1-2 ページの図 1-1 のイーサネット MAC など、システム・モジュールへの専用インタフェースを供給できます。

コンポーネントは、1 つのデザインで 2 回以上インスタンス化することができます。

アルテラおよびサードパーティ・ベンダは、以下のようなすぐで使用できる SOPC Builder コンポーネントを提供します。

- Nios II プロセッサなどのマイクロプロセッサ
- マイクロコントローラ・ペリフェラル
- タイマ
- UART およびシリアル・ペリフェラル・インタフェース (SPI) などのシリアル通信インタフェース
- 汎用 I/O
- デジタル信号処理 (DSP) ファンクション
- 通信ペリフェラル
- オフチップ・デバイスへのインタフェース
 - メモリ・コントローラ
 - バスおよびブリッジ
 - ASSP (特定用途向け標準製品)
 - ASIC (特定用途向け IC)
 - プロセッサ

SOPC Builder Ready コンポーネント

アルテラは、DSP Builder とのプラグ・アンド・プレイのインテグレーションが可能な IP (Intellectual Property) デザインには、“DSP Builder Ready” の認証を与えています。これらのファンクションには、ソフトウェア・ドライバ、低レベル・ルーチン、またはその他のソフトウェア・デザイン・ファイルが付属している場合があります。

アルテラの OpenCore[®] および OpenCore Plus 評価プログラムにより、購入前にシミュレーションとハードウェアの両方で、SOPC Builder コンポーネントを「テスト・ドライブ」することができます。Altera IP ファンクションの評価機能は、www.altera.co.jp/IPMegastore から直接ダウンロードできます。サードパーティ・ベンダから供給される IP ファンクションについては、直接ベンダに問い合わせして OpenCore 評価機能を手に入れてください。



アルテラのウェブサイト (www.altera.co.jp) で、入手可能な最新の SOPC Builder Ready コンポーネントに関する情報を確認してください。SOPC Builder Ready コンポーネントは、[図1-2](#)に示すロゴで識別できます。

図 1-2. SOPC Builder Ready 認証ロゴ



ユーザ定義コンポーネント

SOPC Builder により、ユーザは簡単に独自のコンポーネントを開発し、接続することができます。Avalon インタフェースでは、ユーザ定義ロジックは、アドレス、データ、リード・イネーブル、およびライト・イネーブル信号で構成されるシンプルなインタフェースに従うだけです。

以下のデザイン・フローを使用して、カスタム・ロジックを SOPC Builder システムに統合します。

1. ユーザ定義コンポーネントへのインタフェースを定義します。
2. コンポーネント・ロジックがオンチップに存在する場合は、コンポーネントを Verilog HDL または VHDL で記述する HDL ファイルを書きます。

3. SOPC Builder コンポーネント・エディタ・ウィザードを使用してインタフェースを指定し、オプションで HDL ファイルを SOPC Builder コンポーネントに組み込みます。
4. ユーザのコンポーネントを他の SOPC Builder Ready コンポーネントと同様にインスタンス化します。

一度 SOPC Builder コンポーネントを作成すると、そのコンポーネントは他の SOPC Builder システムで再使用したり、他のデザイン・チームと共有できます。



カスタム SOPC Builder コンポーネントの開発方法について詳しくは、「Quartus II ハンドブック Volume 4」の「SOPC Builder におけるコンポーネントの開発」の章を参照してください。コンポーネントのファイル構造について詳しくは、「Quartus II ハンドブック Volume 4」の「SOPC Builder コンポーネント」の章を参照してください。SOPC Builder の Component Editor について詳しくは、「Quartus II ハンドブック Volume 4」の「Component Editor」の章を参照してください。

Avalon スイッチ・ファブリック

Avalon スイッチ・ファブリックは、SOPC Builder で生成されたシステムを結合するグルー・ロジックです。Avalon スイッチ・ファブリックは、アドレス・デコーディング、データ・パス多重化、ウェート・ステート生成、アービトレーション、割り込みコントローラ、およびデータ幅マッチングなど、マスタ・コンポーネントとスレーブ・コンポーネントを接続する信号とロジックの集まりです。SOPC Builder は、Avalon スイッチ・ファブリックを自動的に生成するため、ユーザが面倒で間違いやすいハードウェア・モジュールの配線を手作業で行う必要はありません。

SOPC Builder の目的は、内部接続ロジックの複雑さを抽象化し、設計者がカスタム・コンポーネントとハイレベルなシステム・アーキテクチャの細部に集中できるようにすることです。Avalon スイッチ・ファブリックの自動生成が、この目的を達成するための重要な要素になります。システム・モジュール内の Avalon スイッチ・ファブリックは、以下の理由から人間にとって空気のようなものです。不可欠な存在ですが、概して無視されています。SOPC Builder は、Avalon スイッチ・ファブリックを自動的に生成するので、ほとんどのユーザはスイッチ・ファブリック自体またはスイッチ・ファブリックを記述する HDL と直接やりとりすることはありません。



詳しくは、「Quartus II ハンドブック Volume 4」の「Avalon スイッチ・ファブリック」の章を参照してください。

SOPC Builder の機能

この項では、SOPC Builder の基本的な機能について説明します。

システム・ハードウェアの定義と生成

SOPC Builder GUI の目的は、ユーザがハードウェア・システムの構造を簡単に定義し、システムを生成できるようにすることです。GUI は、システムへのコンポーネントの追加、コンポーネントのコンフィギュレーション、および結合方法の指定を行うように設計されています。

すべてのコンポーネントを追加し、必要なすべてのシステム・パラメータを指定すると、SOPC Builder は Avalon スイッチ・ファブリックを生成し、システムを記述する HDL ファイルを出力します。システム生成中に、SOPC Builder は以下のアイテムを出力します。

- トップレベル・システム・モジュールおよびシステム内の各コンポーネント用の HDL ファイル
- Quartus II ブロック・ダイアグラム・ファイル (.bdf) で使用するためのトップレベル・システム・モジュールのブロック・シンボル・ファイル (.bsf) 表現
- (オプション) メモリ・マップ・ヘッダ・ファイルおよびコンポーネント・ドライバなどのエンベデッド・ソフトウェア開発用ソフトウェア・ファイル
- (オプション) システム・モジュールおよび ModelSim® シミュレーション・プロジェクト・ファイル用テストベンチ

システム・モジュールの生成後、Quartus II ソフトウェアで直接コンパイルするか、または大規模な FPGA デザインではインスタンス化することができます。



システムの定義および生成のための SOPC Builder GUI について詳しくは、「Quartus II ハンドブック Volume 4」の「SOPC Builder ユーザ・インタフェース・ガイド」の章を参照してください。

ソフトウェア開発用メモリ・マップの作成

システム内の各マイクロプロセッサの場合、SOPC Builder はオプションで、各スレーブ・コンポーネントのアドレスを定義するヘッダ・ファイルを生成します。加えて、各スレーブ・コンポーネントは、ソフトウェア・ドライバおよび他のソフトウェア・ファンクション、およびプロセッサ用ライブラリを提供できます。

システムのソフトウェアを書き込むプロセスは、システム内のプロセッサの特質に大きく依存します。たとえば、Nios II プロセッサ・システムは、Nios II プロセッサ専用のソフトウェア開発ツールを使用します。これらのツールは、SOPC Builder とは別売になっていますが、ソフトウェア開発の基礎として SOPC Builder の出力を使用します。

シミュレーション・モデルおよびテストベンチの作成

SOPC Builder でシステムを生成した直後に、最小限の労力でユーザのカスタム・システムをシミュレートすることができます。システム生成中に、SOPC Builder はオプションにより、簡単にシステム・シミュレーションを実行できるプッシュボタン・シミュレーション環境を出力します。SOPC Builder は、全体のシステムに対するシミュレーション・モデルとテストベンチの両方を生成します。テストベンチには、以下の機能が含まれています。

- システム・モジュールのインスタンス化
- すべてのクロックとリセットの適切なドライブ
- オフチップ・デバイスのシミュレーション・モデルのインスタンス化（オプション）

お使いになる前に

SOPC Builder を使い始める最も簡単な方法の1つは、CPU、メモリ、およびペリフェラルを備えたマイクロプロセッサの構築を順を追って説明する *Nios II Hardware Development Tutorial* を読むことです。このチュートリアルとその他の SOPC Builder のデザイン例が、Nios II 開発キット評価版に含まれています。このキットは、アルテラのダウンロード・センター (www.altera.co.jp) から無料でダウンロードできます。

