

ALTERA®


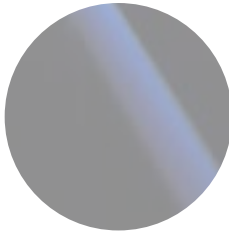


フル・スペクトラム ～トランシーバ内蔵製品ポートフォリオ～

シンプルなブリッジからリッチメディア・アプリケーションまで、すべてをカバーするのがアルテラのトランシーバ内蔵 FPGA および ASIC ポートフォリオです。低コストから最高レベルの速度・集積度のハイエンド製品まで、幅広いトランシーバソリューションを提供します。製品開発の可能性は無限大です。



広範な 40 nm 高速トランシーバ・ソリューション



アルテラは、2つの新しいデバイス製品ファミリーを追加することによって、業界で最も広範なポートフォリオのトランシーバを内蔵した FPGA および ASIC を提供します。市場初の 40 nm FPGA および ASIC デバイスを含むポートフォリオから、ユーザー独自のデザインに必要な消費電力と性能、集積度と速度、価格およびメモリ、LVDS チャネル、その他リソースなど多様な要求を実現します。

アルテラのトランシーバ内蔵 40 nm FPGA および ASIC は、それぞれ高帯域幅シリアル・インタフェース・アプリケーションに最適な同一かつ実証済みのトランシーバ・アーキテクチャを用いて設計されています。各デバイスのトランシーバ・ブロックは、ターゲット・アプリケーション用に最適化されています。

- Arria[®] II GX FPGA は、低消費電力かつコスト・パフォーマンスの高い FPGA ファミリーで、3.75 Gbps トランシーバ・ソリューションの設計を容易に実現します。
- Stratix[®] IV GX FPGA は、最大 530K のロジック・エレメント (LE) 数、ハイレベルなトランシーバ・メモリ帯域幅を備えた高性能デバイスです。
- Stratix IV GT FPGA は、11.3 Gbps で動作するトランシーバを内蔵する唯一の FPGA で、40G / 100G アプリケーションに最適です。
- HardCopy[®] IV GX ASIC は、パッケージとピン配列において、Stratix IV GX FPGA と互換性を持つ ASIC です。内蔵トランシーバを使用する ASIC 設計において、リスク、消費電力、およびトータル・コストの低減に貢献します。

アルテラのすべてのカスタム・ロジック・デバイスに対して、1つの包括的な設計環境、共通の IP (Intellectual Property) コア・セット、さまざまなリファレンス・デザインおよびデザイン例を提供しています。ユーザーは一度得た知識やデザインを、複数の設計に活用することができます。

アルテラのトランシーバ： コスト、性能、シグナル・インテグリティの 最適化を実現

アルテラは10年以上にわたり、設計およびアプリケーション開発におけるトランシーバ・テクノロジーの革新を継続しています。シグナル・インテグリティに妥協することなく、デザインのニーズに対応するため、多様な機能、性能、コストなどのオプションを提供しています。

- ダイナミックにリコンフィギュレーション可能な送信プリエンファシスおよび受信イコライゼーションにより、複数のプロトコル、データ・レート、物理媒体接続（PMA）設定のサポートが可能です。FR-4の50インチ・バックプレーン上で6.375 Gbps（Stratix IV GX および GT FPGA、HardCopy IV GX ASIC）、および40インチ・バックプレーン上で3.75 Gbps（Arria II GX FPGA）のデータ・レートを実現します。
- アダプティブ離散補正エンジン（ADCE）とホット・ソケットで構成されるプラグ & プレイ・シグナル・インテグリティによって、バックプレーン・イコライゼーション設定を手動で調整する必要がなくなり、動作中にバックプレーン・カードの位置を変更することが可能です。（Stratix IV GX および GT FPGA、HardCopy IV GX ASIC）

アルテラのトランシーバ内蔵デバイスは、チップ間やチップ・モジュール間、バックプレーン・アプリケーションの実装に最適で、最新のシリアル・プロトコルや標準のシリアル・プロトコル、また独自のプロトコルもサポートします。PCI Express Gen1/Gen2 x8 対応ハード IP など、コンフィギュレーション可能なハード IP トランシーバ・ブロックが、これらのプロトコルの実装を簡素化します。

アルテラのトランシーバ内蔵デバイスの ポートフォリオ

- トランシーバ速度：155 Mbps ～ 11.3 Gbps
- 集積度：16K ～ 530K LE
- HardCopy デバイスの集積度：最大 1,150 万 ASIC ゲート
- コストおよびシグナル・インテグリティが最適化された、一般的な業界標準パッケージ
- 最適化された消費電力で、高い性能を実現する専用メモリ・インタフェース回路
- 1,067 Mbps (533 MHz) DDR3 インタフェースを可能にする、低い同時スイッチング・ノイズ（SSN）および優れたアイ品質

トランシーバ内蔵のカスタム・ロジック・デバイスの概要

デバイス	LE 数	トランシーバ数	メモリ (Mビット)	乗算器数 (18x18)	I/O ピン数
Arria II GX FPGA	16K～256K	4～16 (最大 3.75 Gbps)	0.7-8.5	56-736	156-612
Stratix IV GX FPGA	70K～530K	0～16 (最大 6.5 Gbps) 8～32 (最大 8.5 Gbps)	6.5-20.3	384-1,288	288-904
Stratix IV GT FPGA	230K～530K	12～24 (最大 11.3 Gbps) 12～24 (最大 6.5 Gbps)	13.3-20.3	832-1,288	636-754
HardCopy IV GX ASIC	2.8M～11.5M の使用可能 ASIC ゲート	8～36 (最大 6.5 Gbps)	6.3-20.3	384-1,288	368-736

Arria II GX FPGA

Arria II GX FPGA は、最大 3.75 Gbps で動作するトランシーバを必要とするワイヤレス、ワイヤライン、放送、軍用、および産業市場の低消費電力、低コスト・アプリケーション向けに最適化された使いやすいデバイス・ファミリーです。

Arria II GX FPGA は、先行デバイスである Arria GX FPGA の利点を新しいプロトコルに活用しつつ、半分の消費電力で堅牢なシグナル・インテグリティを提供します。その結果、3 ワット未満の消費電力で 20 Gbps の帯域幅を実現しています。

Stratix IV GX FPGA

Stratix IV GX FPGA は、最も低消費電力で高集積かつ高性能を提供し、最大 8.5 Gbps で動作する最大 48 個のトランシーバを必要とするアプリケーションに最適な FPGA デバイスです。このデバイスは、通信アクセス機器、エンタープライズ、サービス・プロバイダ、送信ワイヤライン・アプリケーション、ワイヤレス・インフラストラクチャ・システム、および医療、テスト、軍用機器に最適です。

業界初の 40 nm FPGA である Stratix IV GX デバイスは、2008 年末に出荷を開始しました。アルテラ独自の革新的なプログラマブル・パワー・テクノロジーは、必要な性能を維持しながら、自動的にロジック、デジタル信号処理 (DSP)、およびメモリ・ブロックを最小の消費電力に最適化します。

Stratix IV GT FPGA

今日のリッチメディア・サービスは、広帯域幅デバイスおよびソリューションに対する需要を増幅させています。Stratix IV GT FPGA は、Stratix IV FPGA ファミリの最新デバイスであり、40G および 100G のアプリケーションに最小の消費電力、高集積、および高性能を提供します。

Stratix IV GT FPGA は、Stratix IV GX FPGA と同じアーキテクチャで構成され、最大 11.3 Gbps のトランシーバを内蔵しています。さらに、100G のメディア・アクセス・コントローラ (MAC) の新しい IEEE 802.3ba 規格に準拠し、シングル・チップに収納され、光モジュールへの直接接続が可能です。

HardCopy IV GX ASIC

Stratix IV GX FPGA と同等のトランシーバを内蔵し、パッケージとピン配列においても互換性を持つ HardCopy IV GX ASIC は、最も低リスクで最も低いトータル・コストを実現します。

Stratix IV GX FPGA でプロトタイプ作成とデバッグを行い、量産向けにデザインをそのまま HardCopy IV GX ASIC に移行できます。アルテラの実績の有るターンキー・プロセスにより、わずか 9 ~ 14 週間で機能的に等価な、トランシーバ内蔵の HardCopy IV GX ASIC を作成することができます。

FPGA のプロトタイプと比較すると、HardCopy IV GX ASIC は消費電力を 50% 低減します。また、デザインの検証、EDA ツールおよびマスク開発にかかる経費など、スタンダード・セル ASIC におけるトータル開発コストも大幅に節減することができます。さらに、アルテラの FPGA ベースのデザインおよび検証手法により、Stratix FPGA シリーズから HardCopy ASIC へのシームレスな移行を可能にし、システム検証から市場投入までの期間を 9 ~ 12 ヶ月短縮することができます。

プロトコル、デバイス、およびデータ・レート

プロトコル	Arria II GX データ・レート (レーンあたり、 Gbps)	Stratix IV GT データ・レート (レーンあたり、 Gbps)	Stratix IV GX データ・レート (レーンあたり、 Gbps)	HardCopy IV GX データ・レート (レーンあたり、 Gbps)
SDI 3G	2.97	2.97	2.97	2.97
SDI SD/HD	0.27/1.485	-	0.27/1.485	0.27/1.485
ASI	0.27	-	0.27	0.27
Basic (独自)	0.6-3.75	2.488-11.3 ¹	0.6-8.5	0.6-6.5
CEI-6G/SR/LR	-	4.976-6.375	4.976-6.375	4.976-6.375
CPRI	0.6144, 1.2288, 2.4576, 3.072	3.072	0.6144, 1.2288, 2.4576, 3.072	0.6144, 1.2288, 2.4576, 3.072
10G イーサネット (XAUI)	3.125	3.125	3.125	3.125
10G イーサネット (XFI, SFI)	-	10.3125	-	-
40G, 100G イーサ ネット	-	10.3125	-	-
ギガビット・イー サネット	1.25	1.25 (LVDS ベース)	1.25	1.25
ファイバ・チャネ ル	-	4.25, 8.5, 10.51875 ²	1.0625, 2.125, 4.25, 8.5	1.0625, 2.125, 4.25
GPON	1.244 アップリ ンク、2.488 ダ ウンリンク	2.488 ダウンリ ンク	1.244 アップリ ンク、2.488 ダ ウンリンク	1.244 アップリ ンク、2.488 ダ ウンリンク
G.709 OTU-2	-	10.7	-	-
FEC 付き OTN 10G イーサネット	-	11.1, 11.3	-	-
HiGig+	3.75	3.75	3.75	3.75
HyperTransport™ 3.0	-	2.8, 3.2	0.4, 2.4, 2.8, 3.2	0.4, 2.4, 2.8, 3.2
Interlaken	-	3.125-6.375	3.125-6.375	3.125-6.375
OBSAI	0.768, 1.536, 3.072	3.072	0.768, 1.536, 3.072	0.768, 1.536, 3.072
PCI Express Gen1, Gen2	2.5, NA	2.5, 5	2.5, 5	2.5, 5
PCI Express Cable	2.5	2.5	2.5	2.5
RXAUI	-	6.25	6.25	6.25
SAS	1.5, 3	3, 6	1.5, 3, 6	1.5, 3, 6
SATA	1.5, 3	3, 6	1.5, 3, 6	1.5, 3, 6
SerialLite II	0.6-3.75	2.488-6.375	0.6-6.375	0.6-6.375
Serial RapidIO®	1.25, 2.5, 3.125	2.5, 3.125	1.25, 2.5, 3.125	1.25, 2.5, 3.125
SFI-5.1	-	2.488-3.125 ³	2.488-3.125	2.488-3.125
SFI-5.2	-	9.9-11.3	-	-
SONET OC-3/ OC-12/OC-48/ OC-192	0.155, 0.622, 2.488 NA	NA NA, 2.488, 9.95 ⁴	0.155, 0.622, 2.488 NA	0.155, 0.622, 2.488 NA
SPAUI	3.125	3.125, 6.25	3.125, 6.25	3.125, 6.25

TSMC とアルテラ： 低リスクおよびオンタイム・デリバリ

アルテラには、製品リリースを当初の計画通りに成功させた多くの実績があり、それにより顧客はいち早く製品を市場に投入することができました。アルテラが最初に市場へ投入した 40 nm カスタム・ロジック・デバイスは、Taiwan Semiconductor Manufacturing Company (TSMC) の 40 nm プロセス・テクノロジーを基に開発されています。このプロセスは、デバイスの性能と電力効率を強化するために、193 nm 液浸リソグラフィ、超 Low-K (超低誘電率) 誘電体、可変チャネル長およびオキサイド厚、ひずみシリコンを採用しています。

¹10G Basic (独自) ²10G ファイバ・チャネル ³SFI-4.2 および SFI-5.1 を含む
⁴10G SONET/SDH OC-192/STM-64

汎用性の高い アルテラのトランシーバ内蔵カスタム・ロジック



ワイヤレス・インフラストラクチャ

CPRI、OBSAI、および Serial RapidIO などのシリアル・プロトコルに対して優れたサポートを提供して、RF (Radio Frequency) カード、RRH (Remote Radio Head)、およびベースバンド処理アプリケーションにおける次世代要求に対応し、最適な消費電力と DSP 機能を達成します。



ビデオ/放送機器

同一のハードウェア・プラットフォームで、複数の製品ラインおよび画像解像度に対応します。1080p デジタル・ビデオ・ブロードキャスト、およびビデオ圧縮エンコーディング/デコーディングのためのトリプル・レート・シリアル・デジタル・インタフェース (SDI) プロトコルなどの最新規格に準拠しています。カラー・スペース・コンバージョン、スケーリング、デインタレーシング、および 2 次元有限インパルス応答 (FIR) フィルタなど、一般的に使用される機能を含むアルテラのビデオおよび画像処理スイートによってデザイン・プロセスを高速化します。



ワイヤライン・アクセス

FPGA の用途は、ネットワーキングやテレコミュニケーション・システムのコアにまで拡大してきました。ネットワークは、トラフィックの集約や伝達を行う集中型マルチサービス・ネットワークを使用して、アクセス・ネットワーク経由で音声、ビデオ、およびデータの配信をサポートするよう急速に進化しています。10G/40G/100G、MAC/ フレーム、トラフィック管理、およびパケット処理に対するソリューションを活用し、既存および新たな市場の要求を満たします。



軍用

暗号化通信、ガイダンスおよびコントロール、航空電子などのアプリケーション領域において、低消費電力、高い DSP 性能、デザイン・セキュリティ、および不正操作防止の要求に対応します。PCI Express、Serial RapidIO、ギガビット・イーサネットなどのプロトコル IP の適切な組み合わせと、メモリ・インタフェースおよびシステム統合ツールを使用すれば、すぐにシステム・デザインを開始できます。



コンピュータとストレージ

PCI Express、ファイバ・チャネル、Serial Attached SCSI (SAS)、および Serial ATA (SATA) などのプロトコルがストレージ・プロトコル市場で広く使用されており、HyperTransport はコンピューティング分野で広く使用されています。アルテラのトランシーバ内蔵デバイスのポートフォリオによって、主要規格に準拠しながら、迅速かつ効率的に、しかも手ごろな価格で、サーバおよびストレージ・アプリケーションを開発できます。

Quartus II 開発ソフトウェア - 業界最短のコンパイル時間 - 生産性向上をサポート

Quartus® II 開発ソフトウェアは、ポートフォリオの全デバイスに共通の設計環境を提供します。この共通の開発ソフトウェアと、デバイス間で移植可能な IP コア、そしてデバイス共通のトランシーバ・アーキテクチャにより、一度得たそれらの知識とデザイン・リソースを、複数のアプリケーションに適用することができます。Quartus II ソフトウェアにより、以下のことを実行できます。

- 複雑なデザインをより高速にコンパイル
- 最新の配置配線アルゴリズムから効率的なリソース使用率を達成
- デザインで変更されたパーティションだけをコンパイルするインクリメンタル・コンパイルにより、コンパイル時間をさらに最大 70% 短縮
- PowerPlay 消費電力最適化ツールによって電力消費を最小化

トランシーバの統合とボード・デザインを簡素化するツール

- PELE (Pre-Emphasis and Link Estimation) ツール
- 電源分配ネットワーク (PDN) ツール
- 同時スイッチング・ノイズ (SSN) 早期見積
- SPICE および IBIS シミュレーション・モデル

40 nm デバイス・デザイン向け開発キット

キット	デバイス	機能
トランシーバ・シグナル・インテグリティ・キット Stratix IV GX エディション	Stratix IV GX EP4SGX230F40	<ul style="list-style-type: none"> • シグナル・インテグリティとトランシーバ性能の評価用ハードウェア・プラットフォーム • ストリップライン・トレースと長いトレースのバックプレーン・チャンネルを含む 8 本の全二重トランシーバ・チャンネルを SMA コネクタで提供 • USB-Blastertm 回路、フラッシュ搭載 MAX® シリズ・コンフィギュレーション・コントローラをボードに搭載し、ファースト・パッシブ・パラレル (FPP) をサポート • 156.25、155.52、125、100、および 50 MHz クロック・オシレータ
Stratix IV GX FPGA 開発キット	Stratix IV GX EP4SGX230F40	<ul style="list-style-type: none"> • Stratix IV GX FPGA 向け高速シリアル・インタフェースのプロトタイプおよびテスト用の全機能搭載ハードウェア開発プラットフォーム • PCI Express x8 フォーム・ファクタ • オンボード・メモリ：1 個の 64 ビット DDR3、1 個の 16 ビット DDR3、2 個の 18 ビット QDR II+、フラッシュおよび SRAM • 156.25、155.52、125、100、および 50 MHz クロック・オシレータと併せて、5 個の差動送信/受信 SMA コネクタ
Arria II GX FPGA 開発キット	Arria II GX EP2AGX125F35	<ul style="list-style-type: none"> • Arria II GX FPGA 向け高速シリアル・インタフェースのプロトタイプおよびテスト用の全機能搭載ハードウェア開発プラットフォーム • PCI Express x8 フォーム・ファクタ • 2 個の HSMC コネクタ、DDR2 SDRAM SO-DIMM、DDR3 デバイス、SRAM、およびパラレル・フラッシュ
Stratix IV GT FPGA 開発キット	Stratix IV GT EP4S40G2F40 (40G) Stratix IV GT EP4S100G5F45 (100G)	<ul style="list-style-type: none"> • 40G/100G MAC およびフレーマ・アプリケーションを実装するための豊富な機能を備えたハードウェア開発プラットフォーム • 100G Interlaken をサポート - AirMax コネクタに 6G で 20 レーンを実装 • パケット処理およびトラフィック管理アプリケーションを実装するスケーラブルなソリューション

開発キットで 先行して設計開始

箱から出してすぐに使い始めることができるアルテラの開発キットには、PC ベース GUI、資料、リファレンス・デザインおよびデモが付属した標準ボード・テスト・システムが同梱されています。

信頼できる革新性

幅広いトランシーバ速度、新しいレベルのシステム帯域幅、消費電力の低減。アルテラのトランシーバ内蔵デバイスのカスタム・ロジック・ポートフォリオによって、独自の高性能アプリケーションを迅速に市場投入するための、あらゆるデザイン・リソースが入手できます。ホワイトペーパー、ウェブキャスト、ビデオ、および製品資料など、詳細については、www.altera.co.jp/transceiver をご覧ください。

日本アルテラ株式会社

〒163-1332 東京都新宿区西新宿6-5-1
新宿アイランドタワー32F 私書箱1594号
TEL. 03-3340-9480 FAX. 03-3340-9487
www.altera.co.jp
E-mail: japan@altera.com

Altera Corporation

101 Innovation Drive, San Jose, CA 95134
USA
www.altera.com

本資料に掲載されている内容は、製品の仕様の変更等により予告なく変更される可能性があります。最新の情報はアルテラ・ウェブサイトをご参照ください。

