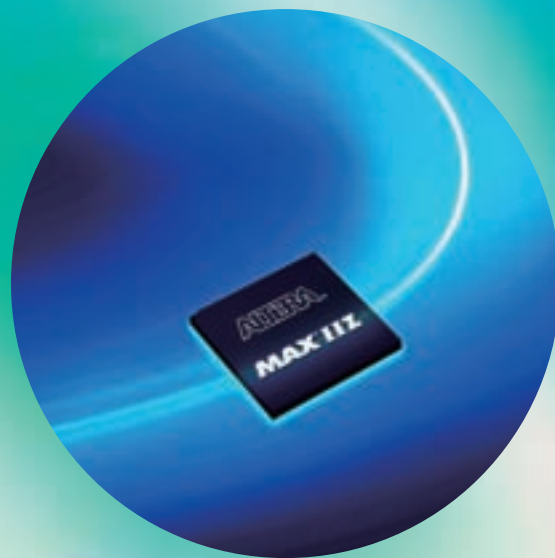


# ALTERA



## MAX IIZ CPLD

Maximize your advantage.  
Minimize power, space, and cost.

— 優位性を最大限に。消費電力、スペースおよびコストを最小限に。

手のひらサイズで豊富な機能を搭載した製品を作るには、設計者の創意工夫が頼りになります。しかし、製品に採用されている技術も成功の要となります。

アルテラのゼロ・パワー MAX<sup>®</sup> IIZ デバイスを使用することで、現在 CPLD で提供されている最大のロジックと I/O リソースを収めた超小型パッケージで、業界最小のスタンバイ・パワーを得ることができます。これはまさに、製品の設計、差異化、および供給に欠かせないものです。

# 最高レベルへの迅速、低コストおよびリスク・フリーのパス

## プログラマブル・ロジックの利点を提供

MAX IIZ CPLD は、以下の利点を提供します。

- 迅速な市場投入：可能な限りの最短期間でデザインの技術革新を実現
- 柔軟性：設計サイクルの任意のタイミングでデザインの変更が可能のため、最新の変更要求に対応
- コスト効率の高い集積化：カスタム機能を低コストで実現

多機能なポータブル・メディア・プレーヤあるいは最新型のスマート・フォンのいずれの開発においても、設計者が思い描く独自の機能を提供するために、慎重な考慮が必要です。しばしば相反する目標を達成しなくてはなりません。

- 多機能で小型
- 低消費電力で多機能
- 短い製品開発サイクルで独自の機能性
- 収益性を供えつつ低コスト

MAX IIZ CPLD は、これらの考慮すべき重要な要件に対して適切なバランスを取ることを可能にします。アルテラのデバイスは、消費電力、スペース、およびコストの制約が厳しいアプリケーションに対して、高い柔軟性、迅速な市場投入、およびボード・レベルの統合などのプログラマブル・ロジックの利点を提供します。

## 消費電力、パッケージ、および価格におけるリーダーシップ

1988年に初のCPLDを発表して以来、アルテラはマーケット・シェアだけでなく、CPLDの技術革新においてもマーケット・リーダーであり続けています。新しいゼロ・パワー MAX IIZ CPLD は、消費電力、スペースおよびコストの制約が厳しいアプリケーションに対する、アルテラの最新のマイルストーンです。MAX II ファミリの革新的なアーキテクチャを活用することで、業界で最も低い消費電力（スタンバイおよびダイナミック）を実現するデバイスとなります。ゼロ・パワー MAX IIZ デバイスは、コスト効率の高い MAX II デバイスが持つ揮発性およびインスタント・オンと同様の利点を提供します。同時に、MAX IIZ CPLD は、バッテリー駆動アプリケーションの厳しい消費電力への要求や、スペースの制約が厳しいアプリケーションのモール・フォーム・ファクタの要求にも対応します。

ポータブル・アプリケーション設計者にとって特に懸念事項となる、実装面積の縮小の要求に対応するために、アルテラは、2つの超小型 Micro FineLine BGA (MBGA) パッケージを提供します。MBGA ファミリーは、従来のマクロセル・ベースのCPLDと比べて、同一サイズでありながら最大6倍の集積度および3倍のI/Oリソースを提供します。

# MAX<sup>®</sup> IIZ

## MAX IIZ CPLD デバイスの特長

デバイス	ロジック・エレメント (LE) 数	等価 マクロセル数	最大ユーザ I/O ピン数	コア電圧	スタンバイ電流 Typ/Max (μA)	最小伝播遅延 tpd (ns)	ユーザ・フラッシュ・メモリ (ビット)
EPM240Z	240	192	80	1.8 V	29/150	7.5	8,192
EPM570Z	570	440	160	1.8 V	32/210	8.7	8,192

## 小型パッケージに豊富なリソース

デバイス	ロジック・エレメント(LE)数	68ピンMBGA <sup>1</sup> 5x5 mm	100ピンMBGA <sup>1</sup> 6x6 mm	144ピンMBGA <sup>1</sup> 7x7 mm	256ピンMBGA <sup>1</sup> 11x11 mm
EPM240Z	240	54 I/O	80 I/O		
EPM570Z	570		76 I/O	116 I/O	160 I/O

<sup>1</sup> Micro FineLine BGA パッケージ (0.5 mm ピッチ、高さ 1.2 mm)

📌 バーティカル・マイグレーションを示します。

## カスタマイゼーション・ コンパニオン

ハイ・ボリュームな製品を開発する場合、ASSP チップセットによるアプリケーション設計がよく知られています。設計者は、製品の差異化に対する ASSP チップセットの限界に直面してきたはずです。また、開発サイクル中の仕様変更への対応は非常に困難であることも理解しているでしょう。しかし、ASSP チップセット・コンパニオンとして CPLD をデザインに組み込むことで、新しい機能を実現したり、既存の機能を拡張したり、迅速かつコスト効率よくデザインをカスタマイズすることができます。さらに、CPLD は再プログラム可能であるため、製品の変更要求に容易に対応することができます。

## 広範なデザイン・サポート

アルテラは CPLD を発明しただけでなく、業界をリードするサプライヤでもあります。アルテラのデバイスを採用することにより、生産ニーズに対応する信頼性の高い量産パーツを利用できます。また、アルテラはデザイン例、IP (Intellectual Property) コア、およびサポートを提供しており、デザイン・コンセプトから量産までを迅速かつスムーズに実現します。

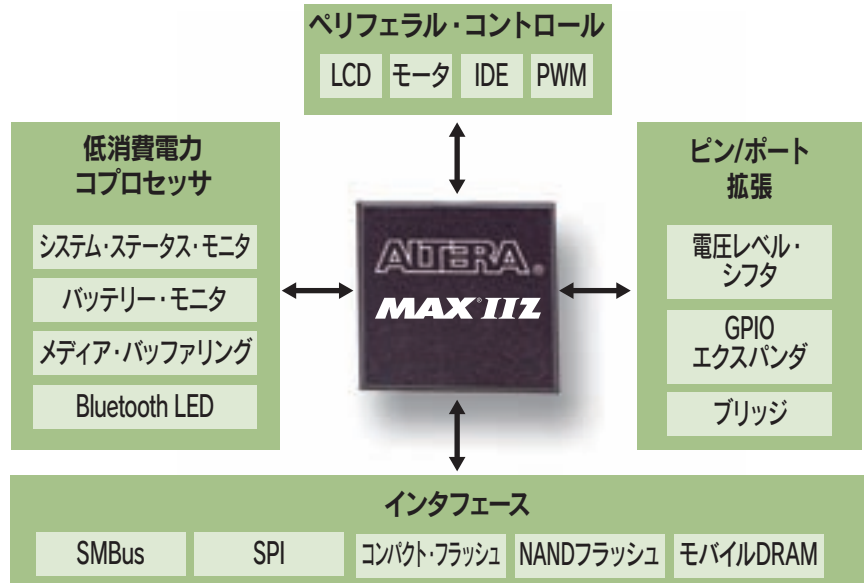
デザイン・プロセスをさらに簡略化するには、優れた性能と生産性を提供する Quartus<sup>®</sup> II デザイン・ソフトウェアを利用できます。すぐに使える、広範な IP コアのポートフォリオを併用することにより、Quartus II ソフトウェアは比類のないパフォーマンス・レベルと生産性を提供します。Quartus II ソフトウェアは、コアおよび I/O の消費電力を見積る優れた消費電力解析ツールも備えています。

## 詳細情報について

アルテラは、設計者のアイデアを形作るお手伝いをします。MAX IIZ CPLD によるデザインをスタートするには、[www.altera.co.jp/download](http://www.altera.co.jp/download) から無償の Quartus II ソフトウェア Web Edition をダウンロードしてください。また、詳細についてはアルテラの販売代理店にお問い合わせください。

[www.altera.co.jp/max2](http://www.altera.co.jp/max2)

## アプリケーション図



GPIO = 汎用 I/O、IDE = Integrated Drive Electronics、PWM = パルス幅変調、SMBus = System Management Bus、SPI = シリアル・ペリフェラル・インタフェース

## 携帯電話機の設計者が 注目するポイント

MAX IIZ CPLD は、以下のメリットを提供します。

- 製品の差異化を迅速に、低コスト、リスク・フリーで実現する手法
- CPLD 業界のリーダーが提供する最も優れた消費電力、省スペース、および価格

## 一般的な CPLD アプリケーション

- ロジックの集積化 — 遅延 / スイッチャ / デコーダおよび電圧レベル変換機能など
- ピン / ポート 拡張 — 既存のシリアル・バスを使用して追加の I/O ピンを作成、または 2 つの異なるポート間のブリッジとして CPLD を利用
- インタフェースおよびコントローラ — シリアル・バス・インタフェースおよびタイミング・コントローラなど
- 低消費電力なコプロセッサ — 一般的なシステム・タスクを、消費電力の大きい ASSP から低消費電力な CPLD に負荷分散することで消費電力を節減



日本アルテラ株式会社

〒163-1332 東京都新宿区西新宿6-5-1  
新宿アイランドタワー32F 私書箱1594号  
TEL. 03-3340-9480 FAX. 03-3340-9487  
[www.altera.co.jp](http://www.altera.co.jp)  
E-mail: [japan@altera.com](mailto:japan@altera.com)

本社 **Altera Corporation**

101 Innovation Drive, San Jose, CA 95134  
USA  
TEL : (408)544-7000  
[www.altera.com](http://www.altera.com)

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. RapidIO is a trademark of the RapidIO Trade Association. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, mask work rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services. GB-01006-1.0/JP