

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。

AN-602-1.0

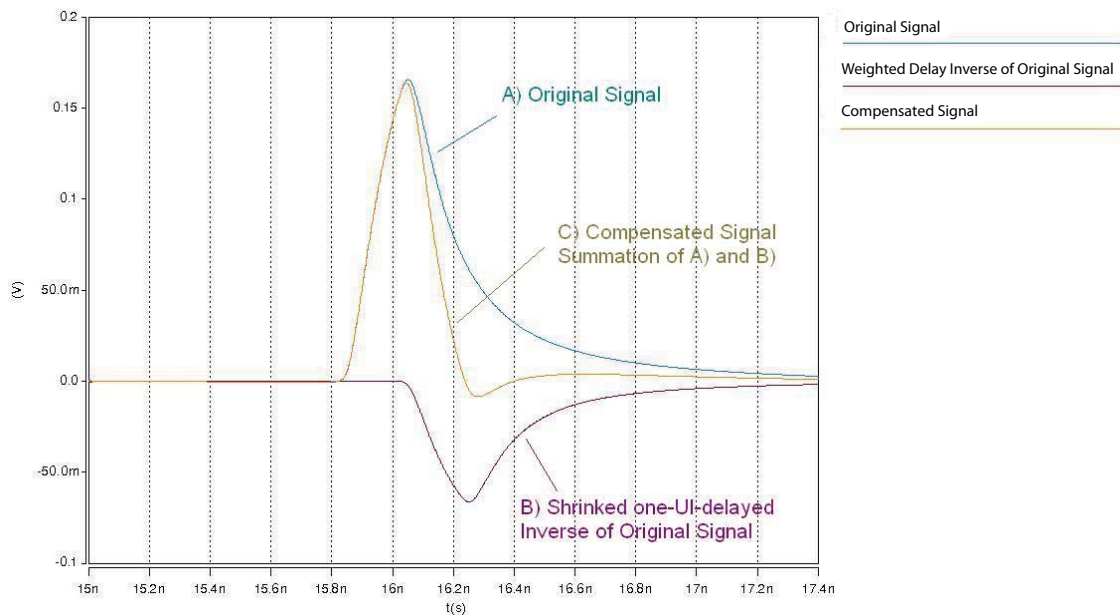
バックプレーンによって移動する高速信号は、高周波に依存する損失です。特に表皮効果や誘電損失です。これらの損失により、信号の高周波成分を著しく低下し、減衰させることができます。これにより、レシーバが信号を解釈することも困難になります。この問題に対処して高速信号品質を向上させるために、Stratix® IV GX デバイスは、プリエンファシスとリニア・イコライゼーションを提供します。

このアプリケーション・ノートでは、Stratix IV GX デバイスのトランスミッタ・プリエンファシスおよびレシーバ・イコライゼーションの動作に関する情報を提供します。具体的な例には、タイム・ドメイン、周波数領域（あるいはその両方）で、これらの2つの特徴によって影響された信号がどのように改善される方法を示します。

Stratix IV GX デバイスのトランスミッタ・プリエンファシス

レシーバの理想的な信号は、シンボル・インターバル内での遷移を完了します。しかし、信号が損失バックプレーンを通る時、遷移は、隣接するインターバルに拡張されます。この効果は、シンボル間干渉 (ISI) と呼ばれています。プリエンファシスの目的は、信号に遅延や反転を適用し、適切な重みを持つ元の信号に戻して追加します。これによって近隣のデータ・シンボルから「拡張」または ISI を補償します。図 1 に、遅延逆重量補正のサンプルを示しています。

図 1. プリエンファシス付き ISI 補償



チャンネルの特性に応じて、一つの単純遅延、反転、および重みのプロセスは、ターゲットの補償を達成するためには十分ではありません。例えば、図 1 に示される補正は、カーソルの前の拡張ではなく、メイン・カーソル（メイン・パルス）の後の拡張を低減します。先に現在のカーソルの信号を縮小し、反転すると、Pre-Cursor ISI に対処することができます。

最適なチャンネル損失の補償を達成するために、1つのプリエンファシスの設定で異なる遅延、重み、および極性を組み合わせることができます。したがって、実際のプリエンファシスの実装では、一般的に異なる遅延単位の後で信号を参照して別の「タップ」と有限インパルス応答（FIR）フィルタと同じように動作します。

周波数領域では、プリエンファシスは、データ・ストリーム内のすべての遷移に高周波エネルギーを高めます。

Stratix IV GX デバイスのプリエンファシス機能

Stratix IV GX のトランスミッタは 4 つのプログラマブル・ドライバが含まれています。一つは、プリエンファシスの有無にかかわらず、基本振幅を制御するメイン・ドライバ、 V_{OD} 、です。他の 3 つは、プリエンファシス・タップです：プリタップ、第一ポスト・タップ、および第二ポスト・タップ。極性の設定は、プリタップと第二ポスト・タップのためにも利用可能です。複数のプログラマブル・プリエンファシス・タップと極性の柔軟性は、異なるチャンネルの特性を持つバックプレーンの多数に対処することができます。図 2 には、 V_{OD} および第三プリエンファシス・タップを備えた Stratix IV GX プリエンファシス・デジタル・フィルタを示しています。

図 2. プリエンファシス・デジタル・フィルタ

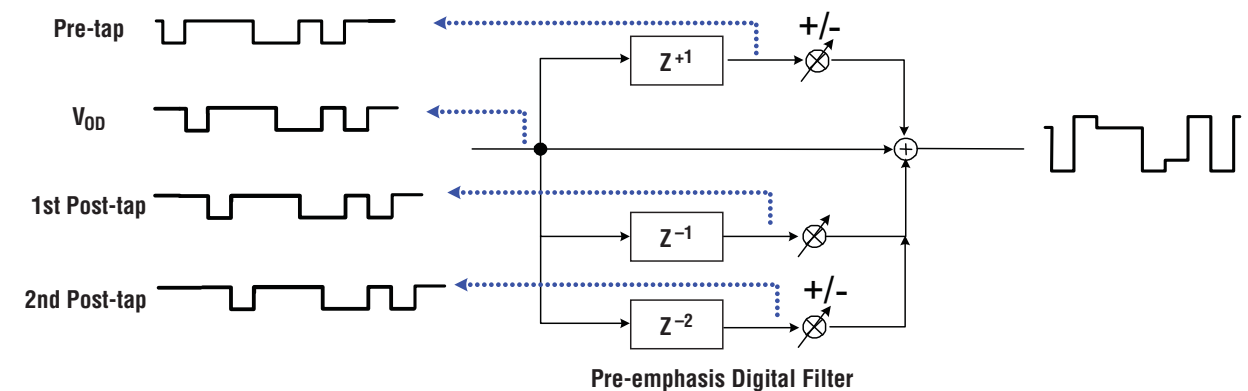
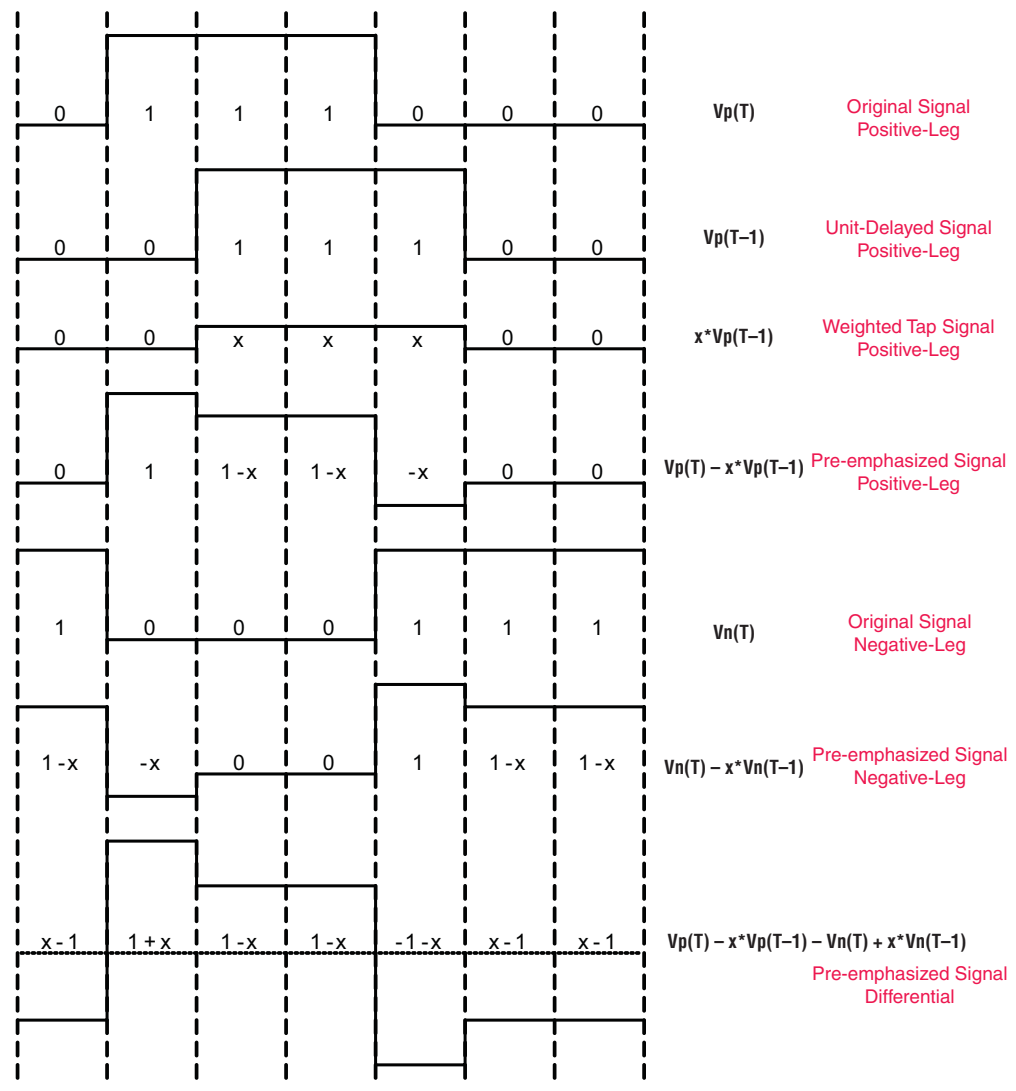


図 3 には、差動プリエンファシス信号が第一ポスト・タップで生成される方法を示しています。オリジナルの Positive-leg Signal $V_p(T)$ は単位遅延 Positive-leg Signal $V_p(T-1)$ と比較されます。プリエンファシスの重みは x ($0 < x < 1$) と仮定して、 $V_p(T)$ 信号と重み付け $x \cdot V_p(T-1)$ 信号がエンファシスされた信号（Positive-leg）との差になります。エンファシス信号の Negative-leg も同様に生成されます。プリエンファシスされた差動信号は、Positive-leg 信号と Negative-leg 信号から区別されます。

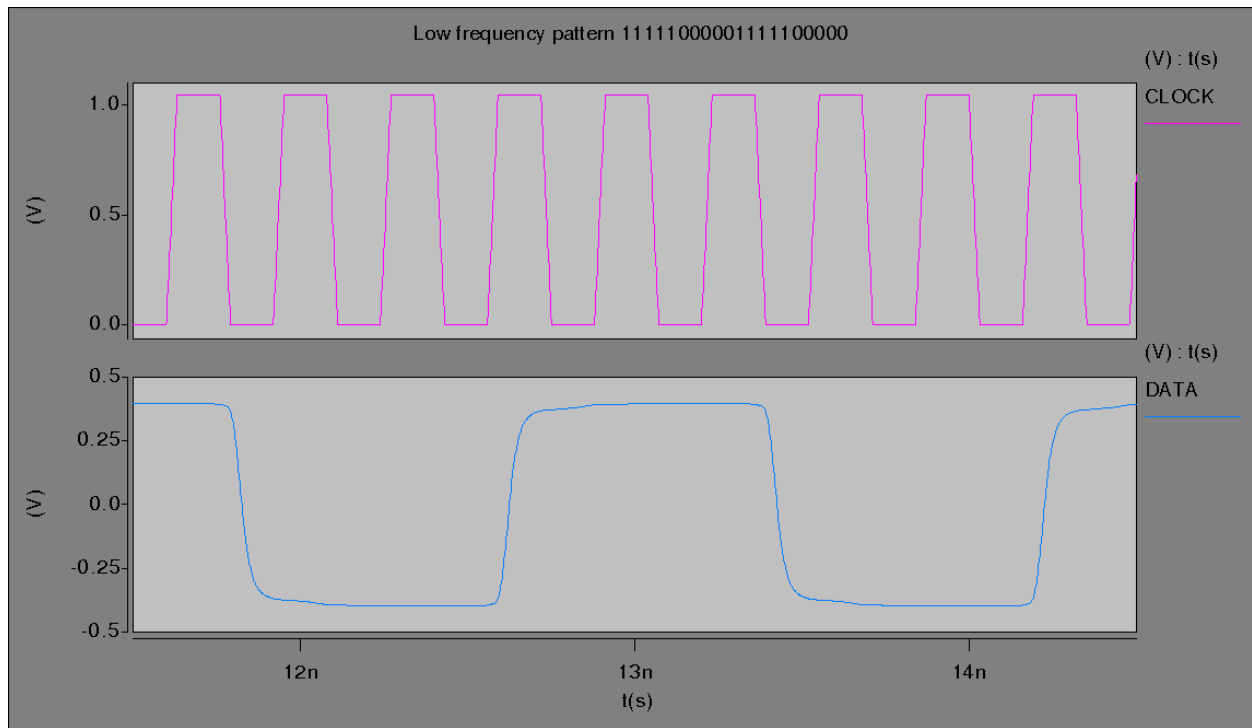
図 3. プリエンファシス信号の生成



各プリエンファシス・タップの影響

以下の分析では、最適な波形とシミュレーション波形の各タップの影響を示します。長さの 1s と長さの 0s のパターンは、この目的のために使用されます。図 4 には、長さの 1s と長さの 0s で、データのパターンのサンプルを示しています。連続したビットでプリエンファシスの効果は、このようなパターンで表示されていないため、1010 高周波のパターンは、本研究では適していません。ランダムな遷移が結合して別のタップの影響を複雑にするため、疑似ランダム・バイナリ・シーケンス (PRBS) が適切ではありません。

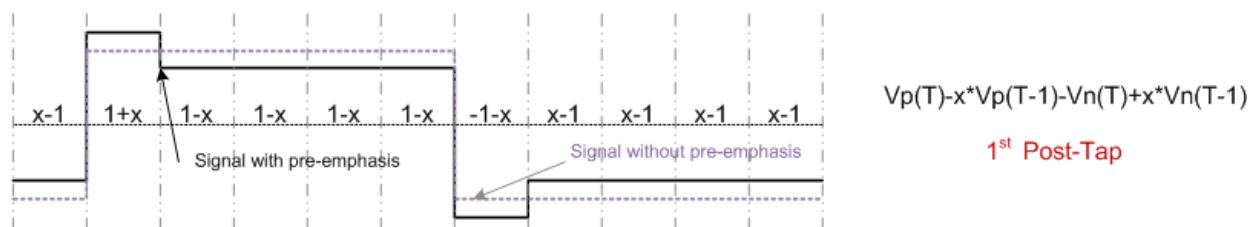
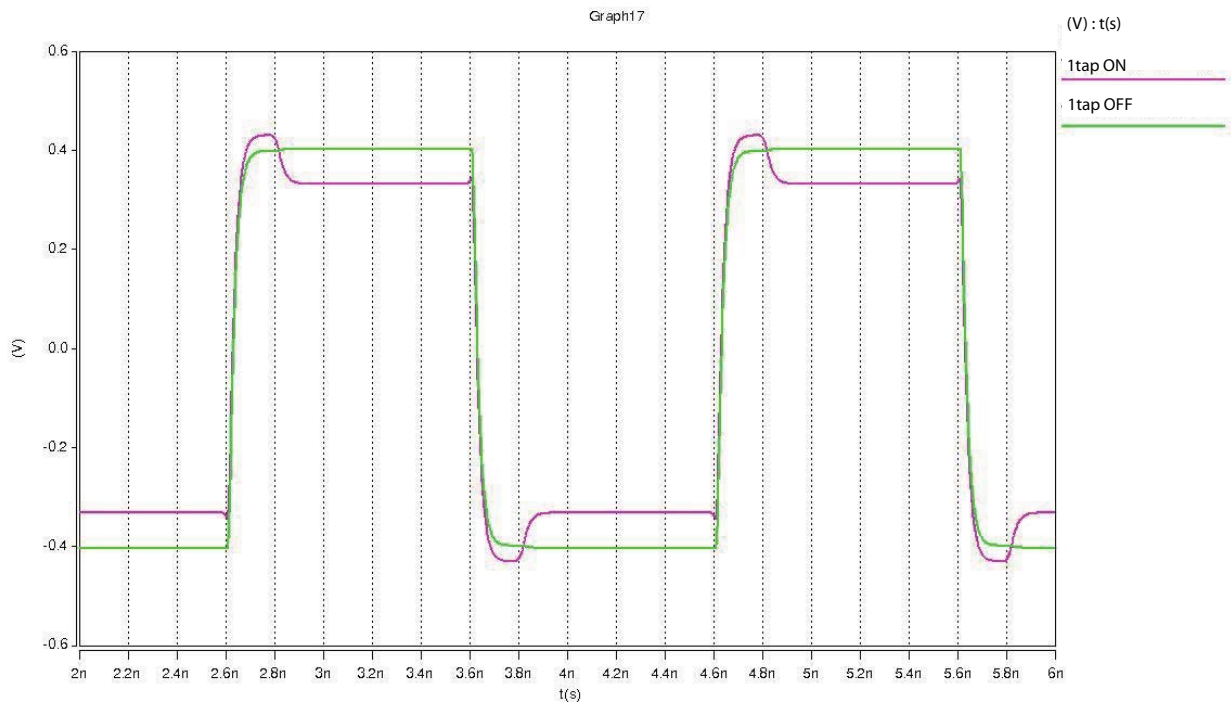
図 4. 長さの 1s および 0s でのデータ・パターンのサンプル



シミュレーションでは、 $V_{OD}=8\text{ mA}$ および $100\text{-}\Omega$ 内部終端で、パッケージなしの Stratix IV GX HSSI Verilog-A のバッファ・モデルの 5 Gbps で動作しています。以下のシミュレーション波形は、差動バッファの出力にプローブされます。緑色の波形は、プリエンファシスなしで信号を表します。紫色の波形は、プリエンファシス付きの信号を表します。2 番目のポスト・タップとプリ・タップの茶色の波形もプリエンファシスの信号ですが、極性は異なります。

1 番目のポスト・タップは通常最も効果的なタップです。それは変遷のすぐ後にビット期間をエンファシスし、残留ビット (図 5) を解除エンファシスします。1 番目のポスト・タップおよび V_{OD} を結合する時にノン・リニアな飽和効果があるため、 V_{OD} 以上をエンファシスすることは V_{OD} 以下にエンファシスしないほど重要ではありません。

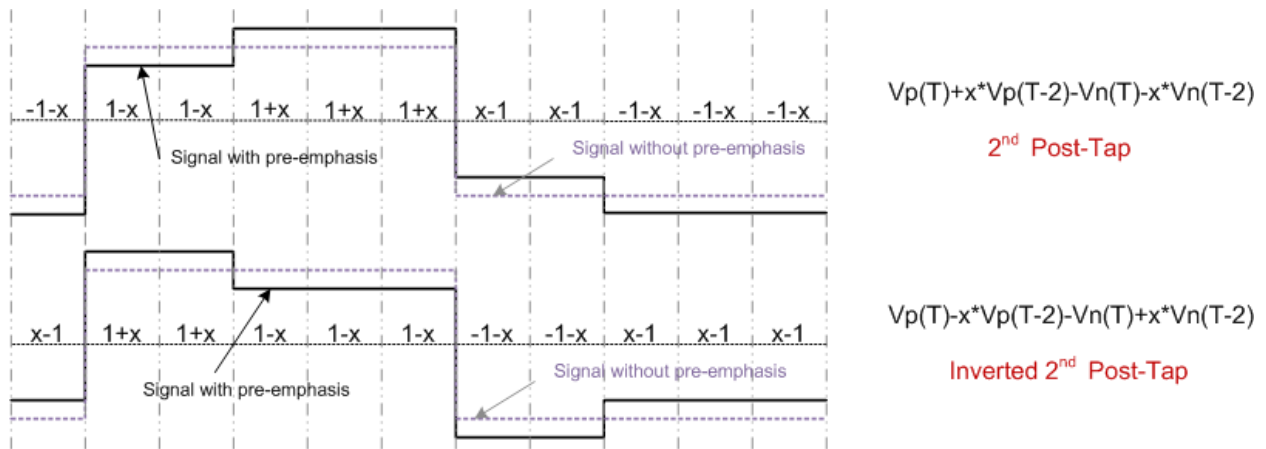
図 5. 1 番目のポスト・タップの影響

a) 最適な 1 番目のポスト・タップの影響 ($V_{00}=1$ であり、 x はタップの重量と仮定します)

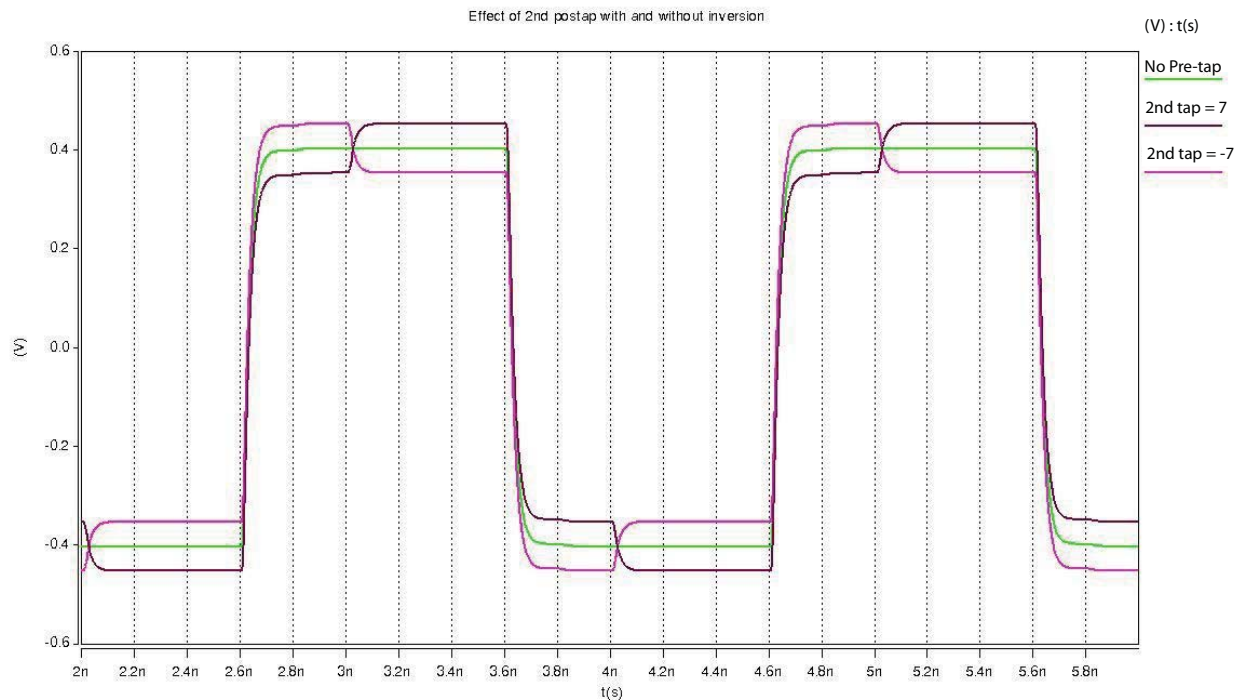
b) Stratix IV GX の 1 番目のポスト・タップのシミュレーション

第 2 番目のポスト・タップは、移行の後に最初の 2 ビットをエンファシスし、残留ビットを解除エンファシスします。第 2 番目のポスト・タップで異なる極性が反対になります (図 6)。

図 6. 第 2 番目のポスト・タップの影響



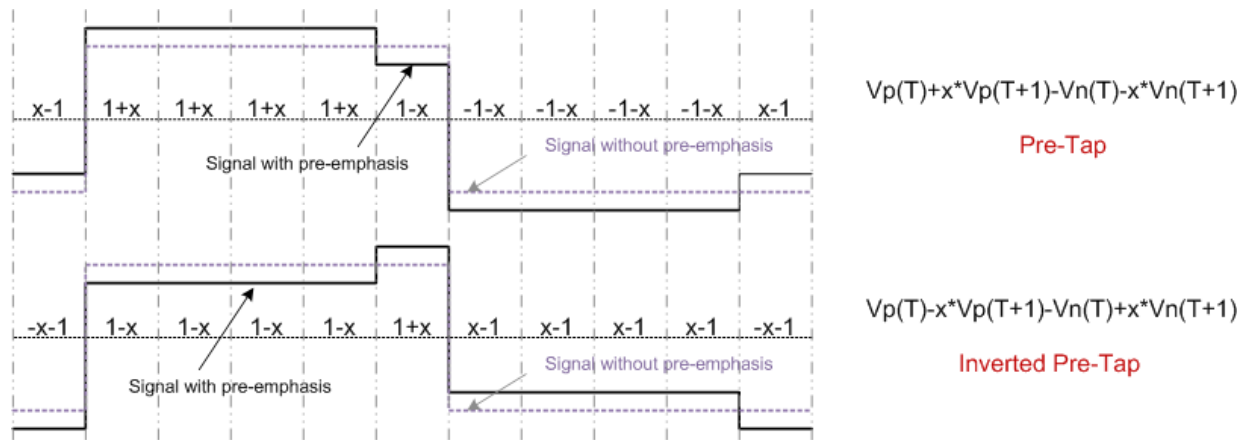
a) 最適な 2 番目のポスト・タップの影響 ($V_{OD}=1$ であり、 x はタップの重量と仮定します)



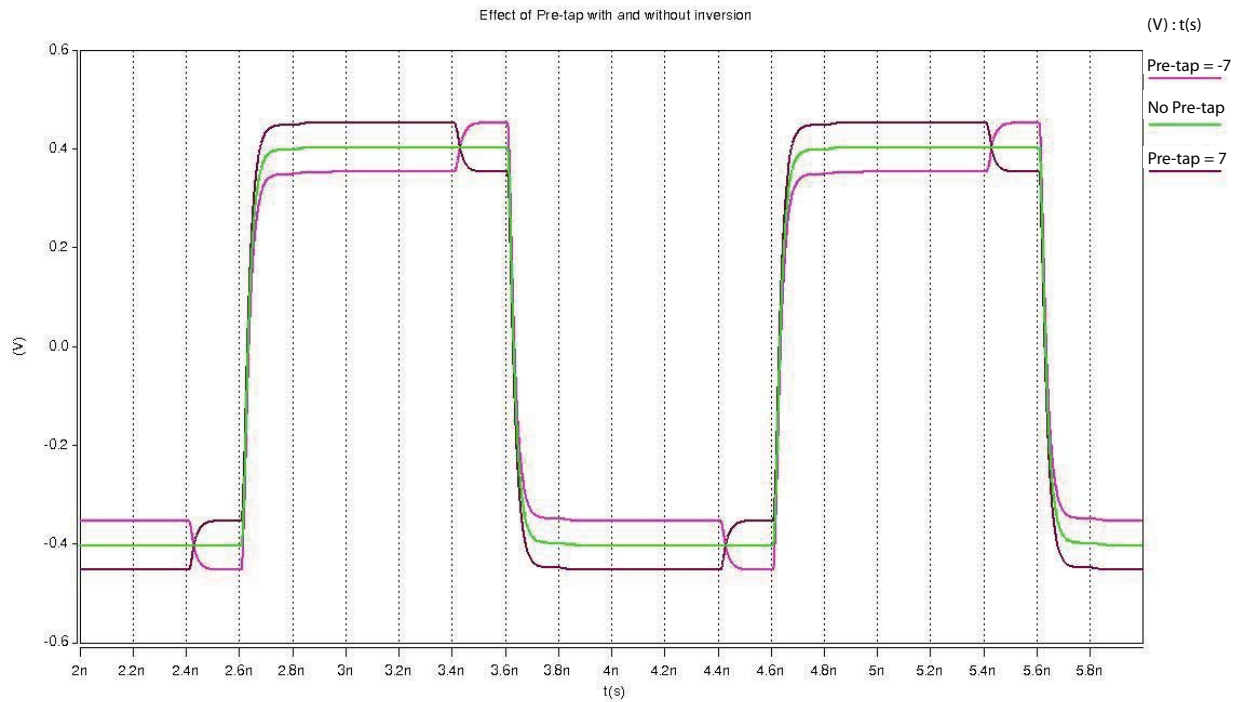
b) Stratix IV GX の 2 番目のポスト・タップのシミュレーション

プリタップは移行前にビットを解除エンファシスし、残留ビットをエンファシスします。プリタップ上の異なる極性が反対になります (図 7)。DFE 機能付きのレーバのシステムでは、プリタップが重要です。DFE は、ポスト・カーソル ISI のみ対処するため、Stratix IV GX デバイスでのプリタップでは、プリカーソル ISI の影響が最小化されます。

図 7. プリタップの影響



a) 最適なプリ・タップの影響 ($V_{0D}=1$ であり、 x はタップの重量と仮定します)



b) Stratix IV GX プリ・タップのシミュレーション

図 8 には、プリエンファシスのない非可逆チャネル（左図参照）の後、およびプリエンファシス・タップ付き（右図参照）の特定の PRBS-7 のパターンアイ・ダイアグラムを示しています。2つのアイの間に有意な差は、プリエンファシスが損失チャネルを介してシグナル・インテグリティを改善する方法を示します。

図 8. タップ付きの場合およびタップなしの場合のデータ・パターンのアイ・ダイアグラム (注 1)

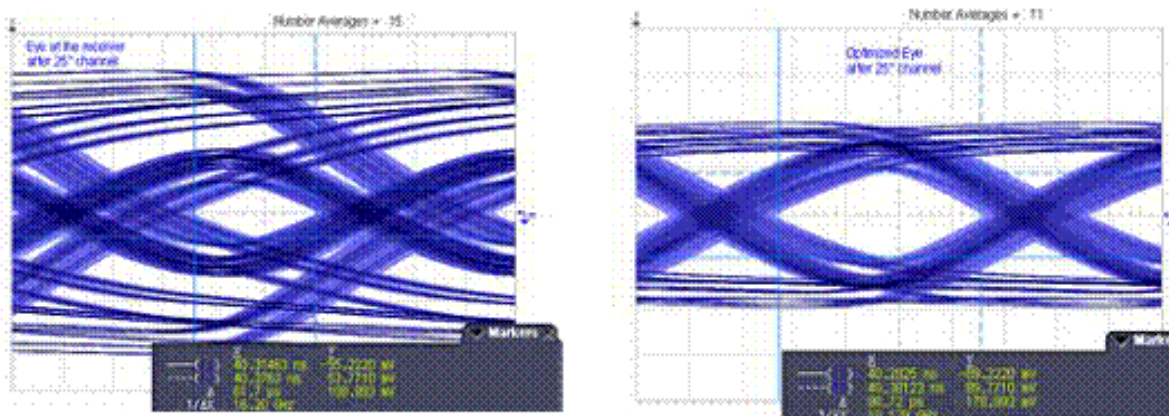


図 8 の注:

- (1) 2 ケースのマーカーの測定値を比較すると、アイの幅は、61.7 ps から約 98.72 ps まで、37 ps または 60% のゲインに増加しました。同様に、アイの高さは 108.9 mV から約 178.9 mV まで、70 mV または 64.3% の増加に増加しました。

プリエンファシスの変更の量

プリエンファシスは、多くの場合、プリエンファシス・タップを通じて得られた割合で定量しています。式 1-1 に示すように、エンファシスされた信号 (V_1) とディエンファシス信号 (V_2) の振幅から割合を計算することができます。

式 1-1.

$$\begin{aligned} \% \text{ Voltage change} &= [(V_1 - V_2) / V_2] \times 100 \\ \text{dB increase} &= 20 \log(V_1 / V_2) \end{aligned}$$

V_{OD} が V にセットされ、プリエンファシス・タップ重量が x であることと仮定します。エンファシスされた信号振幅は $V_1 = V + x$ です。また、ディエンファシスされた信号振幅は $V_2 = V - x$ です。式 1-1 には V_1 と V_2 を交換すると式 1-2 につながるようになります。

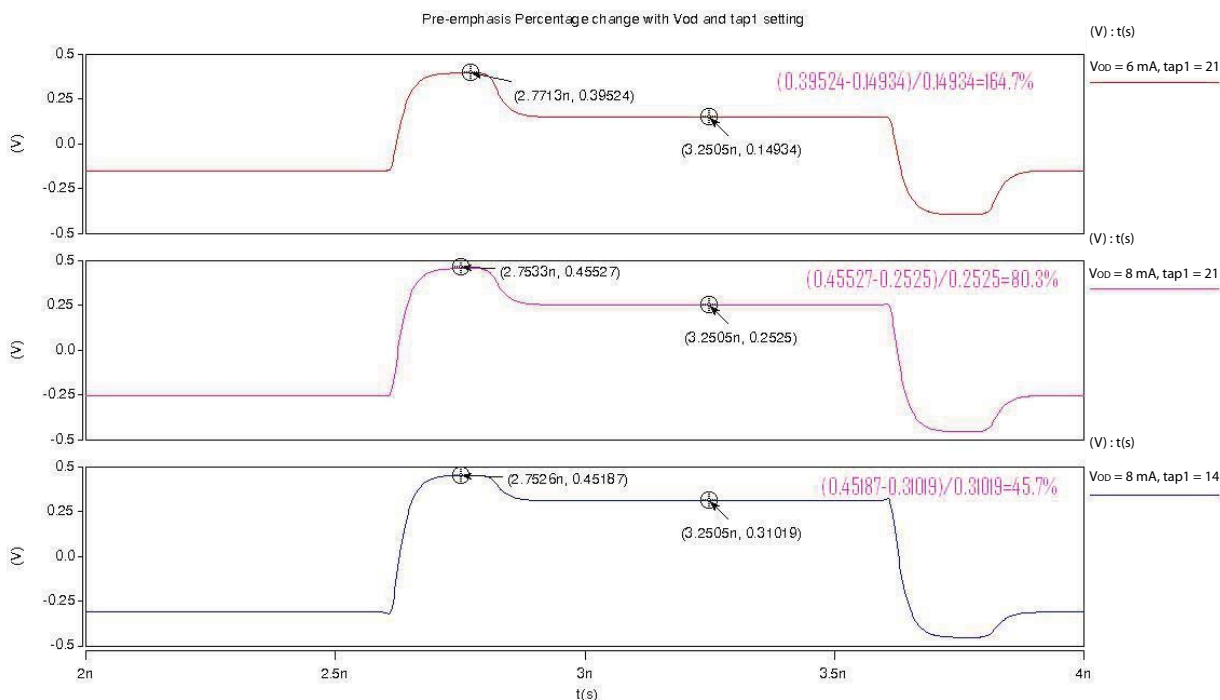
式 1-2.

$$\begin{aligned} \% \text{ Voltage change} &= [2x / (V - x)] \times 100 \\ \text{dB increase} &= 20 \log[(V + x) / (V - x)] \end{aligned}$$

式 1-2 に、プリエンファシス・タップ設定と V_{OD} の設定がプリエンファシス・タップによって達成されるパーセンテージに影響する方法を示しています。

- プリエンファシス・タップが大きいくほど、変化率は多くなります。
- V_{OD} が大きいくほど、変化率は少なくなります。

図 9 には、異なる V_{OD} および第 1 番目のポスト・タップの設定で達成された変化率の例を示しています。上部の波形は、 $V_{OD} = 6 \text{ mA}$ であり、タップ 1 = 21 です。パーセンテージが 165% で定量化されます。中央の波形は、8 mA に V_{OD} を増大し、同じタップ 1 の設定を使用しています。割合は 80.3% に減少されます。下の波形は、中央の波形と同じ V_{OD} を使用していますが、タップ 1 の設定値を 14 に減少されます。パーセンテージは 45.7% に減少されます。

図 9. V_{OD} およびプリエンファシスのタップ設定での変化率のバリエーション

アルテラのトランスミッタは、プリエンファシスとディエンファシスの両方を実装しています。それは、高周波のコンポーネントを増加し、低周波のコンポーネントを減少します。エンファシスの総量は、プリエンファシスとディエンファシスの間の差です。この実装の利点は、従来のプリエンファシスより少ない電力消費を放逸して、エンファシスの同量を達成することです。

プリエンファシスの制約

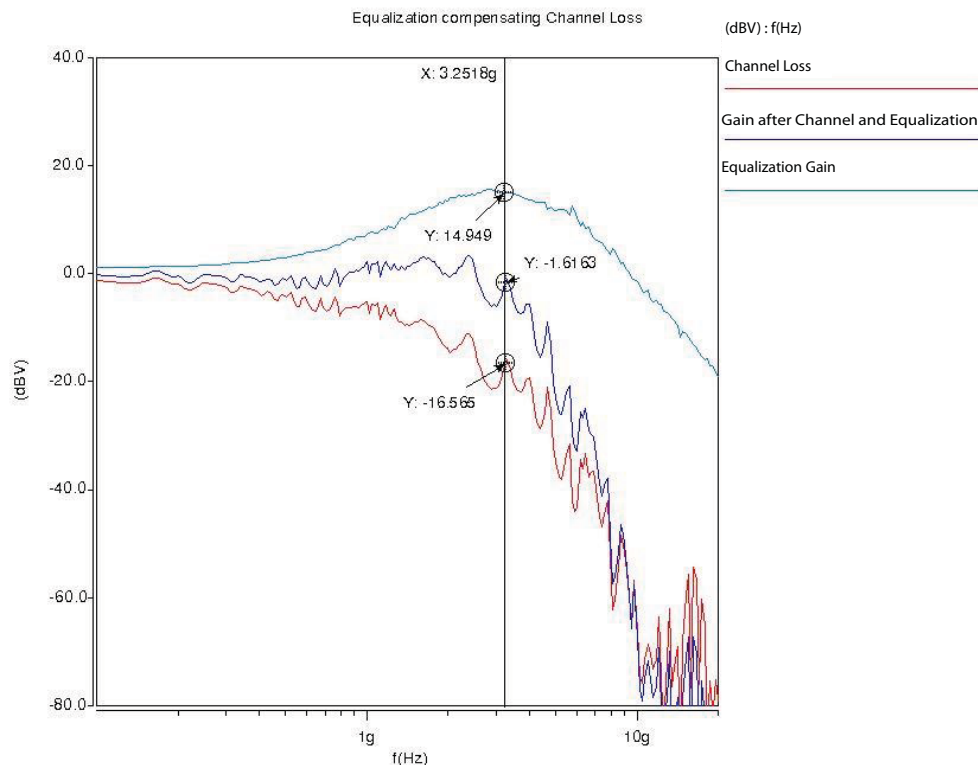
プリエンファシスは、隣接チャネルでのクロス・トークを増加させる信号のエッジ・レートを増加させます。プリエンファシスは遷移ビットをエンファシスし、残留ビットをディエンファシスするため、チャネルに沿った任意の不連続がある場合に、不連続での反射は、プリエンファシスなしの場合より複雑です。クロス・トークでのプリエンファシスやチャネルの不連続の影響が非常に大きく依存しているため、影響が最小限であることを保証するためにシミュレーションが必要です。

プリエンファシスの選択は、レシーバでの信号の整合性のキーとなります。オーバ・エンファシスは、レシーバの信号品質を支援するのではなく、劣化する傾向があります。Stratix IV GX デバイスは、指定されたバック・プレーンに最適なプリエンファシス設定を決定したりシミュレートする複数のツール・キットを提供しています。

Stratix IV GX レシーバのリニア・イコライゼーション

レシーバのイコライゼーションは、伝送チャネルを介して高周波損失を克服するために別の信号調節機能です。イコライザは、周波数帯の内部に内容を昇圧し、高周波数および低周波数の内容の両方が外に減衰させるバンド・パス・フィルタとして機能します。図 10 には、補償チャネル損失のイコライゼーションの例を示しています。3.25 GHz におけるチャネル損失は約 -16.5 dB です。イコライゼーションは、エンドのゲインが -1.6 dB をもたらし、3.25 GHz で 14.9 dB でゲインを増幅します。

図 10. 補償チャネル損失のイコライゼーション

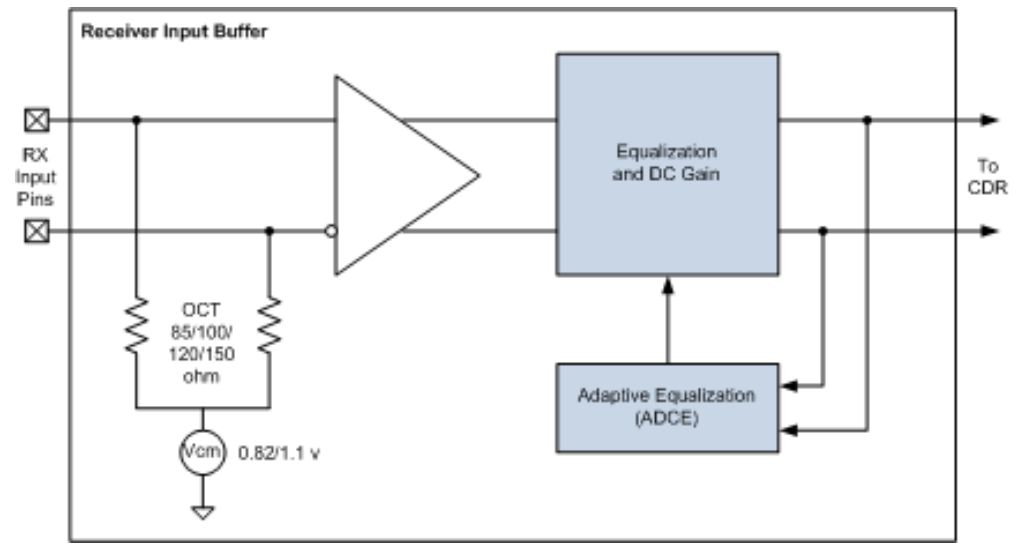


Stratix IV GX デバイスのプログラマブル・リニア・イコライゼーション

Stratix IV GX レシーバがプログラマブル・コモン・モード電圧 (RX Vcm)、イコライゼーション、DC ゲイン、およびオンチップ終端 (OCT) の設定をサポートしています。Stratix IV GX レシーバには、オプションのアダプティブ・イコライゼーションの ADCE をサポートしている場合があります。

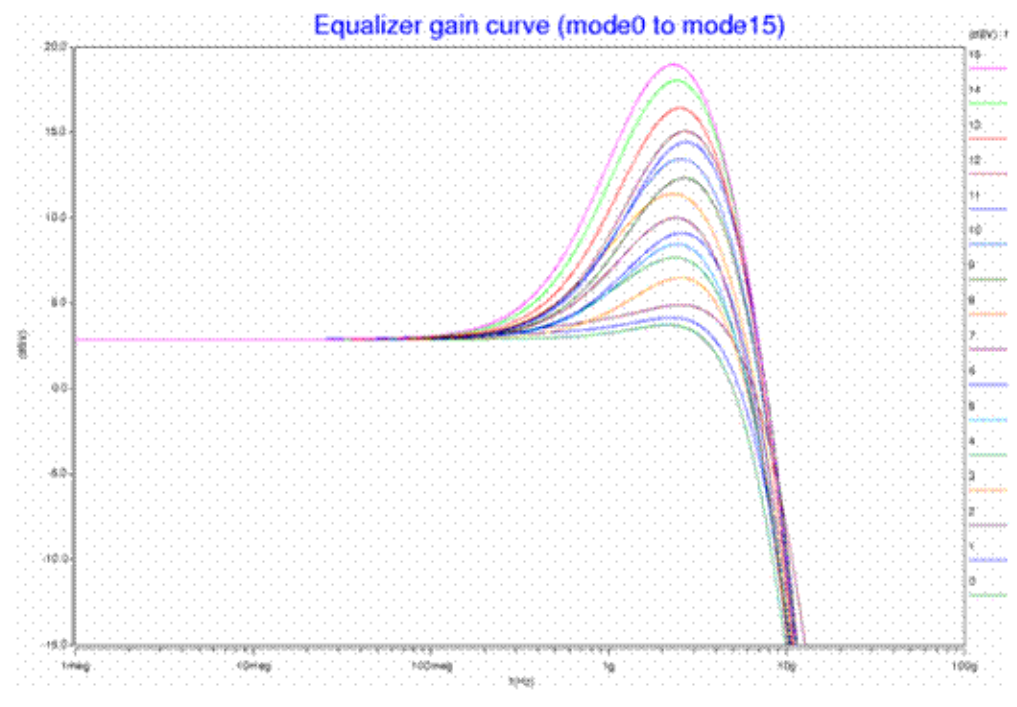
図 11 に、Stratix IV GX レシーバ入力バッファを示しています。

図 11. レシーバ入力バッファ



プログラマブル・リニア・イコライゼーションは 6.5 Gbps で最適化されています。2.6 dB (モード 0) から 17.8 dB (モード 15) に高周波成分を大きくする 16 イコライゼーション・モードがあります。図 12 には、Stratix IV GX レシーバで提供される異なるイコライゼーション・モードのイコライザのゲイン曲線を示しています。

図 12. リニア・イコライゼーションのゲイン曲線

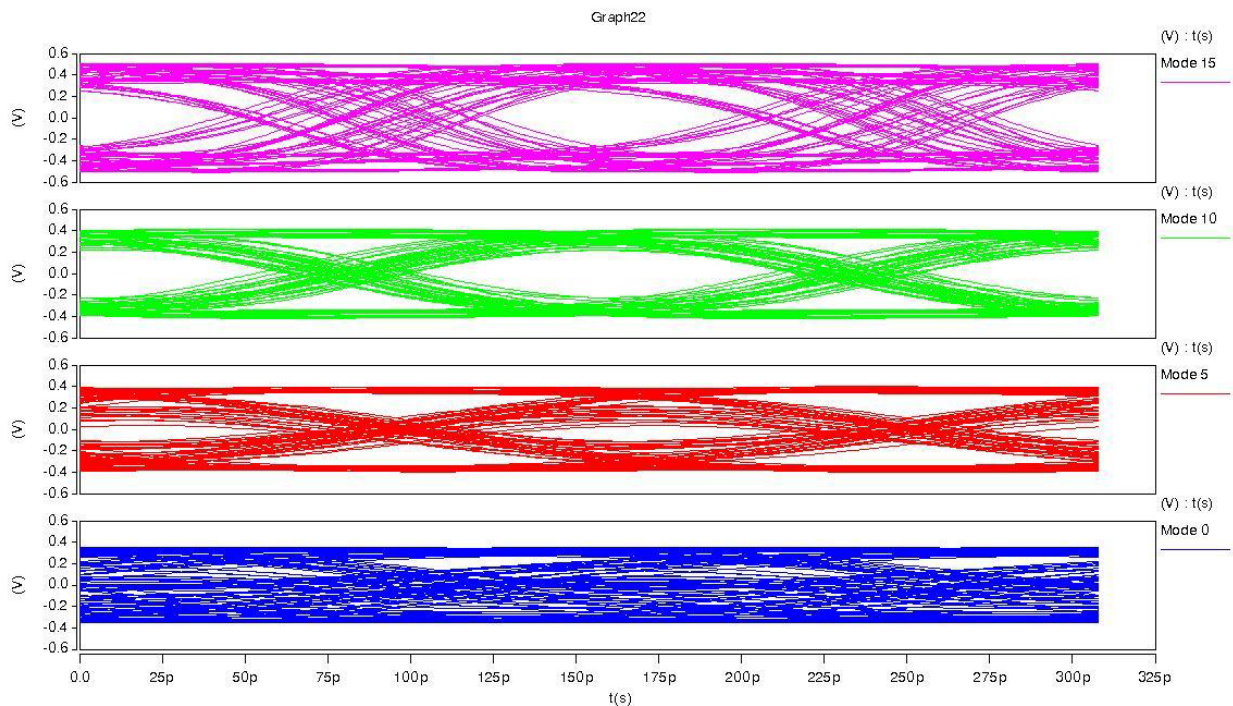


Stratix IV GX レシーバのリニア・イコライゼーションによる信号品質

図 13 には、非可逆チャンネル上のイコライゼーション補償の例を示しています。4 つのイコライゼーション・モード（モード 0、モード 5、モード 10、モード 15）はチャンネルの出力データ・ストリームに適用されます。すべてのアイ・ダイアグラムは、イコライズ出力でプローブされる差動信号です。

- モード 0 は、非常に小さな高周波ブーストを提供します。アイは完全にするため、チャンネル損失が閉じられます。
- モード 5 は、高周波ブーストから制限されるアイ開口部を実現しています。
- モード 10 は、はるかに高周波ブーストを提供し、アイは 400 mV のアイの高さで大きく広がっています。
- モード 15 は、ほとんどの高周波ブーストを持っていますが、アイには、モード 10 のようにクリーンではありません。この動作は、オーバ・イコライゼーションと呼ばれています。

図 13. イコライゼーション出力のアイ・ダイアグラム



リニア・イコライザの周波数依存性

リニア・イコライザは周波数に依存です。最適な周波数でのブーストおよび他の周波数でのブーストが大幅に異なることがあります。異なるデータ・レートでの正弦波入力でイコライゼーション出力を理解することによって、この動作を見ることができます。

図 14 に、6.5 Gbps の正弦波入力（マゼンタ）はイコライザに送信されます。イコライザの出力（緑、茶色、紫、青の波形）は 550 mV によって増幅されています。しかし、650 Mbps（図 15）での正弦波入力で、イコライゼーションは、最高のイコライゼーションの設定で、87 mV のみ増幅します。キーは、イコライザのゲインのピーク周波数であります。6.5 Gbps の入力データは、ピーク周波数で動作していますが、650 Mbps の入力はピーク周波数のわずか 10% で動作しています。図 12 に示すように、近い入力データの周波数をピーク周波数になると、イコライザはより多くのイコライゼーション・ゲインが提供されています。

図 14. 6.5 Gbps の正弦波入力に対するレシーバのイコライザ応答

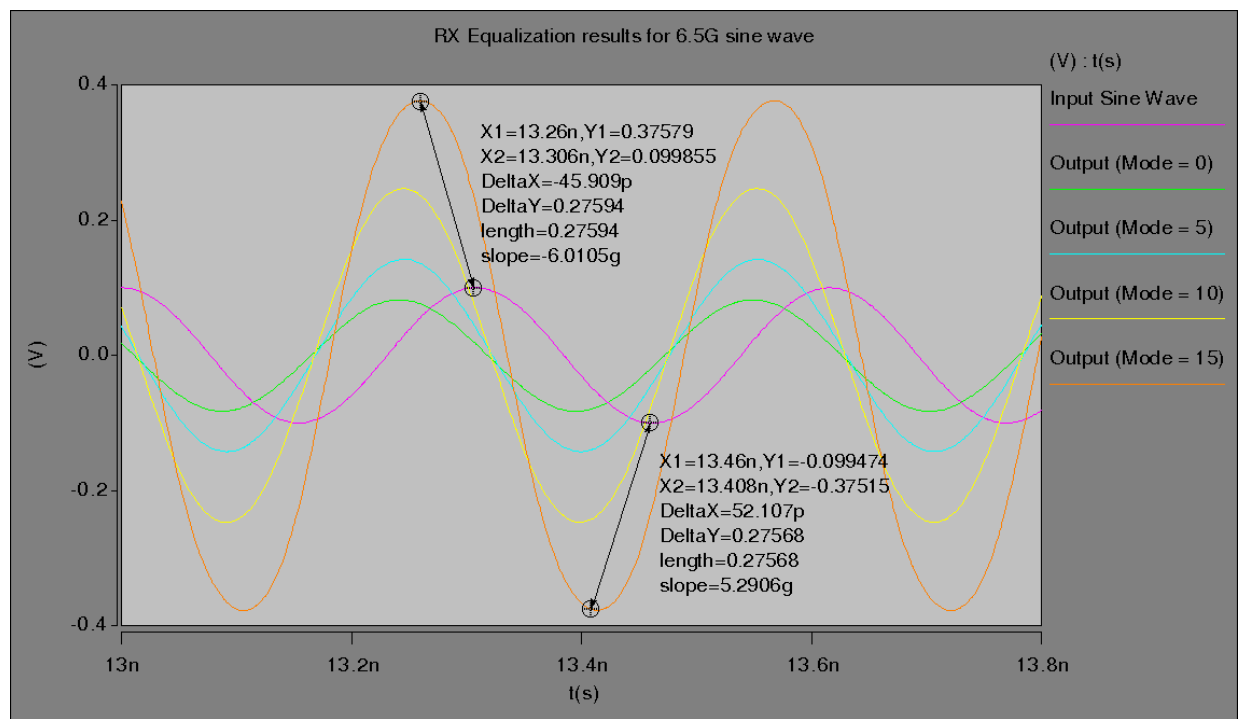
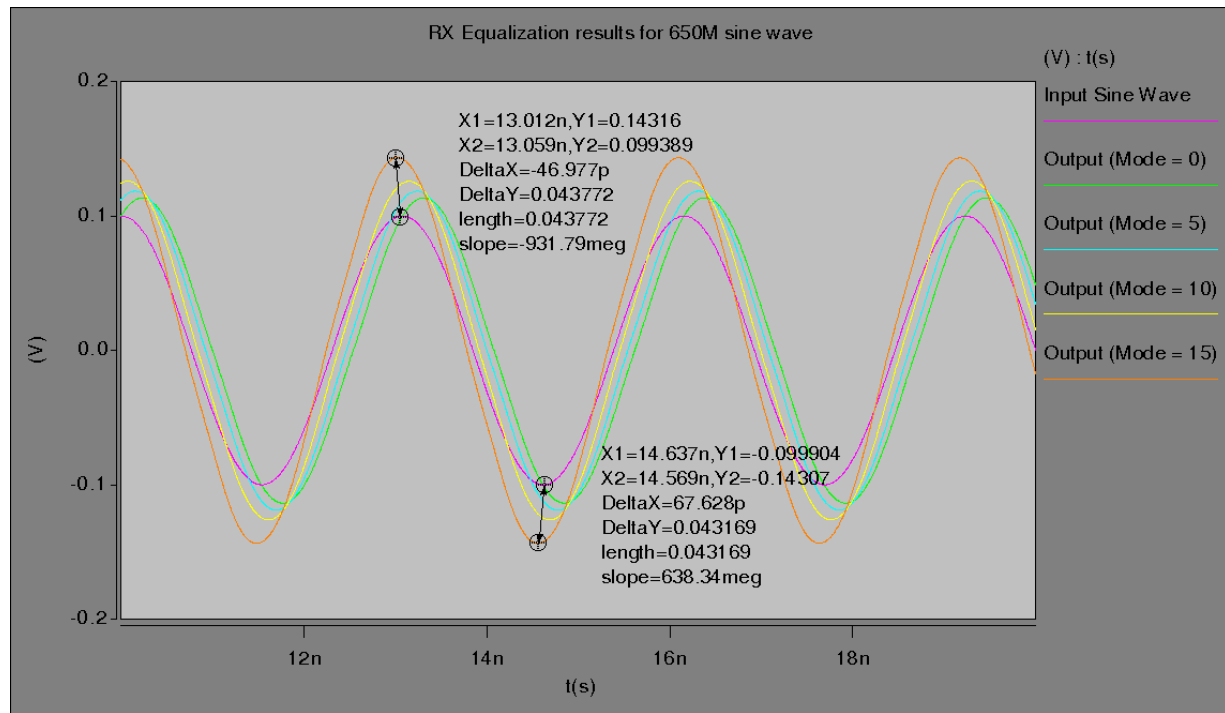


図 15. 650 Mbps の正弦波入力に対するレシーバのイコライザ応答



リニア・イコライゼーションの制約

リニア・イコライゼーションに関係なく、データ信号やノイズの入カストリームの高周波成分を増幅します。チャンネルに導入されたノイズがイコライゼーションの最適な周波数範囲内にある場合、ノイズ・コンポーネントが増大され、データ・ストリームとクロック・データ・リカバリ (CDR) の正しいサンプリングに影響を与えます。

プリエンファシスと同様に、イコライゼーションの選択は、イコライザ出力のシグナル・インテグリティのキーとなります。オーバ・イコライゼーションは、信号品質を改善させる代わりに、信号品質を低下させます。Stratix IV GX デバイスは、指定されたバック・プレーンでの最高のレシーバ・イコライゼーション設定を決定し、シミュレートする複数のツール・キットを提供しています。

結論

このアプリケーション・ノートでは、プリエンファシスとリニア・イコライゼーションは、高周波損失を補償する方法について説明します。ビットへの移行を増幅するために、プリエンファシスは、隣接するシンボルを反転、シフト、および縮小します。リニア・イコライザは、特定の周波数範囲で利得を増幅させます。

Stratix IV GX デバイスは、プログラマブル・プリエンファシスとリニア・イコライゼーションを提供します。Stratix IV GX トランスミッタにおけるプリエンファシスは、プログラマブル重量と極性付きの 1 つのプリ・タップおよび 2 つのポスト・タップがあります。Stratix IV GX レシーバのリニア・イコライゼーションは、6.5 Gbps で最適化し、2.6 dB から 17.8 dB の高周波ブーストを提供する 16 種類のモードがあります。

プリアンファシスとリニア・イコライゼーションは、高周波のチャネルの損失を補償するために一緒に実行することができます。設定の選択は、最適な補償を達成するためにプリアンファシスとリニア・イコライゼーションのために非常に重要です。Stratix IV GX デバイスは、最適な設定を決定、またはシミュレートする複数のツール・キットを提供しています。

改訂履歴

表 1 に、このアプリケーション・ノートの改訂履歴を示します。

表 1. 改訂履歴

日付	バージョン	変更内容
2010年11月	1.0	初版。

